

シリコンチップ内表面プラズモン導波路に関する研究
(Surface plasmon waveguide on silicon chips)

2016年1月

博士（工学）

福原 誠史

豊橋技術科学大学

シリコンチップ内表面プラズモン導波路に関する研究

論文要旨

電子集積回路の性能を律速する要因の一つに、電気配線の微細化に伴う配線遅延や消費電力の増加といった問題が存在する。その解決策として、電気配線を代替する新規配線技術の導入が提案されている。金属表面に励起される表面プラズモンは、ナノスケールの集光を可能にすることから、伝播光では実現できない微細領域でのキャリアとしての適用が期待される。また、表面プラズモンは金属表面を伝播するため、電気信号と表面プラズモン信号の同時伝送線路が実現される可能性もある。このプラズモニックインターコネクタ実現に向け、表面プラズモン導波路、検出器、変調器など様々なプラズモニック素子が開発されてきた。本研究では、その次の段階となる集積化に焦点を当て、シリコンプロセスを用いた要素素子の集積化、及び表面プラズモン導波路の開発を行い、プラズモニックインターコネクタに関する基盤技術の確立を目的とした。

はじめに、表面プラズモン導波路-検出器一体型構造の開発を行った。有限差分領域法による電磁界解析より、表面プラズモン励起部及び検出部に設けた回折格子の設計を行った。その結果、表面プラズモンの結合方向は、回折格子のスリットピッチに依存する事が確認された。結合方向を制御するための最適スリットピッチは、回折ベクトルで表現される簡易な式で導かれ、表面プラズモンの結合方向制御技術の実現可能性が確認された。続いて、設計した表面プラズモン導波路、検出器をシリコンチップ上に作製し、光応答特性を評価した。光電流の偏光角依存性や入射光強度依存性を明確に測定でき、表面プラズモンの電氣的検出が確認された。以上より、シリコンチップ上に集積化されたデバイスによる、表面プラズモンの励起、伝播、電氣的検出が実証された。

次に、電気バイアスされた金属導波路上における表面プラズモン信号の伝播可能性を検討した。まず、導波路-検出器間に分離溝を設けたデバイスの電磁界解析を行い、分離溝を介した表面プラズモンの検出可能性、及び放射パターンの解析を行った。その結果、光電流の検出可能性と放射パターンを点光源による干渉縞で近似できることが確認された。解析に基づいたデバイスを作製し、導波路に印加したバイアス電圧が分離溝を介して電氣的に分離され、一方で、強度変調された表面プラズモン信号は、バイアス電圧に依存せずに検出できることが確認された。続いて、表面プラズモン導波路にバイアス電流を流入し、伝播する表面プラズモンのコヒーレント性を評価した。実験には、遅延自己ヘテロダイン法を用い、ビートスペクトルの中心周波数及び半値全幅の電流密度依存性を評価した。その結果、導波路が断線する程の電流密度を流した場合でも、表面プラズモンのコヒーレント性が保たれることが確認され、電気バイアスされた導波路を表面プラズモン信号が伝播できる可能性が実証された。

以上より、シリコンプロセスを用いた表面プラズモン導波路の伝播特性が明らかとなり、プラズモニックインターコネクタに関する導波路技術を確立することができた。

Surface plasmon waveguide on silicon chips

Abstract

The performance of electronic integrated circuits is limited by the miniaturization of the electrical wiring. A novel interconnect technology is expected to solve this problem. Surface plasmon polaritons (SPPs), which are excited at a metal surface, have the potential as to act as an information carrier at the nano-scale region because signals can be carried more efficiently through optical confinement compared with optical interconnect technology. There is also a potential to transmit optical signals through metal interconnect lines with electrical signals. To demonstrate a plasmonic interconnect, many plasmonic components have been developed, such as plasmonic waveguides, detectors, and modulators. In this study, we developed an on-chip plasmonic component using silicon processing techniques to demonstrate the fundamental technology for a plasmonic interconnect.

First, we developed a plasmonic device consisting of a plasmonic waveguide and a detector. The grating fabricated for the SPP coupler was designed using finite-difference time-domain (FDTD) simulations. The coupling direction of the SPP depended on the slit pitch of the grating; the optimum slit pitch for controlling the coupling direction was derived from a simple diffraction equation for a grating. Therefore, the feasibility of the technology for control of the SPP coupling direction is demonstrated. The designed plasmonic device was then fabricated on a silicon substrate. From the photoresponse and the dependence of the photocurrent on polarization angle, the SPP propagation and electrical detection on silicon substrate was confirmed.

Next, the feasibility of plasmonic signal transmission through the metal waveguide with applied electrical bias is discussed. The structure with a separation gap inserted between the waveguide and detector was simulated by the FDTD simulation to evaluate the scattering pattern at the end of waveguide. The scattering pattern was represented by an interference fringe generated from point light sources. Transmission of the optical signal through the separation gap is also expected. The device was fabricated based on the simulation. The electrical separation between the waveguide and detector was confirmed by forming the separation gap. At the same time, an intensity modulated plasmonic signal was measured at the detector. Finally, we investigated the coherence of SPP propagation at the waveguide with an electrical bias current. The coherence was evaluated by estimating the center frequency and full-width at half-maximum from the beat signal using the delayed self-heterodyne method. The dependence of the electrical current density on the center frequency and the full-width half maximum were negligible; thus SPP propagation along the waveguide with the electrical current is coherent.

From this above result, fundamental technology for a plasmonic interconnect was developed, as demonstrated by propagation along the plasmonic waveguide.

目次

1 序論	1
1.1 研究の背景	1
1.1.1 通信トラフィックの増大	1
1.1.2 情報処理デバイスの発展と課題	1
1.1.3 高性能化に向けた研究動向	3
1.2 新規配線技術	5
1.2.1 電気配線の課題	5
1.2.2 電気配線の代替技術	7
1.3 プラズモニクインターコネクタ技術	9
1.3.1 光インターコネクタ技術の利点と課題	9
1.3.2 プラズモニクインターコネクタへの期待	10
1.3.3 プラズモニクインターコネクタの課題	11
1.4 本研究の目的	13
1.5 本論文の位置づけ	15
1.6 本論文の構成	16
参考文献	17
2 プラズモニク素子の基礎	21
2.1 緒言	21
2.2 表面プラズモンの理論	21
2.2.1 ヘルムホルツ方程式	21
2.2.2 表面プラズモンの分散関係式	24
2.2.3 表面プラズモンの伝搬距離	26
2.2.4 表面プラズモンの侵入長	27
2.3 プラズモニク素子	28
2.3.1 励起構造	28
2.3.2 導波路	29
2.3.3 検出器	34
2.4 結言	38
参考文献	40
3 表面プラズモン導波路-検出器一体型構造の開発	43
3.1 緒言	43

3.2	ショットキー型検出器による表面プラズモンの検出.....	44
3.2.1	金属/半導体の接合.....	44
3.2.2	材料の選定.....	45
3.2.3	検出構造概要.....	47
3.3	表面プラズモン励起部の設計.....	48
3.3.1	電磁界解析による設計.....	48
3.3.2	偏光角依存性.....	50
3.4	回折構造の設計.....	51
3.4.1	マルチスリットの設計.....	51
3.4.2	ディスクアレイの設計.....	54
3.5	表面プラズモン導波路-検出器一体型構造の作製.....	56
3.5.1	作製プロセス.....	56
3.5.2	加工結果.....	58
3.6	表面プラズモン導波路-検出器一体型構造の評価.....	60
3.6.1	ショットキー特性.....	60
3.6.2	偏光角依存性.....	61
3.6.3	回折構造依存性.....	63
3.7	結言.....	65
	参考文献.....	66

4 電気バイアス供給配線上の

	表面プラズモン信号導波技術の開発	68
4.1	緒言.....	68
4.2	直接検波方式.....	68
4.3	コヒーレント検波方式.....	69
4.3.1	基本原理.....	69
4.3.2	遅延自己ヘテロダイン法.....	70
4.4	表面プラズモン導波路-検出器間における 表面プラズモン信号とバイアス電圧の分離.....	73
4.4.1	散乱光の解析.....	73
4.4.2	素子の作製.....	78
4.4.3	表面プラズモンの伝播特性.....	78
4.5	表面プラズモン導波路を介した 表面プラズモン信号の伝播とバイアス電流の供給.....	82
4.5.1	素子の設計.....	82
4.5.2	素子の作製.....	87

4.5.3 表面プラズモンの伝播特性.....	89
4.6 結言.....	93
参考文献.....	94
5 結論	95
5.1 総括.....	95
5.2 今後の課題.....	98
5.3 今後の展望.....	98
謝辞	99
研究業績	100
付録	108
A 光ファイバの電磁界解析.....	108
B 検出部最適膜厚の検討.....	110
C デバイスの作製プロセス.....	112
D 電流電圧特性の温度依存性.....	116
E 金属薄膜透過光による光電流検出可能性の検討.....	114
F 電流による表面プラズモンの変調可能性.....	118

1 序論

1.1 研究背景

1.1.1 通信トラフィックの増大

インターネット、携帯電話等の普及により、個人が取り扱える情報量は増加の一途をたどってきた。このような高度情報化社会を背景とし、通信トラフィックの増加は全世界で報告されている[1-2]。全世界で扱われる IP ネットワークの利用状況分析、トラフィック予測を行っている米国のネットワーク機器開発会社 Cisco は、2014 年の通信トラフィックが、2009 年の 5 倍以上に増加したと報告している。本報告によると、この通信トラフィックは、2019 年までにさらに 3 倍となり、年間に扱われるトラフィック量がゼタバイトの大台を超えると予測されている[2]。近年では、特にモバイル端末でのトラフィックが急増しており、2019 年には 2014 年と比較しトラフィック量が 11 倍になると試算されている[3]。一方でモバイル端末の普及は、モバイルヘルスと呼ばれる途上国での感染症対策、第一次産業における生産情報の提供、災害時のコミュニケーション手段など、現代社会に貢献している。モバイル端末のみならず、多くのセンサやデバイスがインターネットに接続され情報共有を行う技術(Internet of Things)は、今後、教育、ビジネス、医療、科学など多くの分野への適用が期待されている[4-5]。以上のように、今日まで続く情報処理デバイスの高性能化は、高度情報化社会を進展させ、その進歩を支えてきた。

1.1.2 情報処理デバイスの発展と課題

情報処理デバイス的高速・大容量化は、ムーアの法則で示される高性能化指標を原動力に、スケーリング則に基づく素子の微細化を続けることで実現されてきた[6-8]。ムーアの法則とは、1965 年に米 Intel 社の創業者であった Gordon E. Moore が提唱した集積回路の性能向上を表す経験則である。同法則は、当時の集積化されたトランジスタ数のトレンドに基づき、集積回路の集積密度は 1 年で倍になり、今後 10 年はこの傾向が続くと予測した。その後 1975 年に、2 年ごとに 2 倍になると変更されたが[9]、変更後の指標は、今日まで続く集積回路の性能向上に向けた原動力となっている。スケーリング則は、1974 年に米 IBM 社の社員であった Robert H. Dennand らが解析的に報告した MOSFET(Metal Oxide Semiconductor Field Effect Transistor)に対する比例縮小則である[6]。MOSFET の寸法、印加する電圧、不純物濃度を比例定数に従って変化させると、MOSFET の性能が向上するという見積もりを指す。表 1.1, 1.2 に上記したスケーリング則によって得られる特性の変化を示す。MOSFET 単体の遅延時間、消費電力はスケーリング因子 κ に起因して低下する。一方で、集積密度が向上するため、MOSFET で構成される

1 序論

表 1.1 スケーリングによる回路への影響 [6]

Device or circuit parameter	Scaling factor
Device dimension	$1/\kappa$
Doping concentration	κ
Voltage	$1/\kappa$
Current	$1/\kappa$
Capacitance	$1/\kappa$
Delay time / circuit	$1/\kappa$
Power dissipation / circuit	$1/\kappa^2$
Power density	1

表 1.2 スケーリングによる配線への影響 [6]

Parameter	Scaling factor
Line resistance	κ
Normalized voltage drop	κ
Line response time	1
Line current density	κ

回路全体の消費電力は一定であるが、配線における抵抗及び電圧降下の増大が示唆されている。後述する配線中の電子散乱モデルが適用されていない当時から、微細配線における抵抗率の変化について触れられているが、当該モデルは適用されていない。

スケーリング則に基づく MOSFET の性能向上の予測は、ムーアの法則で述べられた集積密度向上のトレンドを裏付けており、これら二つの因子が、今日まで微細化による性能向上が図られてきた背景となっている。

しかし、近年では上記スケーリング則を維持するために、様々な技術課題が存在している。短期的にでも従来の微細化を継続するためには、①シリコン CMOS, RAM, 不揮発性メモリのスケーリング技術、②高移動度 CMOS チャンネル材料の開発、③新規材料、プロセス、構造の信頼性確保が必要であるとされているが[10]、2000年代には、単なるスケーリング則の継続、集積密度の向上では、長期的な性能向上が困難である事も示唆されている。2001年、国際半導体ロードマップ (ITRS: International Technology Roadmap for Semiconductors) 委員会は、数年以内のスケーリングの加速を予測する一方で、MOSFET の小型化に伴うリーク電流、消費電力の増大について言及している[8]。2005年のロードマップでは、配線のサイズが電子の散乱を無視できない領域に突入したという背景もあり、金属配線中の電子散乱モデルを扱うことで、微細化による配線抵抗の急増について説明している[11]。現に、2005年頃には、マイクロプロセッサ(MPU: Micro Processor Unit)単一スレッドの性能は飽和しており[12,13]、この性能飽和は、リーク電流及び電気抵抗と容量の積で決まる遅延(以下、RC遅延)に起因したプロセッサの消費電力及び動作周波数の飽和が原因となっている。そのため、今日まで続く MPU の性能向上は、マルチコア化という単なる微細化とは別のアプローチにより実現されている側面もある。2007年には、ITRS 委員会はプロセッサの高性能化の手段として行われていた技術開発を、More Moore, More than Moore, Beyond CMOS の3つのアプロー

1 序論

ちに分け、それぞれの定義を行った[14]. この3種類の定義は、プロセッサの高性能化アプローチを区分する上で有用であるため、以下に概説する.

1.1.3 高性能化に向けた研究動向

現在、プロセッサの高性能化へ向けたアプローチは、(1) More Moore, (2) More than Moore, (3) Beyond CMOS の3つに大別されている. 以下に、それぞれのアプローチの詳細を記述する.

(a) More Moore

More Moore とは、デバイスの幾何学的微細化（電界一定の微細化）または等価的微細化を進めることで、その高性能化を図るアプローチである. 幾何学的微細化は、チップ上の素子寸法を縮小させる従来のスケーリング則に基づく高性能化手法を指し、リソグラフィ技術の開発などが対応している. 等価的微細化とは、MPU のマルチコア化などを導入することで、幾何学的ではないスケーリングを進める手法を指す. リーク電流を抑制するための低誘電率($\text{low-}\kappa$)材料の開発等も More Moore に属する[15-16].

(b) More than Moore

More than Moore とは、ムーアの法則に基づくスケーリング則に従わず、機能性を持った付加価値の提供でデバイスの高性能化を図るアプローチである. 具体的には、フォトンカウンタ、イメージセンサ、DNA センサなどをチップやパッケージ上に組み込む System on Chip や System in Chip 実現に向けたアプローチを指す[17, 18]. 表 1.3 に現在提案されている例をまとめる.

表 1.3 には、Electrical nose や DNA chip など、電子集積回路に新たな機能、役割を集積化する技術が含まれているが、RF, Optical の分野では、金属配線を置き換えるマイクロ波配線や光インターコネクトの実現に向けた技術も提示されている[19]. 金属配線を置き換える技術の詳細については、1.2.1 項で述べる.

表 1.3 More than Moore デバイスの一例 [17,18]

物理パラメータ	技術
Electromagnetic (RF)	RF mixers RF/microwave interconnect
Mechanical	MEMS resonators
Chemical	Electrical nose
Biological	DNA chip Brain computer interface
Optical	Image sensor Interconnect

1 序論

(c) Beyond CMOS

Beyond CMOS とは、従来の CMOS デバイスとは全く異なる原理を持った新探究デバイスにより、情報処理デバイスの高性能化を図るアプローチである。情報処理を行うための新たなスイッチングを担え、CMOS を機能的に超える“実質的微細化”を実現する技術が挙げられる。加えて、電力消費の主な要因とされている電荷をベースに演算を行うか否かでも分類がなされている。現在提案されている Beyond CMOS の候補技術のうち、charge ベースのものを表 1.4, non-charge ベースのものを表 1.5 にそれぞれまとめた[20]。Non-charge ベースの技術の中にも、状態保持や、通信媒体生成のために電荷を用いる技術(BisFET, Spin torque majority gate)が存在するが、CMOS の限界を超える性能(低消費電力, 高速スイッチング)が期待されている点は共通である。カーボンナノチューブ(CNT: Carbon nanotube)やグラフェンを用いる配線技術は、Beyond CMOS の例として提示されていた時期もあったが、2009 年頃から、従来の MOSFET のトレンドを長期化させる More Moore または More than Moore に近いとの認識があり[21], 2013 年のロードマップでは、CNT 配線技術は More than Moore で主に論じられている。

表 1.4 Charge-based Beyond CMOS [10,20]

候補技術	特徴	課題
Spin MOSFET	高エネルギー効率 不揮発性メモリへの応用	室温動作の実現 素子の小型化
NEMS	ゼロスタンバイ電力 ゼロサブスレッショルドスイング CMOS 回路との適合	スイッチングの機械的遅延 接触抵抗安定性の不足 スケーリングによる粘着性の低下
Atomic switch	低 on 抵抗 高 on/off 比 脳型回路への応用 CMOS 回路との適合	スイッチング速度 繰り返し耐久性 スイッチングバイアスの均一性
Mott FET	高速スイッチング 低スイッチング電力 CMOS 回路との融合	ゲート界面現象の理論的解明 室温時の低キャリア移動度

表 1.5 Non-Charge-based Beyond CMOS [10,20]

候補技術	特徴	課題
Spin wave device	位相による論理演算 周波数多重化による並列処理	スピン波の短波長化 ノイズ耐性 スピン波の復元・増幅
Nanomagnetic logic	電力供給無での状態保存 低スイッチングエネルギー	スイッチングの信頼性 誤動作に強いアーキテクチャ開発
Excitonic FET	低閾値スイッチング	室温動作の実現
BisFET	高速スイッチング 低スイッチングエネルギー	エキシトン凝縮理論の解明 室温動作の実現 誘電体材料の開発
Spin torque majority gate	低電力動作 不揮発性	動作電流の低下
All spin logic	電荷変換を必要としない 演算, ストレージ	室温動作の実現 磁性材料の開発, 選択

1 序論

1.2 光インターコネクト技術

MPU の性能を律速している主な原因は消費電力と動作周波数の飽和である。電気配線は、その微細化に伴い、配線遅延及び消費電力の増大が顕著に表れ、上記問題に大きく関わっている。そこで、本研究では、性能飽和の要因の一つとされる電気配線を代替する光インターコネクト技術に着目した。1980年代、光通信は大陸間横断ケーブルに適用され、大容量の国際通信が可能となった[22]。1990年代にはオフィスやビル内部で用いられるローカルエリアネットワーク（以下、LAN）への運用が普及し、2000年代には、スーパーコンピュータのラック間の通信に適用された。2012年に運用が開始されたスーパーコンピュータ“京”では、2015年現在、ボード間の通信に光通信が適用され始めている[23, 24]。これまでのトレンドより、2020年代にはチップ間、チップ内での光通信が期待されるが[25-27]、本節では、光配線が従来の電気配線を置き換える効果と、本研究で扱う光インターコネクト技術の利点と課題について述べる。

1.2.1 電気配線の課題

電気配線の高性能化は、広帯域、低消費電力な信号伝達を目指し開発が行われてきた。しかし、1997年頃には微細化に伴う抵抗率増大が指摘され[28]、1998年には電気抵抗を小さくするために、銅配線の適用が始まっていた。しかし、微細化が進むにつれ、配線中の電子散乱や信頼性の問題が指摘されている[29]。以下に、今日の電気配線の抱える課題を記す。

(a) 配線遅延

配線の微細化で生じる遅延は、配線抵抗及び配線容量の増大、即ち RC 遅延の増大として説明される。実際の遅延には、MOSFET などのスイッチング素子に起因する抵抗、容量も影響するが、図 1.1 に示すように、微細化が進むほど、配線の影響が顕著に表れる。配線は、その階層や長さによりローカル（配線幅：数十 nm 以下）、セミグローバル（配線幅：100 nm 程度）、グローバル配線（配線幅：数百 nm~数 μm ）と区別される[29]。RC 遅延は、配線長さの二乗に比例するという性質を持つが、グローバル配線では配線の断面積の減少に比べ、その長さが比較的削減されないため、微細化に伴う配線遅延の問題が大きく現れる。しかしながら、近年ではセミグローバル以下の配線においても、微細化に伴う電子散乱の影響により配線抵抗が急増するため、RC 遅延の増大は配線全体の問題となっているのが現状である。

解決策として、配線間容量を低下させるための低誘電率(low- κ)材料の開発、配線抵抗を低下させるための低電気抵抗率材料の適用、実質的配線長さを短くするためのリピータの挿入といった案が提案されているが、リピータの挿入は、チップ面積や、後述する消費電力の増大を引き起こすため、根本的な解決には至っていない[30]。新規材料とし

1 序論

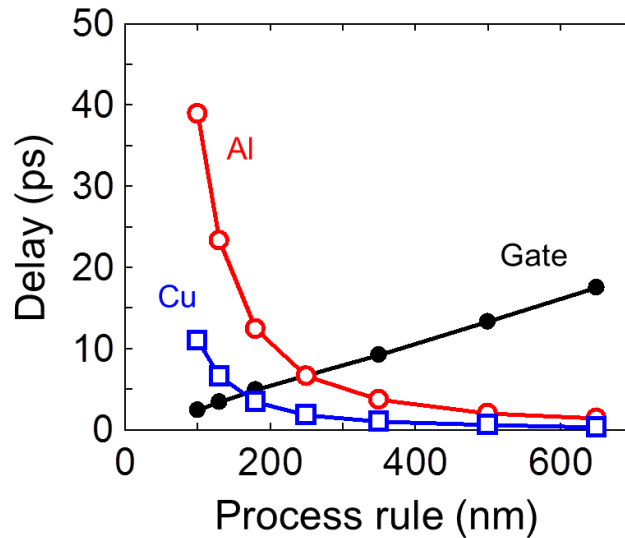


図 1.1 微細化に伴う配線遅延の増大 [28]

て CNT を用いる配線遅延の低減が提案されているが、こちらはグローバル配線など比較的長い配線でしか効果が表れないとされている[31].

(b) 消費電力

配線で生じる消費電力の増大は、配線容量の増大により引き起こされている。クロックなどの動的な信号が配線を伝わると、容量と印加電圧の二乗に比例する電力が消費される[32]。そのため、消費電力の問題は、マイクロプロセッサのクロック周波数を律速する問題となっている[33]。プロセスノードが 130 nm であった 2001 年には、クロックや電源を供給する配線ネットワークにおける消費電力は全体の 50-60% に達すると報告されていたが[19, 34]、プロセスノードが 22 nm に到達した 2012 年には、その消費電力は全体の 7 割に達しているという報告もあり[35]、配線で生じる消費電力の増大は重大な課題となっている[36]。図 1.2 に ITRS が示すロードマップより解析的に求められた、各プロセスルールにおける MPU 内の動的消費電力の割合を示す。プロセスルールの微細化に伴い、FET(Gate)における消費電力は相対的に低下するが、配線(Interconnect)に占める割合が増加している事が窺える。

動的な消費電力を改善させる手法には、印加電圧の低下が提案されているが、一方で、クロストークといった外乱の影響を受けやすくなるという問題があり、印加電圧のスケーリングは、幾何学的寸法のスケーリングに追いついていないのが現状である[37].

1 序論

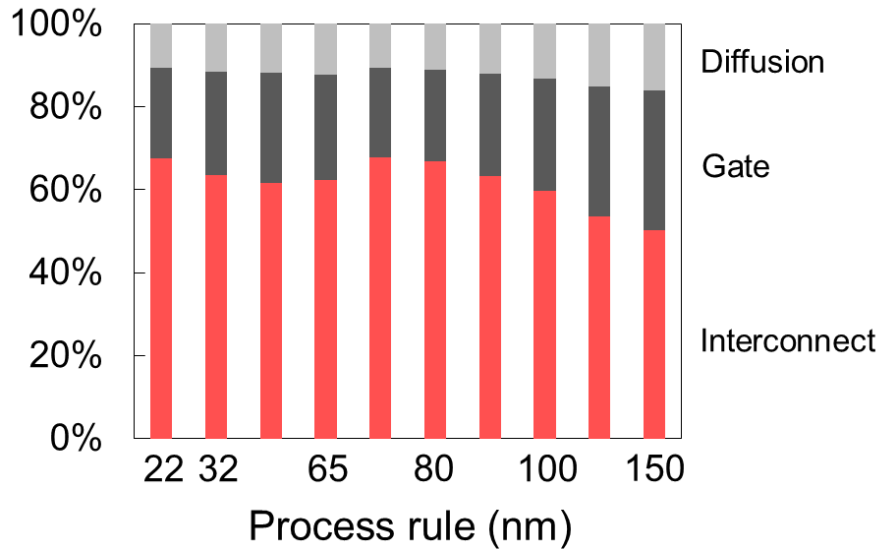


図 1.2 動的消費電力の占める割合[36]

(c) クロストーク

配線間のクロストークは、配線間容量の増加及び印加電圧の低下により現れる。クロストークへの対策には、配線遅延、消費電力の場合と同様に、 $\text{low-}\kappa$ 材料の開発や、配線の薄膜化による配線間容量の抑制が進められている。また、リピータや補償を含んだ設計といったアーキテクチャの開発も行われているが、配線間距離が数十 nm に相当するローカル、セミグローバル配線では、アライメントや材料組成のばらつきが、クロストークの予測を困難にしている。そのため、歩留まりを改善するためのプロセス開発も必要な技術とされる。

(d) 信頼性

ITRS 委員会は、金属配線の信頼性評価の指標として、ストレスマイグレーションとエレクトロマイグレーションを挙げている。ストレスマイグレーションとは、温度変化により配線へ加わる応力が金属原子を移動させる現象を指し、エレクトロマイグレーションは、伝導体中を移動する電子の衝突により、金属イオンが移動する現象である。2015 年現在では、エレクトロマイグレーションの問題が顕著化している。また、ストレスマイグレーションへの対策は、エレクトロマイグレーションへの対策と同様とされているため[29]、ここでは後者について説明する。エレクトロマイグレーションは、配線の微細化により電流密度が増大するにつれ、発生頻度が増大する。2013 年における ITRS 委員会の試算では、2017 年には、銅配線が耐えうる電流密度に達すると予測されており、新たな技術革新が必要とされている。エレクトロマイグレーションの対策には、配線を構成する金属の粒界拡散を防止するための銅合金シード、キャップ層の開発や、配線長を短くする試みが行われている。

1 序論

以上の(a)-(d)が電気配線の抱える問題として提示されているが、主に配線間容量と配線抵抗の増大に起因している。対策として挙げられている、 $\text{low-}\kappa$ 材料の開発、低抵抗材料の適用、リピータの挿入などは、現在のスケーリングを延長する **More Moore** に属する解決策にあたる。一方で、高性能プロセッサの長期的な実現に向けては、更なる技術開発が必要になる **More than Moore** に属する解決策が望まれている [24]。

表 1.6 に、現在提示されている **More than Moore** に属する技術とその課題についてまとめる[38-43]。これらの技術は、主にオンボードやオンチップの配線を代替、または短縮化させる手法であり、その実現に向けた研究が進められている。一方で、セミグローバル以下の配線についての対策には、更なる技術開発が必要とされる段階にある。

そのため、本研究では、セミグローバル配線以下での新規配線を実現するために、ナノスケールへの光閉じ込めを可能とする表面プラズモン(2.2節で詳説)に着目した。以下より、光配線(光インターコネクタ技術)の利点と課題を述べ、本研究で扱うプラズモニクインターコネクタ技術について説明する。

表 1.6 電気配線の課題に対する長期的解決策 [29,38-43]

候補技術	特徴, 用途	課題
RF 配線	プロセスが比較的容易 チップ間, グローバル配線の代替	複雑な素子設計 送受信素子のサイズ
光配線	高速・大容量通信が可能 チップ間, グローバル配線の代替	発光, 受光素子の開発 光信号生成技術の開発
3次元集積	更なる素子の高密度化が可能 グローバル配線の短縮	TSV 構造, プロセスの開発 排熱設計
CNT 配線	高い伝導率が実現 グローバル配線の代替	CNT 成長プロセスの開発 半導体プロセスとの整合

※TSV: Through silicon via

1 序論

1.3 プラズモニックインターコネクト技術

光インターコネクト技術は、グローバル配線以上の比較的長距離の電気配線を置き換える代替技術として期待されているが、セミグローバル配線（配線幅数百 nm）以下の領域では、回折限界という物理的制約のため、光を集光する事が出来ない。そのため、伝播光の回折限界以下の集光を可能とする表面プラズモンに着目したプラズモニックインターコネクト技術が提案されている[44-47]。ここでは、光インターコネクト技術との比較を交え、プラズモニックインターコネクト技術に期待される性能を説明する。

1.3.1 光インターコネクト技術の利点と課題

1.2 節で概説したように、光インターコネクト技術は、グローバル配線以上の比較的長距離の電気配線を置き換える手段として期待されている。以下に電気配線を光インターコネクト技術で代替した場合の利点をまとめる[48, 49]。

- ・長距離配線における通信の高速化，大容量化
- ・長距離配線における低損失化
- ・低クロストーク化

リピータのない電気配線では、配線が細く、長くなるほど、高周波の信号の伝達が困難になる。この問題は、電気配線が RLC 回路として振る舞うこと起因しているが、誘電体導波路を伝わる光信号では、高周波信号（数十 GHz）の伝播に伴う信号損失が存在しないため、広帯域の通信が期待される。電気配線と誘電体光導波路の性能指数（サイズに対する遅延及び消費電力を考慮した指標）を評価した場合、数 mm 以上の配線では、光導波路が有用となる結果が導かれている[50]。加えて、光は同一導波路による信号の多重化が可能であり、同一面積における通信容量を増大させることが可能となる。

一方で、光インターコネクト技術には以下のような課題が存在する。

- ・電子デバイスとのサイズ整合
- ・CMOS プロセスと整合性のとれた素子開発
- ・電子デバイスと光デバイスの集積化

サイズ整合の問題は、光の回折限界に起因する。高屈折率材料であるシリコンを用いた場合でも、近赤外光を閉じ込められるサイズは数百 nm オーダとなり、グローバル配線以上を代替する現行の光インターコネクト技術では問題にならなくとも、更なる下位レイヤへの適用には、物理的制約による困難さが存在する。また、LAN や WAN に用いられる光デバイスは、化合物半導体をベースに開発が行われてきた背景もあり、電子集

1 序論

積回路を製造してきたシリコンプロセスとの整合性も懸念されている[29]. 化合物半導体ベースの素子開発は、電子デバイスの製造プロセスと比べ、材料、サイズ、工程等、様々な要素が異なるため、集積化を視野に入れると、プロセスの複雑化や製造コストの増大が誘発される. そのため、現状では、シリコンプロセスとの整合性の良い、シリコンフォトリソ技術による素子開発が提案され、進められている[51].

以上のような背景より、数百 nm 以下への集光技術や、CMOS プロセスとの整合性の高い素子開発、集積化が実現されれば、チップ内光通信の適用領域を更に拡大することができる. 以下より、上記の課題の解決策と成りうる、プラズモニックインターコネクタ技術について述べる.

1.3.2 プラズモニックインターコネクタへの期待

表面プラズモンによるインターコネクタ技術はプラズモニックインターコネクタと呼ばれ、光導波路より更なる微細領域への適用可能性が示唆されている[44-47]. 以下に、プラズモニックインターコネクタに期待されている利点を記述する.

(a) 電子デバイスとのサイズ整合

光導波路を伝わる伝播光は回折限界という物理的制約のため、電子デバイスのサイズまで光を集光することができない. 図 1.3 に、各光導波路とサイズの対応関係を示す[52]. 現在、最下層の電気配線幅は数十 nm のオーダーに達しているため、伝播光を等価的に短波長化できる高屈折率導波路でも、サイズのミスマッチは 1~2 桁程度に相当する[53]. 一方で、表面プラズモン導波路は、その構造を工夫することでナノメートルオーダーの集光が可能であり、電子デバイスと同等のサイズに光を導くことが期待できる. 表面プラズモン導波路についての詳細は第 2 章で述べる.

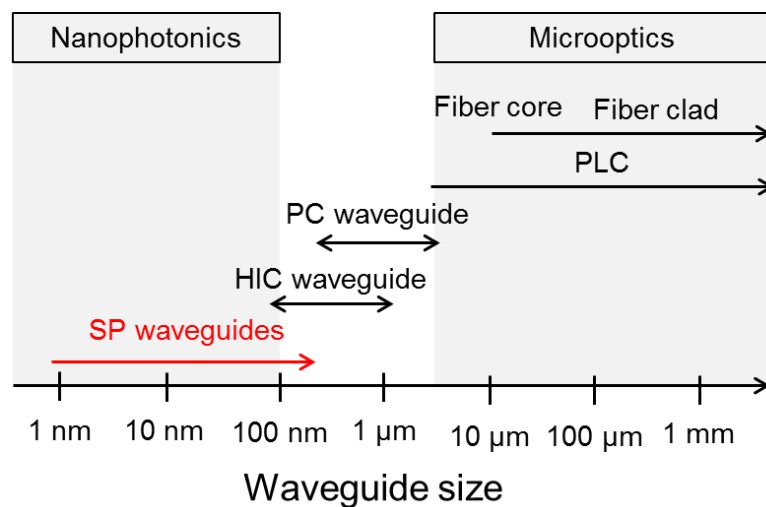


図 1.3 各導波路における集光サイズ[52]

※PLC: Planer lightwave circuit, PC: Photonic crystal, HIC: High-index contrast

1 序論

(b) 短距離配線での低消費電力通信

表面プラズモンは伝播光に比べ、微小領域に閉じ込められる一方で、その伝播損失の大きさが課題とされている。しかし、数ミクロンの配線長であれば、電気配線より高速、低損失な伝送が可能と試算されている[54]。1.3.1項で述べたように、グローバル配線以上の長距離配線に光インターコネクタ技術が適用され始めている背景を考えると、ローカル、セミグローバル配線などへの応用は、両技術を補完するという意味でも有用である。

(c) 電気配線との両立

表面プラズモンを伝える伝送線路は、主に金属で構成されるため、電気信号をも同時に伝送できる可能性を有している。近年、表面プラズモンを扱う変調器やモノリシック集積回路を提案する文献では、表面プラズモン導波路が電極の一部を兼ねるデバイスが報告されている[55, 56]。1.2節の冒頭で述べたように、光通信は、1980及び1990年代のワールドエリアネットワークやLANといった長距離間通信から、ボード間通信などの短距離間通信に適用されていった経緯があるが、これらは全て、既存の電気配線を代替する形であった。これは、誘電体で構成される光導波路が電気信号を伝播できないためであるが、金属で構成された導波路を伝播する表面プラズモンであれば、既存の電気配線を活かした通信が可能となる。これまで、インターコネクタの分野において、電気信号と表面プラズモン信号の同時伝播については、上記した変調器構造の提案の際にわずかに触れられる程度でほとんど検討されてこなかったが、上記可能性の確認を実証することで、チップ内配線における伝送密度の向上や、電子デバイスへの電力供給網への利用が期待される。

1.3.3 プラズモニクインターコネクタの課題

以上のように、プラズモニクインターコネクタ技術は、光インターコネクタ技術を補完し、電子デバイスと同スケールでの通信を実現できる可能性を持っている。しかし、ボード間、ボード内通信の実装技術開発が進められる光インターコネクタ[57]に対し、プラズモニクインターコネクタは、その要素素子・要素技術の開発が主に行われている段階にある[58]。プラズモニクインターコネクタ実現に向けた次の段階として、素子の集積化が挙げられるが、従来のプロセス技術との整合性が取り難い提案素子も少なくないため、電子回路との集積化は課題の一つとされてきた。以下より、現状のプラズモニクインターコネクタ技術の抱える課題を記す。

(a) シリコンプロセスで作製可能なプラズモニク素子の提案

電子集積回路と同一チップにプラズモニク素子を集積化するためには、従来のシリコンプロセス、及びシリコンプロセスが扱える材料で作製できる、いわゆる”CMOS

1 序論

compatible”な素子が望ましいとされている。これは、従来の電子集積回路の製造で用いられてきたプロセス技術をプラズモニック素子の作製に転用することで、素子の小型化及び低コスト化が期待されるためである[58]が、中でも、電子集積回路とのモノリシック集積化が期待できる点が大きい。現に近年では、従来開発されてきたプラズモニック素子と異なり、”CMOS compatible”で実現されたプラズモニック素子であることを重視した導波路[59]や変調器[60]といった報告が増えており、そのインパクトの大きさが窺える。一方で、”CMOS compatible”な素子提案、及び電磁界解析で終えている報告[61-64]もあるが、以上のような報告から、集積化可能な素子の提案と、それらの集積化技術が重要視されている背景が窺える。

(b) プラズモニック素子のモノリシック集積化

シリコンプロセスで作製可能なプラズモニック素子の開発は、プラズモニック素子と電子回路、または、複数のプラズモニック素子同士をシリコンチップ上へ集積化する展開を可能とする。近年では、シリコンプロセスを利用し、誘電体導波路と表面プラズモン検出器を集積化したデバイス[65]が報告されているが、当該報告では silicon-on-insulator (SOI)基板を用いるなど、将来の実現可能性を確認する意味が大きく、電子集積回路や複数素子の集積化に焦点を当てた文献は少ない。

そこで、本研究では、プラズモニックインターコネクタ実現に向けた次の要素技術としてシリコンプロセス技術を用いた素子の集積化に焦点を当て、シリコンチップ上への素子の集積化を行った。特に、表面プラズモン導波路を含む集積デバイスを開発し、その伝播特性及び電氣的検出を確認する事により、プラズモニックインターコネクタに関する基盤技術の確立を目的とした。

1 序論

1.4 本研究の目的

本研究では、プラズモニクインターコネクトに関する基盤技術の確立を目的とし、以下の項目について検討した。

1. シリコンプロセスを用いたプラズモニク素子の集積化
2. シリコンチップ上における表面プラズモン信号の伝播，電氣的検出
3. 電気バイアスされた表面プラズモン導波路を介した信号の伝播可能性の検証

はじめに、表面プラズモン導波路-検出器一体型構造の開発を行う。デバイスは、シリコン基板上に金属薄膜を堆積するシンプルな構造とし、表面プラズモンの検出には、金属/シリコン接合で構成されるショットキーダイオードを用いた。表面プラズモン励起部及び検出部には回折構造を設置し、時間領域差分法を用いた電磁界解析によりその最適設計を行った。シリコンプロセスにより作製された本デバイスを用いて、シリコンチップ上における表面プラズモンの励起・伝播，及び電氣的検出について検討した。

次に、電気バイアスされた表面プラズモン導波路を介し、表面プラズモン信号が電気バイアスとともに伝播できる可能性を検証する。本検証には、シリコンチップまたは石英基板上に作製された2種類のデバイスを用いた。まず、シリコンチップ上に表面プラズモン導波路とショットキー型検出器を作製し、分離溝を設ける事で、検出器で得られる光電流値が印加電圧に依存しない事を確認した。続いて、石英基板上に作製した表面プラズモン導波路に電流を流し、伝播する表面プラズモンの持つコヒーレント性が保たれていることを確認した。コヒーレント性の検証には、遅延自己ヘテロダイン法を用い、導波路を介した表面プラズモンの持つスペクトル線幅の広がり进行评估することで行った。

本研究の成果により実現されるデバイスの模式図を図1.4に示す。表面プラズモンは、伝播光に比べ伝播損失が大きいいため、比較的長距離の信号伝播には適用し難い。そのため、チップ間インターコネクトやグローバル配線には、伝播光を扱う光導波路が適用される。表面プラズモン導波路は、光導波路での光閉じ込めが困難とされるより下層（セミグローバル配線以下）での適用が期待される。光インターコネクトによる情報処理デバイスの高速、低消費電力化の可能性は前節までに述べたとおりであるが、特にメモリといった記憶装置には、ストレージが困難とされる光子を用いるより、従来の電子を用いるデバイスの適用が望ましい。そのため、金属導波路を伝播した表面プラズモン信号を電氣的に検出する基盤技術が必要となるが、本研究では、シリコンチップ上にプラズモニク素子を集積化し、本基盤技術の確立を目指す。加えて、金属導波路を介した表面プラズモン信号及び電気信号の伝播可能性を確認することは、チップ内配線における伝送容量の増大や、表面プラズモン導波路を介した電力供給などの展開が期待できる。

1 序論

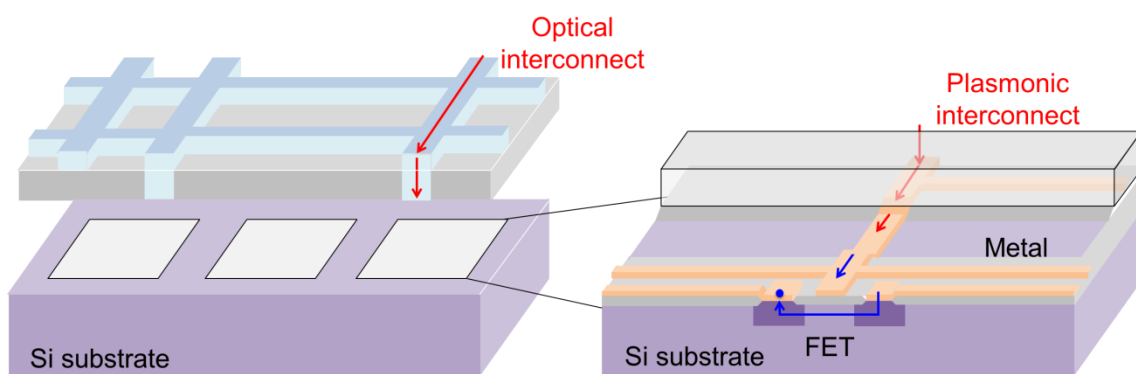


図 1.4 提案するデバイスの概要

1 序論

1.5 本研究の位置づけ

図 1.5 に、情報処理デバイスの高性能化に向けた課題と、本研究で開発するプラズモニックインターコネクタ技術の位置づけを示す。

電子集積回路は、ムーアの法則を設計指針とし、主にスケーリング則に基づき、その高性能化が実現されてきた。しかし現在では、従来のスケーリング側を維持するためには、MOSFET, RAM, 電気配線などの等価的スケーリング技術の確立、高移動度材料などの新規材料開発、プロセスや新規構造の信頼性確保といった複数の課題が存在している (1.1.2 項)。電気配線のスケーリングに関わる課題として、配線遅延, 消費電力, クロストーク, エレクトロマイグレーションが存在しているが、特に消費電力は、プロセッサ全体の発熱の半分以上を占めるなど、高性能化を律速する大きな要因となっている (1.2.1 項)。この電気配線の課題を解決する手段として挙げられている光インターコネクタ技術は、More than Moore に属するアプローチであるが、提案されている技術では、セミグローバル以下の配線を代替することが困難である (1.3.1 項)。そこで、本研究では、伝播光以上の集光を可能とする表面プラズモンを利用したプラズモニックインターコネクタ技術に焦点を当て、その導波路技術の確立を目指した。これは、More than Moore に属する光インターコネクタ技術を補完する位置づけに当たる。

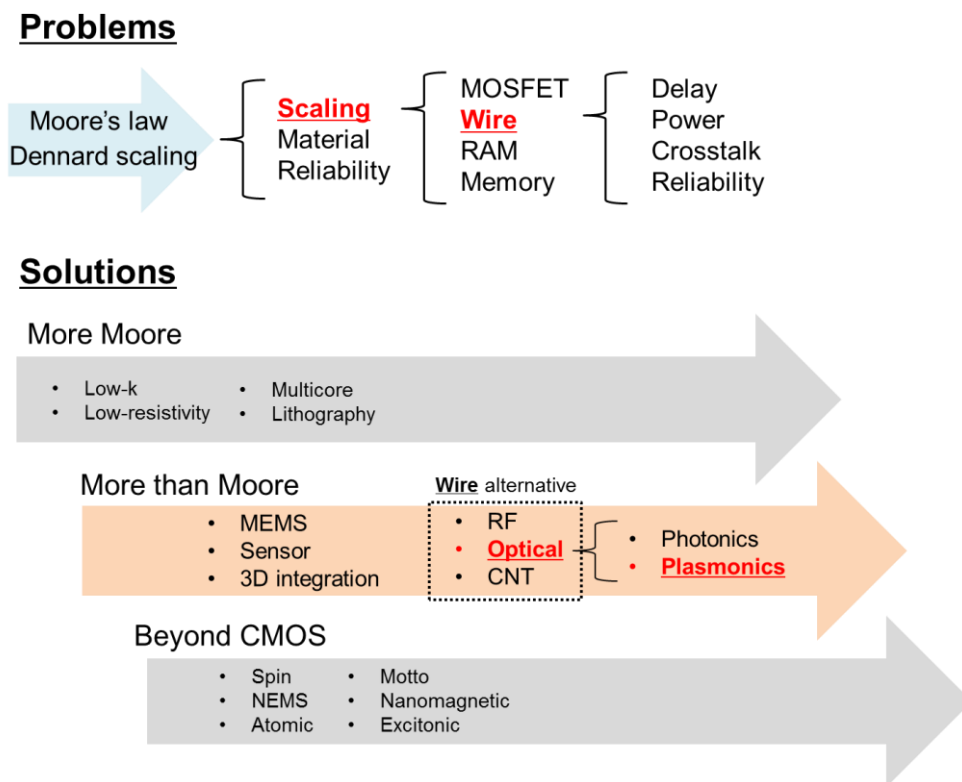


図 1.5 本論文の位置づけ

1 序論

1.6 本論文の構成

本論文を構成する各章の内容を以下に概説する。

第2章では、本研究で扱うプラズモニック素子（励起構造，導波路，検出器）について概説し，第3章以降での設計及び特性評価に用いる基本式を導出する．はじめに，表面プラズモンの励起条件，分散関係，伝播距離について，マクスウェル方程式から導出し，説明する．次に，回折格子を用いた表面プラズモンの励起原理，本研究で用いた表面プラズモン導波路の分散関係，ショットキーダイオードによる光検出の原理を説明する．

第3章では，シリコンプロセスを用いた表面プラズモン導波路-検出器一体型構造の開発について述べる．はじめに，表面プラズモン検出部の構造及び材料選定理由について説明する．続いて，電磁界解析を用いた励起部及び検出部の設計手法について述べる．加えて，解析より得られた設計式より導かれた表面プラズモンの結合方向制御技術について述べる．最後に，開発した導波路-検出器一体型構造の測定結果を説明し，シリコンチップ上における表面プラズモンの伝播及び電氣的検出が実証されたことを述べる．

第4章では，金属で構成された表面プラズモン導波路上で，表面プラズモン信号の伝播及び電氣バイアスの供給が同時に実現可能であることを示す．はじめに，表面プラズモン信号を検出するために用いた光ヘテロダイン法の原理について述べる．続いて，導波路に印加したバイアス電圧が，導波路-検出器間に設けられる分離溝により電氣的に分離し，直接変調された表面プラズモン信号が電氣的に検出された結果を述べる．さらに，導波路に流れるバイアス電流が表面プラズモンのコヒーレント性に与える影響を実験結果より説明する．

第5章では，本研究で得られた成果を要約し，今後の課題及び将来展望を述べる．

参考文献

- [1] Cisco Systems: “Cisco Visual Networking Index: Forecast and Methodology, 2014–2019,” Cisco Public (2015).
- [2] D. Belson: “Akamai state of the internet report,” ACM SIGOPS Operating Systems Review, Vol. 44, Issue 3, pp. 27-37 (2010).
- [3] Cisco Systems: “Cisco Visual Networking Index: Global Mobile Data Traffic Forecast Update, 2014–2019,” Cisco Public (2015).
- [4] J. Gubbi, R. Buyya, S. Marusic and M. Palaniswami: “Internet of Things (IOT): A vision, architectural elements, and future directions,” Future Generation Computer Systems, Vol. 29, Issue 7, pp. 1645-1660 (2013).
- [5] Cisco Systems: “The Internet of Things,” Cisco Public (2011).
- [6] R. H. Dennard, F. H. Gaensslen, H. N. Yu, V. L. Rideout, E. Bassous, and A. R. LeBlanc: “Design of Ion-Implanted MOSFET’s with Very Small Physical Dimensions,” IEEE J. Solid-State Circuits, Vol. 9, Issue 5, pp. 256-268 (1974).
- [7] H. Iwai: “Roadmap for 22 nm and beyond,” Microelectronic Engineering, Vol. 86, Issue 7-9, pp. 1520-1528 (2009).
- [8] ITRS: ITRS 2001 Edition (JEITA 訳) Process Integration, Devices & Structures (2001).
- [9] G. E. Moore: “Progress in digital integrated electronics,” IEEE IEDM Technical Digest, pp. 11-13 (1975).
- [10] ITRS: ITRS2013Edition (JEITA 訳) Process Integration, Devices & Structures (2013).
- [11] ITRS: ITRS 2005 Edition (JEITA 訳) Interconnect (2005).
- [12] S. Naffziger: “Technology impacts from the new wave of architectures for media-rich workloads,” 2011 Symposium on VLSI Technology, pp. 6-10 (2011).
- [13] A. Danowitz, K. Kelley, J. Mao, J. P. Stevenson, M. Horowitz, “CPU DB: Recording Microprocessor History,” Processors, Vol. 10, Issue 4, pp. 1-18 (2012).
- [14] ITRS: ITRS 2007 Edition (JEITA 訳) Interconnect (2007).
- [15] 石内秀美: “国際半導体技術ロードマップから見た CMOS 技術動向,” 電子情報通信学会誌, Vol. 95, No.11, pp. 954-959 (2012).
- [16] ITRS: ITRS 2011 Edition (JEITA 訳) Executive Summary (2011).
- [17] W. Arden, M. Brillouet, P. Coge, M. Graef, B. Huizing, and R. Mahnkopf: “More-than-Moore White paper,” Technical Report ITRS (2010).
- [18] J. D. Meindl: “Beyond Moore’s Law: The interconnect Era”, Computing in Science & Engineering, pp. 20-24 (2003).
- [19] ITRS: ITRS 2001 Edition (JEITA 訳) Interconnect (2001).
- [20] J. A. Hutchby, G. I. Bourianoff, V. V. Zhirnov and J. E. Brewer: “Extending the Road Beyond

1 序論

- CMOS”, IEEE Circuits & Devices Magazine Vol. 18, pp. 28-41 (2002).
- [21] STRJ: “第 14 章 WG12 ERD,” STRJ 年度報告書, 1-8 (2009).
- [22] 末松安晴, 伊賀健一: “光ファイバ通信入門 改定 4 版,” pp.253-260, (2006).
- [23] 富田 達夫: “富士通の光技術への取り組み,” NEDO 光エレクトロニクスシンポジウム, 6 月 (2015).
- [24] 竹内莞爾: “光インターコネクション技術動向,” 科学技術動向, pp.9-19 (2006).
- [25] M. A. Taubenblatt: “Optical Interconnects for High-Performance Computing,” Journal of Lightwave Technology, Vol. 30, Issue 4, pp. 448-457 (2012)
- [26] 中村 隆宏, 賣野 豊, 藤方 潤一, 荒川 泰彦: “光電子融合システムに向けた光速・高密度シリコンフォトニクスデバイスの動向,” 電子情報通信学会技術研究報告. MWP マイクロ波・ミリ波フォトニクス Vol. 111, No. 22, pp. 33-36 (2011)
- [27] N. Savage: “Linking with light [high-speed optical interconnects],” IEEE Spectrum, Vol. 39, Issue 8, pp. 32-36 (2002).
- [28] R. Ho, K. W. Mai, M. A. Horowitz: “The future of wire,” Proceedings of IEEE, Vol. 89, Issue 4, pp. 490-540 (2001).
- [29] ITRS: ITRS 2013 Edition (JEITA 訳) Interconnect (2013).
- [30] 廣瀬 啓, 安浦 寛人: “クロストークを考慮したバス遅延削減手法,” 電子情報通信学会誌 A, Vol. 83, No. 8, pp. 989-998 (2000).
- [31] A. Naeemi and J. D. Meindl: “Carbon Nanotube Interconnects,” Annual Review of Materials Research, Vol. 39, pp. 255–275 (2009).
- [32] N. S. Kim, T. Austin, D. Blaauw, T. Mudge, K. Flautner, J. S. Hu, M. J. Irwin M. Kandemir and V. Narayanan : “Leakage Current: Moore’s Law Meets Static Power,” Computer, Vol. 36, Issue 12, pp. 68-75 (2003).
- [33] 経済産業省: 総合科学技術会議評価専門委員会資料(2011).
- [34] D. A. B. Miller, “Device Requirements for Optical Interconnects to Silicon Chips,” Proceedings of IEEE, Vol. 97, Issue 7, pp. 1166-1185 (2009).
- [35] P. Ball: “Feeling the heat,” Nature, Vol. 492, pp. 174-176, (2012).
- [36] N. Magen, A. Kolodny, U. Weiser, N. Shamir: “Interconnect-power dissipation in a microprocessor,” Proceedings of the 2004 international workshop on System level interconnect prediction, pp. 7-13 (2004).
- [37] A. Danowitz, K. Kelley, J. Mao, John P. Stevenson Mark Horowitz, “CPU DB: recording microprocessor history,” Communications of the ACM, Vol. 55, Issue 4, pp. 55-63 (2012).
- [38] G. Chandra, P. Kapur, and K. C. Saraswat, “Scaling trends for the on chip power dissipation,” Proc. IEEE Interconnect Technology Conf. 2002, pp. 170–172 (2002).
- [39] 北田秀樹, 水島賢子, 中田義弘, 中村友二: “3 次元 LSI 集積化技術,” Fujitsu, Vol.62, No. 5, pp. 601-607 (2011).

1 序論

- [40] 酒井忠司, 山崎 雄一, 片桐 雅之: "LSI やメモリの高集積化を目指すナノカーボン配線技術," 東芝レビュー, Vol. 66, No. 2, pp. 46-49 (2011).
- [41] J. D. Meindl: "Beyond Moore's Law: The interconnect Era," Computing in Science & Engineering, pp. 20-24 (2003).
- [42] N. Srivastava, H. Li, F. Kreupl and K. Banerjee: "On the Applicability of Single-Walled Carbon Nanotubes as VLSI Interconnects," IEEE Transactions on Nanotechnology, Vol. 8, Issue 4, pp. 542-559 (2009).
- [43] N. Srivastava and Kaustav Banerjee: "Performance Analysis of Carbon Nanotube Interconnects for VLSI Applications," Proc. IEEE/ACM Int. Conf. ICCAD, pp.383-390 (2005).
- [44] W. L. Barnes, A. Dereux and T. W. Ebbesen: "Surface plasmon subwavelength optics," Nature, Vol. 424, pp.824-830 (2003).
- [45] T. W. Ebbesen, C. Genet and S. I. Bozhevolnyi: "Surface-plasmon circuitry," Physics Today, pp. 44-50 (2008).
- [46] M. L. Brongersma and L. M. Shalaev: "The Case for Plasmonics," Science, Vol. 328, pp. 440-441 (2010).
- [47] D. K. Gramotnev and S. I. Bozhevolnyi: "Plasmonics beyond the diffraction limit," Nature Photonics, Vol. 4, pp. 83-91 (2010).
- [48] D. A. B. Miller: "Device Requirements for Optical Interconnects to Silicon Chips," Proceedings of IEEE, Vol.97, Issue 7, pp. 1166-1185 (2009).
- [49] D. A. B. Miller: "Rationale and Challenges for Optical Interconnects to Electronic Chips," Proceedings of IEEE , Vol. 88, Issue 6, pp. 728-749 (2000).
- [50] K.Okada, H. Ito and K. Masu, "On-Chip Differential-Transmission-Line (DTL) Interconnect for 22nm Technology," IEICE Technical Report, Vol. 106, No. 525, pp. 45-48 (2007).
- [51] 山田浩二, 賣野豊, 中村隆宏, 荒川泰彦:"電子回路システムの消費電力化・高速化・小型化に向けたシリコン光配線集積回路," NTT 技術ジャーナル, Vol. 24, No. 12, pp. 37-41 (2012).
- [52] J. Takahara and F. Kusunoki: "Guiding and nanofocusing of two-dimensional optical beam for nanooptical integrated circuits," IEICE Transaction on Electronics, Vol. e90-c, Issue 1, pp. 87-94 (2007).
- [53] R. Zia, J. A. Schuller, A. Chandran and M. L. Brongersma, "Plasmonics: the next chip-scale technology," Materials Today, Vol. 9, Issue 7-8, pp. 20-27 (2006).
- [54] J. A. Conway, S. Sahni and T. Szkopek: "Plasmonic interconnects versus conventional interconnects; a comparison of latency, crosstalk and energy costs," Optics Express, Vol. 15, Issue 8, pp. 4474-4484 (2007).
- [55] J. Gosciniak and S. I. Bozhevolnyi: "Performance of thermos-optic component based on dielectric-loaded surface plasmon polariton waveguides," Scientific Reports, Vol. 3, pp. 1-8

1 序論

(2013).

- [56] J. A. Dionne, K. Diest, L. A. Sweatlock and H. A. Atwater: "PlasMOStor: A Metal–Oxide–Si Field Effect Plasmonic Modulator," *Nano Letter*, Vol. 9, Issue 2, pp. 897-902 (2009).
- [57] 荒川泰彦: "シリコン光電子融合技術の現状と展望," NEDO 光エレクトロニクスシンポジウム Jul. (2015).
- [58] N. Kinsey, M. Ferrera, V. M. Shalaev, and A. Boltasseva: "Examining nanophotonics for integrated hybrid systems: a review of plasmonic interconnects and modulators using traditional and alternative materials," *Journal of the Optical Society of America B*, Vol. 32, No.1, pp.121-142 (2015).
- [59] Roy Zektzer, Boris Desiatov, Noa Mazurski, Sergey I. Bozhevolnyi, and Uriel Levy: "Experimental demonstration of CMOS-compatible long-range dielectric-loaded surface plasmon-polariton waveguides," *Optics Express*, Vol. 22, Issue 18, pp. 22009-22017 (2014).
- [60] A. Melikyan, L. Alloatti, A. Muslija, D. Hillerkuss, P. C. Schindler, J. Li, R. Palmer, D. Korn, S. Muehlbrandt, D. Van Thourhout, B. Chen, R. Dinu, M. Sommer, C. Koos, M. Kohl, W. Freude and J. Leuthold: "High-speed plasmonic phase modulators," *Nature Photonics*, Vol. 8, pp. 229-233 (2014).
- [61] W. Cai, J. S. White, and M. L. Brongersma: "Compact, High-Speed and Power-Efficient Electrooptic Plasmonic modulators," *Nano Letter*, Vol. 9, No. 12, pp. 4403-4411 (2009).
- [62] S. Zhu, G. W. Lo, and D. L. Kwong: "Theoretical investigation of silicon MOS-type plasmonic slot waveguide based MZI modulators," *Optics Express*, Vol. 18, No. 26 pp.27802-27819 (2010).
- [63] A. V. Krasavin and A. V. Zayats: "Photonic Signal Processing on Electronic Scales: Electro-Optical Field-Effect Nanoplasmonic Modulator," *Physical Review Letters*, Vol. 109, 053901 (2012).
- [64] V. E. Babichava, N. Kinsey, G. V. Naik, M. Ferrera, A. V. Lavrinenko, V. M. Shalaev, and A. Boltasseva: "Towards CMOS-compatible nanophotonics: Ultra-compact modulators using alternative plasmonic materials," *Optics Express*, Vol.21, No.22, pp.27326-27377 (2013).
- [65] I. Goykhman, B. Desiatov, J. Khurgin, J. Shappir, and U. Levy: "Locally oxidized silicon surface-plasmon schottky detector for telecom regime," *Nano Letter* Vol. 11, No. 6, pp. 2219-2224 (2011).

2 プラズモニック素子の基礎

2.1 緒言

第1章で述べたように、電子集積回路内部における配線の微細化により、配線遅延や消費電力の増大といった問題が顕在化している。その解決策として、信号キャリアを電子から光子に置き換えた光インターコネクタ技術が提案されている。光インターコネクタ技術は、比較的配線サイズの大きいグローバル配線への適用が期待されている。しかし、伝播光の回折限界の制約により、光インターコネクタで扱われる導波路のサイズは、電子デバイスのサイズと比較し、2桁以上のサイズの隔たりを有している。

一方、表面プラズモンは、伝播光の回折限界を超えた微小領域への光閉じ込めを可能とするため、上述したサイズの不整合を解決でき、光配線での実現が困難とされるローカル、セミグローバル配線への適用が期待される。これまで、プラズモニックインターコネクタ実現に向け、表面プラズモン励起構造、導波路、検出器といった様々な要素素子の開発が精力的に行われてきた。

本章では、はじめに、表面プラズモンの励起条件、分散関係といった表面プラズモンの理論について述べる。続いて、本研究で扱う励起構造、導波路、検出器について概説し、第3章以降の設計や特性評価に用いる基本式の導出を行う。

2.2 表面プラズモンの理論

2.2.1 表面プラズモンの励起条件

表面プラズモンとは、金属のような、自由電子で満たされた媒質と誘電体の界面に励起される、自由電子あるいはイオンの集団的振動である。特に、電子と電磁波がエネルギーのやり取りをしている場合は、この集団的振動を表面プラズモンポラリトンと呼ぶ[1]が、本論文では、表面プラズモンと記述する。以下より、マクスウェル方程式から金属/誘電体界面を伝播する表面プラズモンの励起条件を導出する。

(a) ヘルムホルツ方程式

本研究では、表面プラズモンの分散関係の導出及び表面プラズモン導波路の解析は、ヘルムホルツ方程式を用いた磁界の定義から始めた。そのため、まずは、分散関係導出の出発点となったヘルムホルツ方程式について記述する。

2 プラズモニック素子の基礎

電荷及び電流密度のない場合，マクスウェル方程式は，以下の式で与えられる[2].

$$\nabla \cdot \mathbf{D} = 0 \quad (2.1a)$$

$$\nabla \cdot \mathbf{B} = 0 \quad (2.1b)$$

$$\nabla \times \mathbf{E} = -\mu \frac{\partial \mathbf{H}}{\partial t} \quad (2.1c)$$

$$\nabla \times \mathbf{H} = \varepsilon \frac{\partial \mathbf{E}}{\partial t} \quad (2.1d)$$

ここで，角周波数 ω の電磁波を考え， $\mathbf{D} = \mathbf{D}_0(\mathbf{r})\exp(-j\omega t)$ ， $\mathbf{B} = \mathbf{B}_0(\mathbf{r})\exp(-j\omega t)$ ， $\mathbf{E} = \mathbf{E}_0(\mathbf{r})\exp(-j\omega t)$ ， $\mathbf{H} = \mathbf{H}_0(\mathbf{r})\exp(-j\omega t)$ を代入すると以下の基本式を得る．ここで， $\mathbf{r} = (x, y, z)$ である．

$$\nabla \cdot \mathbf{D}_0 = 0 \quad (2.2a)$$

$$\nabla \cdot \mathbf{B}_0 = 0 \quad (2.2b)$$

$$\nabla \times \mathbf{E}_0 = -j\omega\mu\mathbf{H}_0 \quad (2.2c)$$

$$\nabla \times \mathbf{H}_0 = j\omega\varepsilon\mathbf{E}_0 \quad (2.2d)$$

以上の式を用いて，図 2.1 のような無限平面を，波数 β を持ち z 方向に伝播する電磁波について解析を行う．

まず，TM(transverse magnetic)モード及びTE(transverse electric)モードの光における電界と磁界の関係を導出するために，直交座標系の電界成分を $\mathbf{E}_0(\mathbf{r}) = (E_x(\mathbf{r}), E_y(\mathbf{r}), E_z(\mathbf{r}))$ と

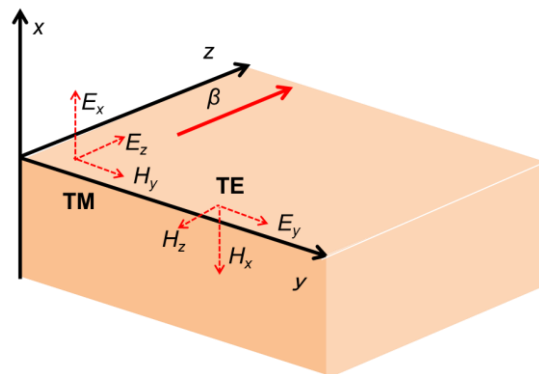


図 2.1 無限平面を伝播する表面プラズモン

2 プラズモニック素子の基礎

する. すると, 図 2.1 のように伝播する波の各方向の電界は, $\mathbf{E}_0(\mathbf{r}) = (E_x(x), E_y(x), E_z(x)) \exp(-j\beta z)$ となる. 従って, 偏微分を行うと, $\partial \mathbf{E}_0(\mathbf{r}) / \partial y = 0$, $\partial \mathbf{E}_0(\mathbf{r}) / \partial z = -j\beta \mathbf{E}_0(\mathbf{r})$ が得られる. x 方向の波数は, 後ほど定義する. 磁界成分 $\mathbf{H}_0(\mathbf{r}) = (H_x(\mathbf{r}), H_y(\mathbf{r}), H_z(\mathbf{r}))$ も同様の波数を持つと考えれば, 式(2.2c), (2.2d)は, 以下の式で与えられる.

$$\left(j\beta E_y, j\beta E_x - \frac{\partial E_z}{\partial x}, \frac{\partial E_y}{\partial x} \right) = -j\omega\mu(H_x, H_y, H_z) \quad (2.3)$$

$$\left(j\beta H_y, j\beta H_x - \frac{\partial H_z}{\partial x}, \frac{\partial H_y}{\partial x} \right) = j\omega\varepsilon(E_x, E_y, E_z) \quad (2.4)$$

以上の式は, 誘電率 ε , 透磁率 μ の媒質中を z 方向に伝播する波の電界と磁界の関係を示す. ここで, TM モードは磁界成分として H_y のみを持つため, 式(2.3), (2.4)より, H_y の式をまとめると, 以下の関係があることが導かれる.

$$E_x = \frac{\beta}{\omega\varepsilon} H_y \quad (2.5a)$$

$$E_z = \frac{1}{j\omega\varepsilon} \frac{\partial H_y}{\partial x} \quad (2.5b)$$

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_r \mu_r \right) H_y \quad (2.5c)$$

ここで, 式(2.5c)は, 式(2.3)の y 成分の係数に式(2.5a), (2.5b)を代入した形までまとめた. また, 光速 c の関係式 $c = (\varepsilon_0 \mu_0)^{-1/2}$ を用いたため, 比誘電率 ε_r と比透磁率 μ_r が式に含まれている. 式(2.5c)は, 磁界のヘルムホルツ方程式に対応しており, 解析的に解を求めることができる. ここで, 式(2.5c)の括弧内部の第一項 β は波数の z 方向成分, 第二項は媒質中を伝播する波数を示すため, 二次元平面を考えると波数の x 方向成分 k_x は, $\varepsilon_r \mu_r \omega^2 / c^2 = \beta^2 + k_x^2$ の関係を持つ, これを式(2.5)に代入すると, 括弧内は, $-k_x^2$ となるが, 距離に依存し減衰する波を意味する波数の虚数成分を用いて, $j k_x = \gamma_x$ とし,

$$\frac{\partial^2 H_y}{\partial x^2} = \gamma_x^2 H_y \quad (2.6)$$

が得られる. 式(2.5c), (2.6)は, 後述する様々な表面プラズモン導波路の分散関係を導

2 プラズモニック素子の基礎

くために使用される．まずは，上式を用いて，最も単純な無限平面を伝播する表面プラズモンの条件を導く．

(b) 表面プラズモンの分散関係の導出

はじめに，TMモードについての導出を行う． $x=0$ を界面とする2つの媒質中を伝播するTMモードは，ヘルムホルツ方程式を用いて，以下の式で与えられる．

$$\frac{\partial^2 H_{y1}}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_{r1} \mu_{r1} \right) H_{y1} = \gamma_1^2 H_{y1} \quad (x > 0) \quad (2.7a)$$

$$\frac{\partial^2 H_{y2}}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_{r2} \mu_{r2} \right) H_{y2} = \gamma_2^2 H_{y2} \quad (x < 0) \quad (2.7b)$$

この偏微分方程式を解くと，媒質1($x > 0$)及び媒質2($x < 0$)の領域において，それぞれの一般解は以下のように与えられる．

$$H_{y1}(x) = A \exp(\gamma_1 x) + B \exp(-\gamma_1 x) \quad (x > 0) \quad (2.8a)$$

$$H_{y2}(x) = C \exp(\gamma_2 x) + D \exp(-\gamma_2 x) \quad (x < 0) \quad (2.8b)$$

ここで， A, B, C, D は任意定数であるが，媒質界面を伝播する表面電磁波（表面プラズモン）を考えると，無限遠で磁界は0になるため， $A = D = 0$ となる．また， $x=0$ の界面における磁界の境界条件 $H_{y1}(0) = H_{y2}(0)$ より， $B = C$ となる．以上より，磁界 H_y の分布が求まった．次に，得られた H_y を式(2.5b)へ代入し，電界の関数を求めると以下の様になる．

$$E_{z1}(x) = \frac{-\gamma_1}{j\omega\varepsilon_1} B \exp(-\gamma_1 x) \quad (x > 0) \quad (2.9a)$$

$$E_{z2}(x) = \frac{\gamma_2}{j\omega\varepsilon_2} B \exp(\gamma_2 x) \quad (x < 0) \quad (2.9b)$$

$x=0$ の界面における境界条件 $E_{z1}(0) = E_{z2}(0)$ を用いると，TMモードの分散関係として，以下の式が求まる．

2 プラズモニック素子の基礎

$$\frac{\varepsilon_1}{\varepsilon_2} = -\frac{\gamma_1}{\gamma_2} \quad (2.10)$$

式(2.10)は、界面に TM モードが存在するための条件を表しているが、界面への閉じ込めを考えると γ_1, γ_2 はどちらも正の実数であるため、 ε_1 または ε_2 が負となる必要がある。一般に、可視領域より低周波数側においては、金属の誘電率は負になることが知られているため、金属、誘電体の界面に表面プラズモンが励起できることが導かれている。

また、式(2.10)に、 γ と β の関係式 (式(2.7)中に記述) を代入すると、表面プラズモンの波数 β が以下の式で与えられ、これを表面プラズモンの分散関係式と呼ぶ。

$$\beta = \frac{\omega}{c} \sqrt{\frac{\varepsilon_{r1}\varepsilon_{r2}}{\varepsilon_{r1} + \varepsilon_{r2}}} \quad (2.11)$$

上述したように、媒質 1, 2 の何れかは金属となるため、 $\varepsilon_{r1}, \varepsilon_{r2}$ には複素数が代入される。例として、図 2.2 に、シリコン中の伝播光とシリコン/金界面に励起される表面プラズモンの分散関係を示す。ただし、それぞれの軸の値は、金のプラズマ周波数[3] $\omega_p = 13.8 \times 10^{15}$ [1/s] と波数 $\beta_p = \omega_p / c$ で規格化している。グラフに交点が存在する場合は、2 つの波の間でエネルギーのやり取りが行われ、カップリングが生じる。例えば、2 つの波の周波数が等しくとも波数が異なる場合は、伝播とともに位相差が周期的に変化し、光の強め合い、弱め合いが生じる。即ち、平均するとエネルギーのやり取りが行われない。また、周波数が異なる場合では、時間経過とともに、同様の現象が生じ、やはりカップリングは生じない[4]。そのため、伝播光と表面プラズモンをカップリングさせるためには、周波数と波数を一致させる必要があり、そのマッチングには、表面プラズモン励起構造(2.3.1 で後述)が必要となる[5]。

一方、TE 波については、式(2.7)の H_y を E_y に置き換え同様の計算を行うことで、以下の関係が導出される。

$$\frac{\mu_1}{\mu_2} = -\frac{\gamma_1}{\gamma_2} \quad (2.12)$$

可視及び近赤外域では一般に比透磁率は 1 が得られるため、表面プラズモンが励起されるのは TM モードのみとなる。従って、本研究では TM モードの分散関係について論ずる。

2 プラズモニック素子の基礎

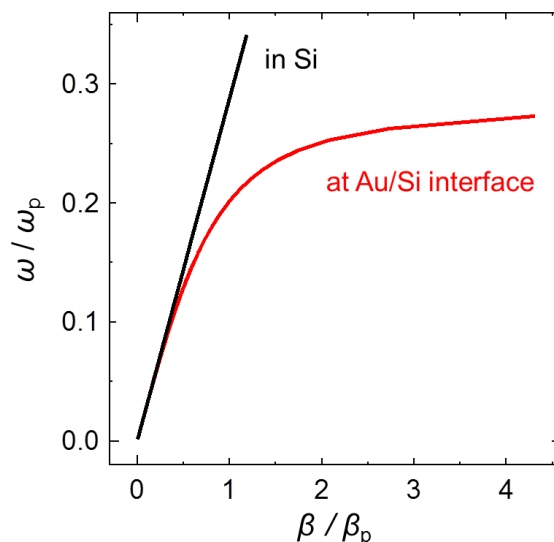


図 2.2 伝播光（黒）と表面プラズモン（赤）の分散関係

(c) 表面プラズモンの伝播距離の導出

表面プラズモンの特性を表す指標の一つに伝播距離がある[6]. これは, 表面プラズモンが界面に沿って伝播した際に, その光強度が $1/e$ になる距離を表す. 今, z 方向に伝播する表面プラズモンの電界は, $\mathbf{E} = \mathbf{E}_0(x)\exp(-j\beta z)\exp(j\omega t)$ で与えられている. 従って, 式(2.11)で得られる表面プラズモンの波数を $\beta = \beta' + j\beta''$ と複素数で表すと, 光強度 I は $\exp(-2\beta''z)$ に比例する形で減衰する. そのため, 表面プラズモンの伝播距離 L_p は以下のように表される.

$$L_p = \frac{1}{2\beta''} = \frac{c}{2\omega} \left[\text{Im} \left(\sqrt{\frac{\epsilon_{r1}\epsilon_{r2}}{\epsilon_{r1} + \epsilon_{r2}}} \right) \right]^{-1} \quad (2.13)$$

表面プラズモンの損失は主に金属内部の電子の振動に起因するジュール損失である. そのため, 表面プラズモンのエバネセント波が金属側に多く浸み出す程, 伝播距離は短くなる. しかし, 一般的に金属側への浸み出しが多い程, 光閉じ込めは強くなるため, 光閉じ込めと伝播距離はトレードオフの関係とされる.

(d) 表面プラズモンの侵入長の導出

表面プラズモンの光強度は, 2 媒質の境界面で最大値をとり, 界面から離れるに従って, 指数的に減衰する. その光強度が $1/e$ になる距離を侵入長と呼ぶ[6]. 式(2.8)や(2.9)より, 磁界と電界は界面から離れるに従って指数的に減衰すると導かれるため, 表面プラズモンの光強度は, 界面から離れるにつれて $\exp(-2\gamma_x x)$ に比例する形で減衰する. 従って, 表面プラズモンの侵入長 δ_{ev} は以下の式で与えられる.

2 プラズモニック素子の基礎

$$\delta_{ev} = \frac{1}{2\gamma_i} = \frac{c}{2\omega} \left[\text{Im} \left(\sqrt{\frac{\epsilon_{ri}^2}{\epsilon_{r1} + \epsilon_{r2}}} \right) \right]^{-1} \quad (i = 1, 2) \quad (2.14)$$

ここで、 i は侵入長を求める媒質を指定しており、1であれば誘電率 ϵ_1 を持つ媒質への侵入長が算出される。式(2.14)は、 γ_i を式(2.7)、(2.11)を用いて展開することで得られる。第3章では、電磁界解析上で得られた侵入長と式(2.14)で得られる計算値を比較し、表面プラズモンの励起及び伝播を確認した。

2 プラズモニック素子の基礎

2.3 プラズモニック素子

本節では、本研究で用いている表面プラズモン励起構造，導波路，検出器について概説する．本節で導出する，回折格子を用いた表面プラズモンの励起条件，導波路の分散関係式及び検出器の光応答特性は，第3章以降のデバイス設計及び特性評価に使用する．

2.3.1 励起構造

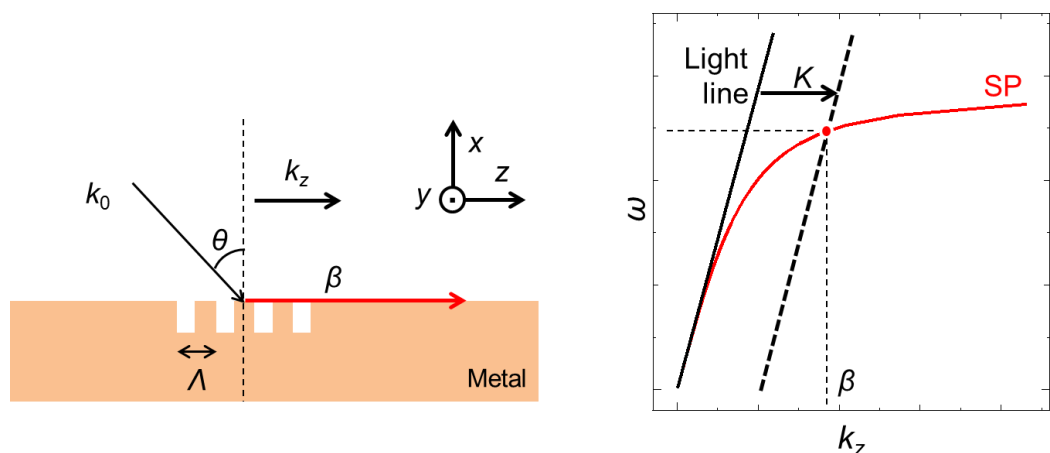
表面プラズモンを励起する構造には，回折格子[7]，プリズム[8, 9]，ナノホール[10]，ナノアンテナ[11, 12]などが存在するが，本研究では回折格子を選定した．これは，他の構造に比べ，集積化，小型化及びその作製が容易であり，表面プラズモンの励起効率を入射光の偏光角により制御できるという特徴を有するためである．以下より，回折格子を用いた表面プラズモンの励起法，いわゆる，回折格子結合法について説明する．

図 2.3 に示したように，同じ周波数でも，表面プラズモンの波数は伝播光の波数より大きくなる．回折格子による表面プラズモンの励起原理は，単一周波数における波数のマッチングを考えると理解しやすい．図 2.3(a) に示したように回折格子のピッチを A とすると，回折光の接線方向成分 k_z は次式で与えられる．

$$k_z = k_0 \sin \theta + m \frac{2\pi}{A} \quad (2.15)$$

ここで， k_0 は伝播光の波数， m は回折次数を表す．また， $2\pi/A$ は回折ベクトル K としても表される．表面プラズモンは， k_z が表面プラズモンの波数 β と一致した際に励起される．これを分散関係のグラフで表すと，図 2.3(b) のようにシリコンライトラインのシフトとして表される．その結果，周波数と波数のマッチングが生じ，伝播光と表面プラズモンの間でエネルギーのやり取りが生じる．マッチングの定性的な意味は，2.2.1 項(b) で記している．

2 プラズモニック素子の基礎



(a) 回折格子への光入射

(b) 回折格子を用いた波数マッチング

図 2.3 回折格子を用いた表面プラズモンの励起

2.3.2 導波路

表面プラズモン導波路は、励起構造により励起された表面プラズモンを伝播させる役割を持つ。一般的に、表面プラズモンは、その光閉じ込めが強い程、伝播距離は短くなる。そのため、表面プラズモン導波路は、金属薄膜をはじめ、IMI (insulator-metal-insulator) [13], MIM(metal-insulator-metal) [14], DLSP (dielectric-loaded surface plasmon) [15, 16], hybrid 導波路[17, 18]などと呼称される様々なモードサイズ、伝播距離を与える構造が提案されている[19].

以下より、本研究で扱う金属薄膜導波路、DLSP 導波路、MIM 導波路について説明する。MIM 導波路は第 3 章、DLSP 導波路は第 4 章で用いられるが、ここでは、分散関係導出の関係から DLSP 導波路を MIM 導波路より先に説明する。

(a) 金属薄膜導波路

金属薄膜導波路の分散関係、伝播距離は、2.2 節で導出したように、式(2.11)及び(2.13)で与えられる。導波路幅方向を数 μm 以下の細線としない場合、伝播特性は、主に金属及び誘電体の材質で決定される[20]。従って、導波路の材料選定は、表面プラズモンの特性を決める重要な要因となるが、本研究では導波路が検出器の一部を兼ねているため、表面プラズモンの伝播特性のみで決定できない。導波路及び検出器の材料選定については、第 3 章で詳細を述べる。

(b) DLSP 導波路

DLSP 導波路とは、金属薄膜上に誘電体を薄く堆積させた導波路であり、金属薄膜導波路よりも高い光閉じ込めを得られる。以下より、DLSP 導波路の分散関係を導出する。図 2.4 に DLSP 導波路の模式図と仮定する磁界分布を示す。媒質 1, 2 は誘電体、媒質 3

2 プラズモニック素子の基礎

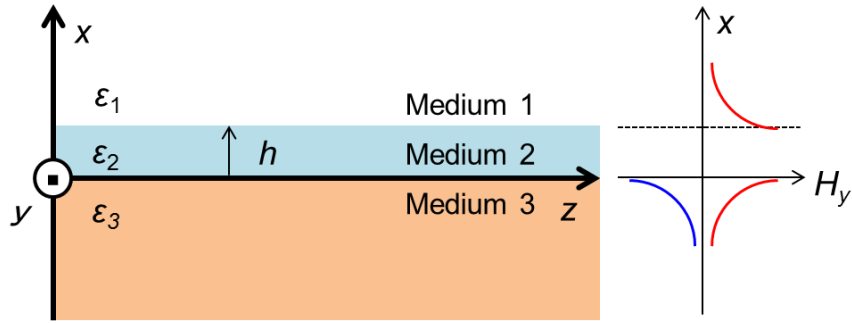


図 2.4 DLSP 導波路の模式図と磁界分布

は金属を表す．また，DLSP 導波路の場合は，一般に誘電率は $\epsilon_1 < \epsilon_2$ となる．

導出には，2.2.1 項で示した TM モードのヘルムホルツ方程式が用いられる．ここでは，DLSP 導波路を伝播するモードのみに着目するため，両金属層の磁界は，無限遠で 0 になると仮定する．従って，媒質 1 及び 3 内部の磁界は以下のように与えられる．

$$H_{y1}(x) = \exp\{-\gamma_1(x-h)\} \quad (x > h) \quad (2.16a)$$

$$H_{y3}(x) = C \exp(\gamma_3 x) \quad (x < 0) \quad (2.16b)$$

式(2.16b)で得られる磁界分布は，任意定数 C が正の場合と負の場合のどちらでも解を持つ．これは，図 2.4 中の $x < 0$ の領域で示した磁界分布（赤： C が正，青： C が負）に対応する．媒質 2 中の磁界分布は，以下の式で表される．

$$H_{y2}(x) = A' \exp(\gamma_2 x) + B' \exp(-\gamma_2 x) \quad (0 < x < h) \quad (2.17)$$

ここで，以降の任意定数の導出を容易にするために，双曲線関数の関係式 $\exp(x) = \sinh(x) + \cosh(x)$ ， $\exp(-x) = \sinh(x) - \cosh(x)$ を用いて，式(2.17)を変形すると，

$$H_{y2}(x) = A \cosh(\gamma_2 x) + B \sinh(\gamma_2 x) \quad (0 < x < h) \quad (2.18)$$

が得られる．ただし， $A = A' + B'$ ， $B = A' - B'$ として任意定数を変換した．

式(2.16a)，(2.16b)，(2.18)の間には，磁界の境界条件 $H_{y1}(h) = H_{y2}(h)$ ， $H_{y2}(0) = H_{y3}(0)$ が成立する．この条件を適用すると以下の式が導かれる．

2 プラズモニック素子の基礎

$$1 = A \cosh(\gamma_2 h) + B \sinh(\gamma_2 h) \quad (x = h) \quad (2.19a)$$

$$A \cosh(0) + B \sinh(0) = C \quad (x = 0) \quad (2.19b)$$

式(2.19b)より, $A = C$ が求まる. 続いて, 電界の境界条件を適用するために, H_y から E_z を導出する. 式(2.19a), (2.19b)を TM モードの電界と磁界の関係を表す式(2.5b)へ代入すると, 各層の電界分布 E_z は以下の式で与えられる.

$$E_{z1}(x) = \frac{-\gamma_1}{j\omega\epsilon_1} \exp\{-\gamma_1(x-h)\} \quad (x > h) \quad (2.20a)$$

$$E_{z2}(x) = \frac{\gamma_2}{j\omega\epsilon_2} \{A \sinh(\gamma_2 x) + B \cos n(\gamma_2 x)\} \quad (0 < x < h) \quad (2.20b)$$

$$E_{z3}(x) = \frac{\gamma_3}{j\omega\epsilon_3} C \exp(\gamma_3 x) \quad (x < 0) \quad (2.20c)$$

ここで, 電界の境界条件 $E_{z1}(h) = E_{z2}(h)$, $E_{z2}(0) = E_{z3}(0)$ を用いると, 以下の式が得られる.

$$\frac{-\gamma_1}{j\omega\epsilon_1} = \frac{\gamma_2}{j\omega\epsilon_2} \{A \sinh(\gamma_2 h) + B \cos n(\gamma_2 h)\} \quad (2.21a)$$

$$\frac{-\gamma_3}{j\omega\epsilon_3} C = \frac{\gamma_2}{j\omega\epsilon_2} \{A \sinh(\gamma_2 0) + B \cos n(\gamma_2 0)\} \quad (2.21b)$$

式(2.21b)からは, $B = (\epsilon_2 \gamma_3 / \epsilon_3 \gamma_2) C$ が得られる. 以上より, A, B, C の関係が求まった. これを式(2.19a)に代入すると,

$$A = C = \left\{ \cosh(\gamma_2 h) + \frac{\epsilon_2 \gamma_3}{\epsilon_3 \gamma_2} \sinh(\gamma_2 h) \right\}^{-1} \quad (2.22)$$

が導かれる. 得られた A, B, C を式(2.20a)に代入すると, MIM 導波路を伝播する表面プラズモンの分散関係を導くことができる.

$$-\tanh(\gamma_2 h) = \frac{\epsilon_{r2} \gamma_2 (\epsilon_{r1} \gamma_3 + \epsilon_{r3} \gamma_1)}{\epsilon_{r1} \epsilon_{r3} \gamma_2^2 + \epsilon_{r2}^2 \gamma_1 \gamma_3} \quad (2.23)$$

2 プラズモニック素子の基礎

$\gamma_i = \beta^2 - \epsilon_{ri} \omega^2 / c^2$ で与えられるため (i は媒質の番号), 式(2.23)は, ω と β の関係を示している. これは陽関数に展開することができないが, 解は解析的に求められる. 例えば, 各媒質の誘電率を固定し, 膜厚 h を走査すれば, 各膜厚で励起される表面プラズモンの実効屈折率とモード数を算出することができる. ここで, 実効屈折率とは, 表面プラズモンの波数 β を, 自由空間中を伝わる波数 k_0 で規格化した値を指す. 図 2.5 に波長 1550 nm, 媒質 1, 2, 3 にそれぞれ空気, シリカ, 金を用いた場合の結果を示す. 膜厚が増加する程, シリカの屈折率を強く感じ, シリカ/金界面を伝播する表面プラズモンの実効屈折率(1.455)に近づいていく様子が分かる. また, 膜厚 750, 1500 nm 付近より解析的に得られる解が増えるが, これは高次モードが存在することを意味する. 高次モードの磁界分布や, 電磁界解析結果との比較は第 4 章で詳細を述べる.

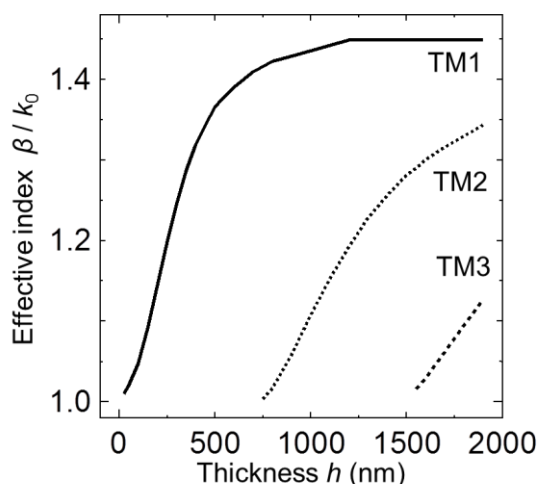


図 2.5 DLSP 導波路における実効屈折率の膜厚依存性
(k_0 : 真空中の波数)

(c) MIM 導波路

図 2.6 に示すような, 薄い誘電体を金属で挟み込んだ導波路を MIM 導波路と呼ぶ. 本導波路では, 金属で挟まれた誘電体の厚さを変化させることで, 表面プラズモンの波数及び伝播距離を変化させることができる. これは回折格子のスリット内部と同一の構造となるため, スリット内を伝播する表面プラズモンの共振条件を求める場合などに利用される[21, 22]. 以下より MIM 導波路の分散関係を導出する.

2 プラズモニック素子の基礎

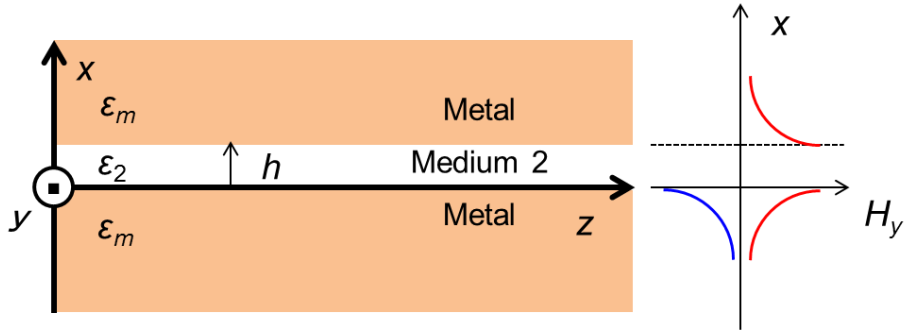


図 2.6 MIM 導波路の模式図と磁界分布

図 2.6 の導波路も DLSP 導波路と同様に，導波モードとして x が無限遠で 0 になる磁界分布を仮定する．そのため，最終的に得られる分散関係は，式(2.23)と同様の形で得られる．ただし，一般的な MIM 導波路は，媒質 1, 3 の金属は同一の材料を使用する[19, 23]．そのため，式(2.23)の比誘電率 ϵ_{r1} , ϵ_{r3} を金属の比誘電率である ϵ_{rm} とし， γ_1 , γ_2 を γ_m と置き換えると，分散関係は以下のように簡略化される．

$$-\tanh(\gamma_2 h) = \frac{\epsilon_{r2} \gamma_2 (2\epsilon_{rm} \gamma_m)}{\epsilon_{rm}^2 \gamma_2^2 + \epsilon_{r2}^2 \gamma_m^2} \quad (2.24)$$

上式は， $\tanh(x) = 2\tanh(x/2) / \{1 + \tanh^2(x/2)\}$ を用いて変形すると因数分解でき，最終的に得られる解は以下の式までまとめることができる．

$$-\tanh\left(\frac{\gamma_2 h}{2}\right) = \frac{\epsilon_{rm} \gamma_2}{\epsilon_{r2} \gamma_m} \quad (2.25a)$$

$$-\tanh\left(\frac{\gamma_2 h}{2}\right) = \frac{\epsilon_{r2} \gamma_m}{\epsilon_{rm} \gamma_2} \quad (2.25b)$$

上の 2 つの式が MIM 導波路の分散関係に相当する．式(2.25a)は，図 2.6 のように磁界を基準にすると， $x > h$ では赤， $x < 0$ では青の実線に対応し，磁界が反対称の分布をとる．そのため，式(2.25a)で表される伝播モードは，奇結合モードもしくは反対称モードと呼ばれる．逆に，式(2.25b)で表されるモードは，磁界が対象に分布することから，偶結合モードもしくは対称モードと呼ばれる．ただし，上記の分類は，文献により異なる場合がある[24, 25]．式(2.25a)の反対称モードは，両金属界面に対象に電荷が分布することから“電荷の”対称モードと呼称されることもあり，同様に，式(2.25b)も“電荷の”反対称モードと呼ばれる．つまり，磁界（または電界）に着目するか電荷分布に着目す

2 プラズモニック素子の基礎

るかで偶奇性が逆転してしまうが、本論文では、上記 2 種類のモードは、“磁界の”または“電界の”と記述することで区別を行う。

図 2.7 に、波長 1550 nm、金属層に Au、誘電体層に空気を用いた場合に得られる実効屈折率の導波路幅依存性を示す。誘電体層が薄くなるにつれ、磁界の反対称モード（図中の anti.）の実効屈折率が増加していく。一方で、磁界の対称モード（図中の sym.）は、実効屈折率が 0 に近づき、1000 nm 付近でカットオフを迎える。即ち、数百 nm の MIM 導波路には、磁界の反対称モードのみが励起されることを表している。本論文では、第 3 章での回折格子の設計に本依存性を利用している。

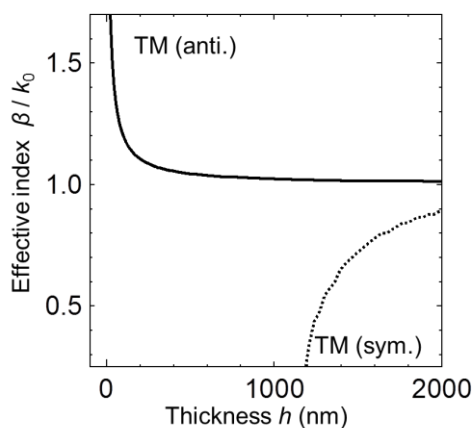


図 2.7 MIM 導波路における実効屈折率の導波路幅依存性

2 プラズモニック素子の基礎

2.3.3 検出器

検出器は、導波路を伝播した表面プラズモンを電気信号に変換する役割を持つ。本研究では、作製が容易で近赤外光の検出を可能とするショットキーダイオードを選択した。以下より、ショットキーダイオードによる検出原理を説明する。前項でも述べたとおり、ショットキーダイオードを構成する金属材料の選定理由や検出器の作製プロセスについては、デバイス構造を詳説している第3章に示す。

(a) 内部光電子放出

図2.8にショットキーダイオードによる光検出の模式図を示す。 E_c は価電子帯の準位、 E_F はフェルミ準位、 $h\nu$ は入射した光子のエネルギー、 E_d は E_F を基準とした相対準位、 ϕ_b はショットキー障壁高さを表す。ショットキー障壁を超えるエネルギーを持つ光子が界面に照射されると、光電流が生成されるが、この原理は内部光電子放出と呼ばれている[26, 27]。

内部光電子放出による光電流生成のモデルは、以下のように説明される。① 外部からの入射光が金属の自由電子にエネルギーを与えホットエレクトロンが生成される。② 金属/半導体界面に近いホットエレクトロンのうち、ドリフト等によって障壁を超える電子が発生する。③ 半導体へ流入した電子が光電流として寄与する。内部光電子放出は、シリコンのバンドギャップエネルギーより小さなエネルギーを持つ近赤外光の検出方法として知られている[28-34]。

以下より、内部光電子放出により得られる光電流の関係式を導出する。

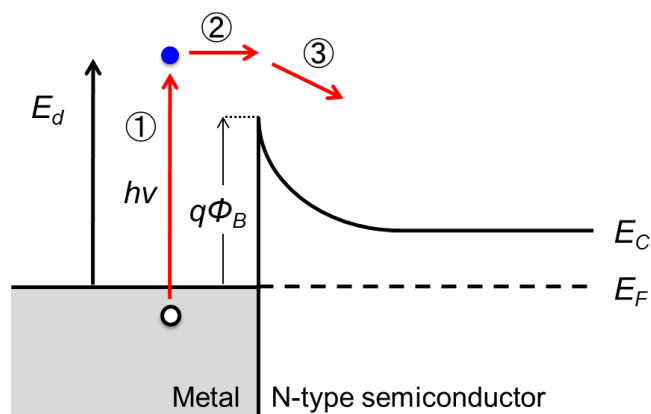


図 2.8 内部電子光子放出の模式図

2 プラズモニック素子の基礎

はじめに、ショットキーダイオードの外部量子効率 η_e 及び内部量子効率 η_i は、以下の式で与えられる[26].

$$\eta_e = A\eta_i = \frac{N}{N_T} \quad (2.26)$$

ここで、 A は定数、 N_T は光子のエネルギー $h\nu$ で励起可能な電子の状態数、 N は光電子放出を生じうる電子の状態数. ここで、 N_T は状態密度 $g(E)$ を用いて、以下のように表される. ただし、ここでは状態密度 $g(E)$ は対象としているエネルギー範囲で一定であると仮定している.

$$N_T = \int_0^{h\nu} g dE_d = gh\nu \quad (2.27)$$

ここで、 $E_d = 0$ はフェルミ準位に相当する. 障壁を超える電子の状態数 N は、 $\phi_b \sim h\nu$ の範囲の状態密度を対象にして以下の式で求められる[26].

$$N = \int_{\phi_b}^{h\nu} g P(E_d) dE_d \quad (2.28)$$

ここで、 $P(E)$ は、ホットエレクトロンの放出確率である. 放出確率 $P(E)$ は、図 2.9 に示す幾何学モデルから求めることができる. 図は、金属側で励起されたホットエレクトロンの持つ運動量 k_d , k_e と、障壁を超える事ができる運動量の領域を表す **escape cone** を示している. **Escape cone** 領域外の運動量を持つホットエレクトロンは、障壁を超えられないことを意味する. ホットエレクトロンの運動量が等方性を持っていると仮定すると、放出確率 $P(E)$ は、円と **escape cone** の面積比から、

2 プラズモニック素子の基礎

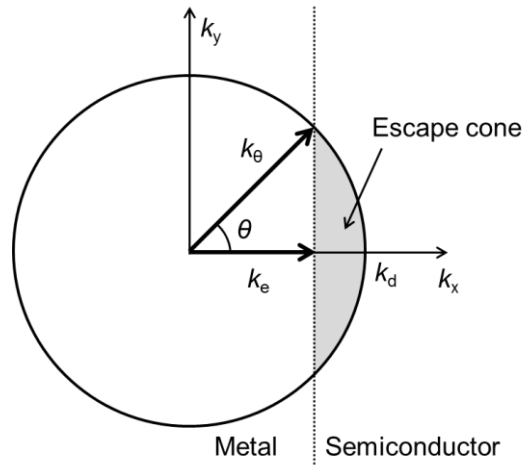


図 2.9 ホットエレクトロン放出確率計算の幾何学的モデル

$$P(E_d) = \frac{\pi k_d^2 (1 - \cos \theta) / 2}{\pi k_d^2} = \frac{1}{2} (1 - \cos \theta) \quad (2.29)$$

と導くことができる。ここで θ は放出可能な電子の臨界角度を表す。この角度は、幾何学的モデルからも判断できるように、放出される電子の運動量から、以下の式で与えられる。

$$\frac{(k_e \hbar)^2}{2m^*} = \phi_b \quad (2.30a)$$

$$\frac{(k_\theta \hbar)^2}{2m^*} = E_d \quad (2.30b)$$

$$\cos \theta = \frac{k_e}{k_\theta} = \sqrt{\frac{\phi_b}{E_d}} \quad (2.30c)$$

ここで、 k_e は放出に必要な最低エネルギーを持った波数の運動量、 k_θ は $h\nu$ で最も高く励起された電子の運動量、 m^* は電子の有効質量を表す。ここで、式(2.29)に式(2.30c)を代入し、1 次の式までのテイラー展開を行い、式を単純化すると、

2 プラズモニック素子の基礎

$$P(E_d) \cong \frac{1}{4} \left(1 - \frac{\phi_b}{E_d} \right) \quad (2.31)$$

と導くことができる. 式(2.31)を, 障壁を超えた電子数を求める式(2.28)に代入し, 計算すると,

$$N \cong \frac{1}{4} g \left\{ h\nu - \phi_b - \phi_b \ln \left(\frac{h\nu}{\phi_b} \right) \right\} \cong \frac{g(h\nu - \phi_b)^2}{8\phi_b} \quad (2.32)$$

が導出される. この式を式(2.25)に代入すると, 外部量子効率として,

$$\eta_e \cong \frac{A}{8\phi_b} \frac{(h\nu - \phi_b)^2}{h\nu} = C_F \frac{(h\nu - \phi_b)^2}{h\nu} \quad (2.33)$$

が導かれる. ここで, 係数となっている C_F は Fowler 係数やショットキー放出係数と呼ばれており, ショットキーダイオードのビルドインポテンシャルや印加されるバイアス電圧に依存する係数である[33]. また, 外部量子効率 η_e と光電流 I_p の関係は, 以下の式で表される.

$$\eta_e = \frac{I_p / q}{P_{in} / h\nu} \quad (2.34)$$

ここで, P_{in} は入射光強度であるため, ショットキーダイオードへの光照射により得られる光電流は, 以下の式で表される.

$$I_p \propto \frac{(h\nu - \phi_b)^2}{h\nu} P_{in} \quad (2.35)$$

式(2.35)は, 光子のエネルギーがショットキー障壁より高い場合, 光電流が入射光強度に対して線形に応答することを示している. 第3章では, この特性を利用して, ショットキー型検出器による表面プラズモンの検出を実証する.

2 プラズモニック素子の基礎

2.4 結言

本章では、プラズモニック素子の設計指針となる、表面プラズモンの励起条件、分散関係及び伝播距離を、マクスウェルの方程式を元に導出した。続いて、本研究で扱うプラズモニック素子（励起構造、導波路、検出器）について概説した。

励起構造については、本論文で扱う回折格子を用いた表面プラズモンの励起原理及び回折格子の設計に必要な基本式を記述した。導波路については、MIM 導波路や DLSP 導波路における分散関係式の導出過程を示し、第 3 章以降の設計で用いる基本式を導いた。検出部については、内部光電子放出の原理を説明し、光入射により得られる光電流の関係式を導出した。

参考文献

- [1] 岡本 隆之, 梶川 浩太郎: “プラズモニクス 基礎と応用”, 講談社, pp.4-6 (2010).
- [2] 梶川 浩太郎, 岡本 隆之, 高原 淳一, 岡本 晃一: “アクティブ・プラズモニクス”, コロナ社, pp.38-39 (2013).
- [3] P. B. Johnson and R. W. Christy: “Optical constants of the noble metals,” *Physical Review B*, Vol. 6, pp.4370-4379 (1972).
- [4] 岡本 隆之, 梶川 浩太郎: “プラズモニクス 基礎と応用”, 講談社, p. 41 (2010).
- [5] J. Zhang, L. Zhang, and W. Xu: “Surface plasmon polaritons: physics and applications,” *Journal of Physics D: Applied Physics*, Vol. 45, 113001 (2012).
- [6] M. Dragoman, and D. Dragoman: “Plasmonics: Applications to nanoscale terahertz and optical devices,” *Progress in Quantum Electronics*, Vol. 32, 1-41 (2008).
- [7] J. P. Tetienne, A. Bousseksou, D. Costantini, Y. D. Wilde, and R. Colombelli: “Desing of an integrated coupler for the electrical generation of surface plasmon polaritons,” *Optics Express*, Vol. 19, Issue 19, pp. 18155-18163 (2011).
- [8] A. Otto: “Excitation of Nonradiative Surface Plasma Waves in Silver by the Method of Frustrated Total Reflection,” *Aeitschrift fur Physik*, Vol. 216, Issue 4, pp. 398-410 (1968).
- [9] E. Kretschmann and H. Raether: “Radiative Decay of Non Radiative Surface Plasmons Excited by Light,” *Zeitschrift fur naturforschung*, Vol. 23, pp. 2135-2136 (1968).
- [10] L. Yin, V. K. Vlasko-Vlasov, A. Rydh, J. Pearson, and U. Welp: ”Surface plasmons at single nanoholes in Au films,” *Applied Physics Letters* Vol. 85, Issue 3, pp. 467-469 (2004).
- [11] A. Andryieuski, R. Malureanu, G. biagi, T. Holmgaard, and A. Lavrinenko: “Compact dipole nanoantenna coupler to plasmonic slot waveguide,” *Optics Letter*, Vol.37, Issue 6, pp. 1124-1126 (2012).
- [12] Z. Fang, L. Fan, C. lin, D. Zhang, A. J. Meixner, and X. Zhu: "Plasmonic Coupling of Bow Tie Antennas with Ag Nanowire", *Nano Letter*, Vol. 11, Issue 4, pp. 1676–1680 (2011).
- [13] J. J. Ju, S. Park, M. Kim, J. T. Kim, S. K. Park, Y. J. Park, and M. H. Lee: “40 Gbit/s light signal transmission in long-range surface plasmon waveguides,” *Pllied Physics Letters*, Vol. 91, Issue 17, 171117 (2007).
- [14] 梶川 浩太郎, 岡本 隆之, 高原 淳一, 岡本 晃一: “アクティブ・プラズモニクス”, コロナ社, pp.82-87 (2013).
- [15] B. Steinberger, A. Hohenau, H. Ditlbacher, A. L. Stepanov, A. Drezet, F. R. Aussenegg, A. Leitner, and J. R. Krenn: “Dielectric stripes on gold as surface plasmon waveguides,” *Applied Physics Letters* Vol. 88, Issue 9, 094104 (2006).
- [16] T. Holmgaard, S. I. Bozhevolnyi, L. Markey, and A. Dereux: “Dielectric-loaded surface plasmon-polariton waveguides at telecommunication wavelengths: Excitation and

2 プラズモニック素子の基礎

- characterization,” Applied Physics letters Vol. 92, Issue 1, 011124 (2008).
- [17] R. F. Oulton, V. J. Sorger, D. A. Genov, D. F. P. Pile, and X. Zhang: ”A hybrid plasmonic waveguide for subwavelength confinement and long-range propagation,” Nature Photonics 2, pp. 496-500 (2008).
- [18] D. Dai, and S. He: “A silicon-based hybrid plasmonic waveguide with a metal cap for a nano-scale light confinement,” Optics Express 17(19), pp. 16646-16653 (2009).
- [19] N. Kinsey: “Examining nanophotonics for integrated hybrid systems: a review of plasmonic interconnects and modulators using traditional and alternative materials,” Journal of the Optical Society of America B 32(1), pp. 121-142 (2015).
- [20] R. Zia, J. A. Schuller, and M. L. Brongersma: “Near-field characterization of guided polariton propagation and cutoff in surface plasmon waveguides,” Physical Review B, Vol. 74, 165415 (2006).
- [21] T. Aihara, M. Fukuhara, A. Takeda, B. Lim, M. Futagawa, Y. Ishii, K. Sawada, and M. Fukuda: “Monolithic integration of surface plasmon detector and metal-oxide-semiconductor field-effect transistors,” IEEE Photonics Journal, Vol.5, Issue 4, 6800609 (2013).
- [22] A. Takeda, T. Aihara, M. Fukuhara, Y. Ishii, and M. Fukuda: “Schottky-type surface plasmon detector with nano-slit grating using enhanced resonant optical transmission,” Journal of Applied Physics, Vol. 116, 084313 (2014).
- [23] V. J. Sorger, R. F. Oulton, R. M. Ma, and X. Zhang: "Toward integrated plasmonic circuits," Materials Research Society, Vol. 37, pp. 728-738 (2012).
- [24] 梶川 浩太郎, 岡本 隆之, 高原 淳一, 岡本 晃一: “アクティブ・プラズモニクス”, コロナ社, pp.64-69 (2013).
- [25] 福井 万寿夫, 大津 元一, “光ナノテクノロジーの基礎”, オーム社, pp. 20-23 (2003).
- [26] C. Scales and P. Berini: “Thin-Film Schottky Barrier Photodetector Models,” IEEE Journal of Quantum Electronics, Vol.46, Issue 5, pp. 633-643 (2010).
- [27] D. W. Peters: “An infrared detector utilizing internal photoemission,” Proceedings of IEEE, Vol. 55, Issue 5, 704-705 (1962).
- [28] W. G. Spitzer, C. R. Crowell and M. M. Atalla: "Mean Free path of photoexcited electrons in Au", Physical Review Letters, Vol. 8, Issue 2, pp. 57-58 (1962).
- [29] D. W. Peters: “An infrared detector utilizing internal photoemission,” Proceedings of IEEE, Vol. 55, Issue 5, pp. 704-705 (1962).
- [30] C. Scales and P. Berini: “Schottky Barrier Photodetectors,” U.S. Patent No. 7,026,701 (2004).
- [31] A. Akbari and P. Berini: “Schottky contact surface-plasmon detector integrated with an asymmetric metal stripe waveguide,” Applied Physics letters, Vol.95, 021104 (2009).
- [32] M. Fukuda, T. Aihara, K. Yamaguchi, Y. Y. Ling, K. Miyaji, and M. Tohyama: “Light detection enhanced by surface Plasmon resonance in metal film,” Applied Physics Letters, Vol. 96, 153107

2 プラズモニック素子の基礎

(2010).

- [33] T. Aihara, K. Nakagawa, M. Fukuhra, Y. L. Yu, K. Yamaguchi, and Mitsuo Fukuda: “Optical frequency signal detection through surface plasmon polaritons,” *Applied Physics Letters*, Vol. 99, 043111 (2011).
- [34] T. Aihara, M. Fukuhara, A. Takeda, B. Lim, M. Futagawa, Y. Ishii, K. Sawada, and M. Fukuda : “Monolithic Integration of Surface Plasmon Detector and Metal-Oxide-Semiconductor Field-Effect Transistors,” *IEEE Photonics Journal*, Vol. 5, 6800609 (2013).
- [35] J. M. Mooney: “The dependence of the Schottky emission coefficient on reverse bias,” *Journal of Applied Physics*, Vol. 65, Issue 7, pp.2869-2871 (1989).

3 表面プラズモン導波路-検出器 一体型構造の開発

3.1 緒言

前章までに、表面プラズモン励起構造、導波路、検出器といったプラズモニクインターコネクタ実現に向けた研究動向を述べた。ボード間通信が実装されつつある光インターコネクタに対し、プラズモニクインターコネクタはその要素素子開発が主流な段階であるが、表面プラズモン導波路、検出器、変調器など、様々な素子が精力的に研究されている。本研究では、その次のステップとなる、シリコンチップ上へ要素素子を集積化する基盤技術に着目し、その実現を目指した。

本章では、シリコンプロセスを用いた表面プラズモン導波路-検出器一体型構造を開発し、表面プラズモンの伝播及び電氣的検出を検討する。はじめに、表面プラズモン検出部に用いたショットキー型検出器を構成する金属材料の選定理由を説明する。本研究で開発したショットキー型検出器は、金属薄膜が表面プラズモン導波路を兼ねているため、シリコンとの接触でショットキー障壁が得られ、かつ、表面プラズモンの伝播損失の小さい金属を選定した。続いて、表面プラズモン励起部、検出部の設計について述べる。電磁界解析を用いた設計手法について説明し、表面プラズモンの結合条件が光の回折の式で与えられることを述べる。また、その結果を用いた表面プラズモンの結合方向制御構造の実現可能性について言及する。次に、電磁界解析に基づき設計した導波路-検出器一体型構造のレイアウト、作製プロセスについて述べ、作製されたデバイスの外観を示す。最後に、作製した一体化構造の電氣的、光学的特性評価を行い、シリコンチップ上での表面プラズモンの励起・伝播及び電氣的検出について得られた結果を述べる。

3.2 ショットキー型検出器による表面プラズモンの検出

3.2.1 金属/半導体の接合

(1) ショットキー接合

金属と半導体接合による整流性は、1845年、Ferdinand Braunにより発見された[1]。その後、Wilson や Motto によるバンド理論に基づく様々なモデルが提案されたが[2]、今日まで用いられているモデルの基本は、1939年に Walter Schottky により提案されたものである[3, 4]。このような背景より、金属/半導体接合により得られる障壁をショットキー障壁、整流性を得られる素子をショットダイオードと呼称する。図3.1にショットキーダイオードを形成する金属とn型半導体の、接合前と接合後におけるエネルギーバンド図を示す。図中の ϕ_m 、 ϕ_s は金属、半導体の仕事関数、 χ は半導体の電子親和力、 ϕ_b はショットキー障壁をそれぞれ示す。金属も半導体も単体の状態では、真空準位からフェルミ準位までのポテンシャル差、すなわち固有の仕事関数 ϕ_m 、 ϕ_s をそれぞれ有している。接合させた瞬間、平衡状態であれば、半導体側の電子は金属と半導体のフェルミレベル E_{Fm} と E_F を一致させるように金属側へ流入する。これは、半導体側の界面に固定電荷ができることに相当するため、バンド図には曲りが生じる。この時、金属側からバンド図を見ると高さ ϕ_b の障壁が形成されており、この障壁をショットキー障壁と呼ぶ。理想的なモデルでは、ショットキー障壁は、 $\phi_b = \phi_m - \phi_s > 0$ の条件を満たす際に得られるが、その整流特性は選択される金属により左右される。n型Siへ接触させる金属材料の選定については、3.2.3項で詳細を述べる。

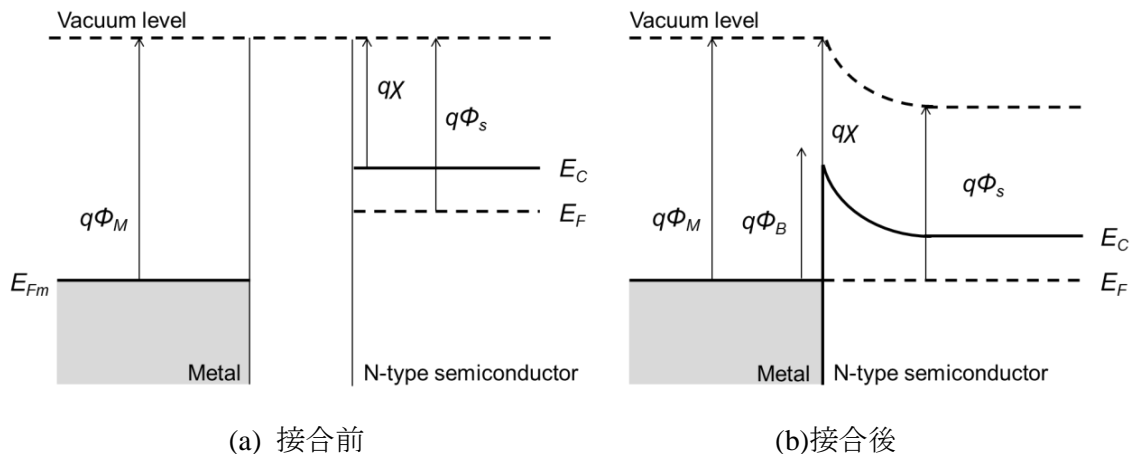


図 3.1 ショットキーダイオードのモデル

3 表面プラズモン導波路検出器一体型構造の開発

(2) オーミック接触

一方で、半導体基板に GND などの電位を与えたい場合は、金属/半導体接合で整流性の生じないオーミック接触を形成する必要がある。金属/半導体接合でオーミック接触を形成するには、上述の仕事関数差モデルを考えた場合、空乏層ではなく蓄積層が形成される金属を選定する必要がある[5, 6]。具体的には、n 型 Si では Cr, p 型 Si では Ni などが知られているが、この場合は、金属の選択範囲が制限されてしまう。一方で、Si の不純物濃度を高くし、ショットキー障壁を非常に薄くする方法でもコンタクトをとることができる[7]。図 3.2 にその模式図を示す。この場合、仕事関数差モデルではショットキー接合になってしまう金属(Al や Au)でも、オーミック接触を得ることができるため、本研究では、後者の障壁を薄くする方法でオーミック接触を実現している。

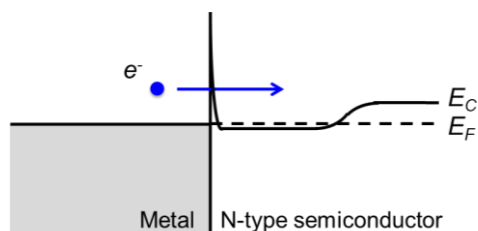


図 3.2 トンネリングによるオーミック接触のモデル

3.2.2 材料の選定

選定する金属材料はショットキー型検出器のみでなく、表面プラズモン励起部や導波路を構成する金属も兼ねるため、以下のような性能が要求される。

- ・波長 1550 nm の光(0.8 eV のエネルギーに相当)を検出できる障壁が形成される
- ・表面プラズモン(0.8 eV)の伝播距離が長い
- ・化学的安定性が高い
- ・加工性に優れる

本研究で扱う検出器は、内部光電子放出 (2.3.3 項参照) を利用し、通信帯域の波長であり Si に吸収されない波長 1550 nm (0.8 eV) の光を検出する。そのため、金属は Si との仕事関数差が 0.8 eV 以下となる材料を選出すればよいと考えられるが、実際の障壁高さは、界面準位やフェルミピニング等の影響により、ショットキーモデル (仕事関数差モデル) の理論値通りの高さは得られない事が多い[8-11]。これは、界面にトラップされた電荷によるバンドの曲りが無視できないためと考えられおり、その補正式も提案されているが[11]、ここでは、図 3.3 に示す実験値を参考に金属を選定した。図 3.3 中には、ショットキーモデルにより予測される障壁高さを直線で示しているが、多くの実験値と一致していないことが分かる。図より、波長 1550 nm (0.8 eV) を検出できる金属として、Mg, Sb, Al, Ag, Cu, Au, Ni, Pd が挙げられる。

3 表面プラズモン導波路検出器一体型構造の開発

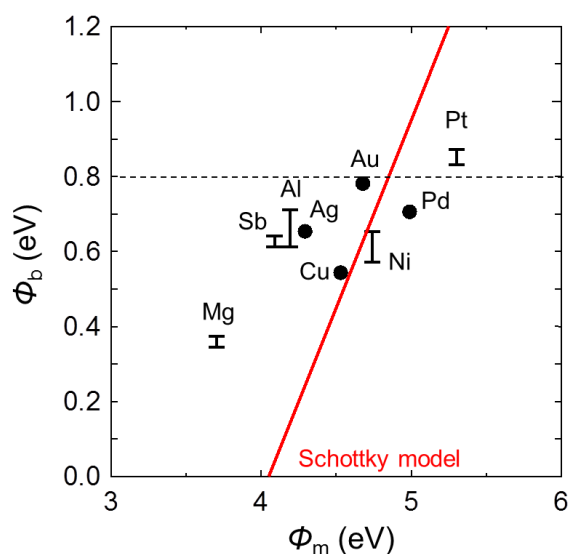


図 3.4 金属/シリコン接合による障壁高さ[11, 12]

表面プラズモンの伝播距離は、金属及び誘電体の複素屈折率を用いて、式(2.13)より計算される。図 3.5 に、金属/空気および金属/Si 界面に励起される表面プラズモンの伝播距離 $L_{\text{metal/air}}$ 、 $L_{\text{metal/Si}}$ を示す。計算に使用した誘電体、金属の複素屈折率は表 3.1 にまとめた。Al, Au, Ag, Cu では $100 \mu\text{m}$ を超える伝播距離が得られ、表面プラズモンの減衰が小さく実験に用いやすい金属であると判断できる。

Al, Cu は、LSI の内部配線としても採用されており、シリコンプロセスとの整合性は高いと考えられるが、これらの金属は表面酸化被膜が形成されやすい[13, 14]。加えて、Cu はシリコンプロセスを用いた加工が困難な材料である[15, 16]。Ag は、Au や Pt に次いでイオン化傾向が低い金属として知られているが、大気中に含まれる硫黄と反応し硫化銀が生じることで、表面が腐食する [17]。そのため、本研究では、化学的安定性が高く、加工が比較的容易である Au を選択した。

ただし、Au と Si は比較的低温(360°C 程度)で共晶化してしまうため[18]、シリコンプロセスを制限させる可能性がある。加えて、Au は絶縁層として用いられる SiO_2 との密着性が低いといった欠点もあるため、将来的には、シリコンプロセス及び他の材料との整合性もよく、表面プラズモンが低損失で伝播する Al や Cu への展開が望ましく思われる。

3 表面プラズモン導波路検出器一体型構造の開発

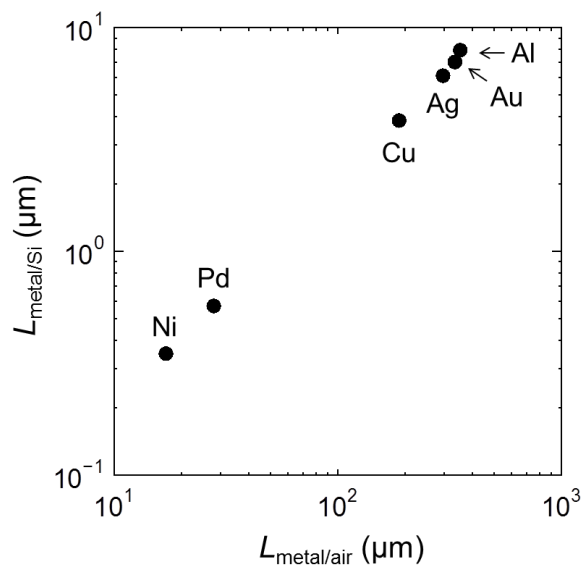


表 3.1 計算に用いた複素屈折率

材料	複素屈折率	Ref.
Air	1.000	-
Si	3.477	[19]
Al	1.44 + i16.0	[20]
Au	0.550 + i11.5	[21]
Ag	0.514 + i10.8	[20]
Cu	0.73 + i10.4	[20]
Pd	3.16 + i8.21	[20]
Ni	3.44 + i6.74	[20]

図 3.5 各金属界面における伝播損失

3.2.3 検出構造概要

図 3.6 に本章で扱うショットキー型表面プラズモン検出器の概要を示す。金薄膜表面を伝播してきた表面プラズモンを、回折構造を介して Au/Si 界面に結合させる。Au/Si 界面に結合した表面プラズモンは、内部光電子放出の原理に基づき電子を励起するため、最終的に、伝播した表面プラズモンが光電流として検出される。



図 3.6 ショットキー型表面プラズモン検出器の概要図

3.3 表面プラズモン励起部の設計

3.3.1 電磁界解析による設計

はじめに、表面プラズモンを金薄膜表面に励起するための励起構造を設計した。金の膜厚は 300 nm とし、スリット深さは 150 nm とした。膜厚 300 nm は、当研究室の先行研究[22]より得られたマルチスリット型表面プラズモン検出器（スリット幅 100 nm）の最適膜厚である。本最適膜厚が得られる理由は、3.4.1 項で示すマルチスリットの設計で述べる。図 3.7 に解析モデルの概略図を、表 3.2 に解析設定を示す。波長 1550 nm の TM 偏波の光をスリットに垂直に照射し、スリットから 5 μm 離れた地点での air/Au 界面の表面プラズモン強度を取得した。まずは、単一スリットのモデルを用い、表面プラズモン強度のスリット幅(w)依存性を取得した。その後、得られたスリット幅の最適値を用いて、表面プラズモン強度のスリットピッチ(Λ)依存性を評価した。図 3.8(a)に表面プラズモン強度のスリット幅依存性を、図 3.9(b)にスリットピッチ依存性を示す。結果として、スリット深さ 150 nm の場合、スリット幅 700 nm、スリットピッチ 1500 nm が最適値として得られた。

スリット数は、実験で用いる先球ファイバで得られるスポット径を元に決定した（付録 A）。電磁界解析よりスポット径が約 3 μm と見積もられたため、スリット数は全長 5.25 μm となる 4 個とした。

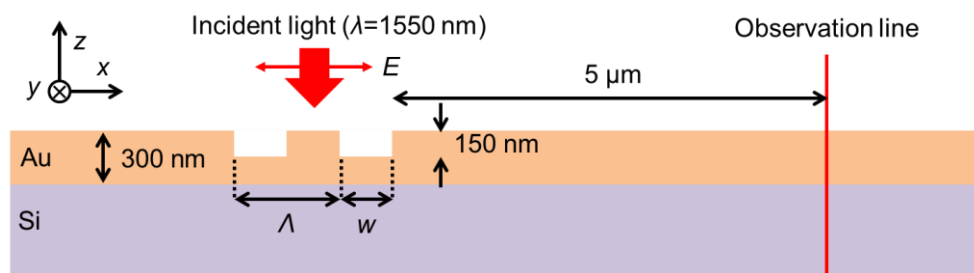


図 3.7 表面プラズモン励起部の解析モデル

表 3.2 解析モデルの設定

基本設定	セルサイズ 境界条件	$dx = dy = dz = 50 \text{ nm}$ x: PML, y: PBC, z: PML
光源設定	波長 偏光方向 波形分布	1550 nm x 平面波
屈折率[21, 23]	Au Si	$0.55 + i11.5$ 3.477

※PBC: Periodic Boundary Condition, PML: Perfectly Matched Layer

3 表面プラズモン導波路・検出器一体型構造の開発

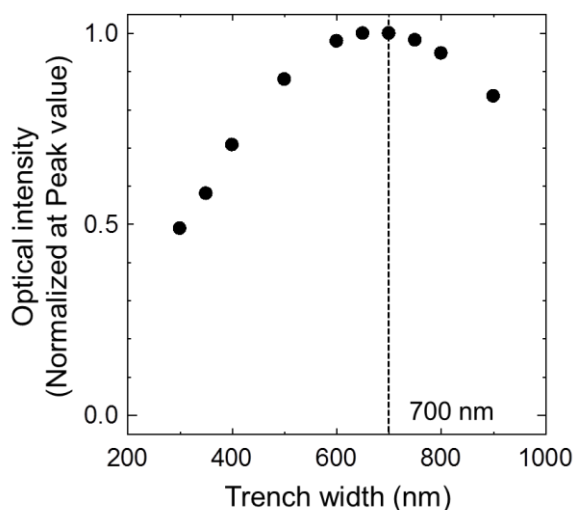


図 3.8 スリット幅依存性

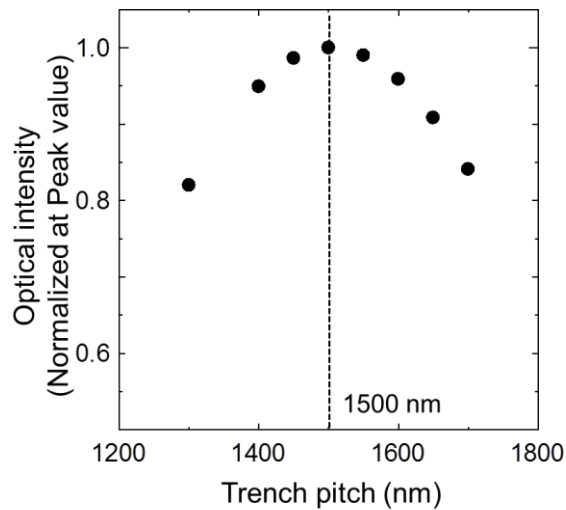


図 3.9 スリットピッチ依存性

図 3.10 に設計した励起構造を用いて励起した表面プラズモンの強度分布を示す. air/Au 界面への光の閉じ込めが確認されたため, スリット端から $150\ \mu\text{m}$ 離れた位置で, 表面プラズモンの空気側への侵入長を評価した. 図 3.11 に, 得られた表面プラズモンの強度分布 (プロット) と指数関数によるフィッティング結果 (実線) を示す. フィッティングからは, 空気側への減衰距離が約 $1340\ \text{nm}$ と見積もられた. 侵入長の理論式 (2.14) より得られる理論値は, $1410\ \text{nm}$ と見積もられたが, 電磁界解析で用いているセルサイズ ($50\ \text{nm}$) を考慮すると, 差は 2 セル以内に収まり, 十分近い値であると考えられる. 従って, 設計した励起構造を用いた表面プラズモンの励起及び伝播が確認できたといえる.



図 3.10 励起構造を用いた表面プラズモンの励起と伝播

3 表面プラズモン導波路・検出器一体型構造の開発

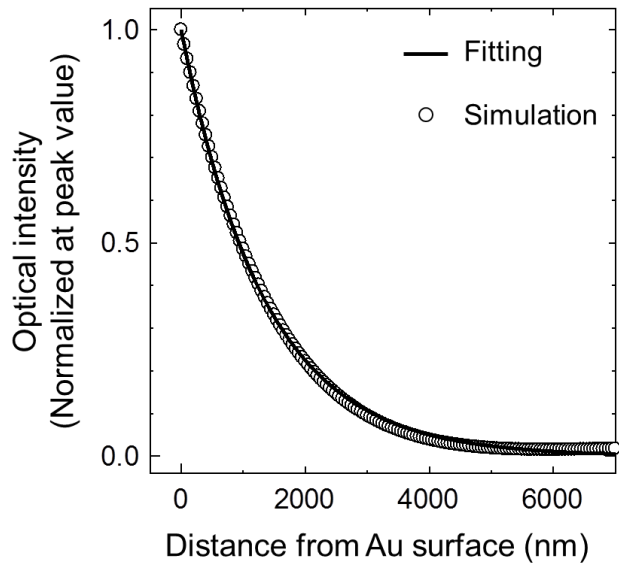
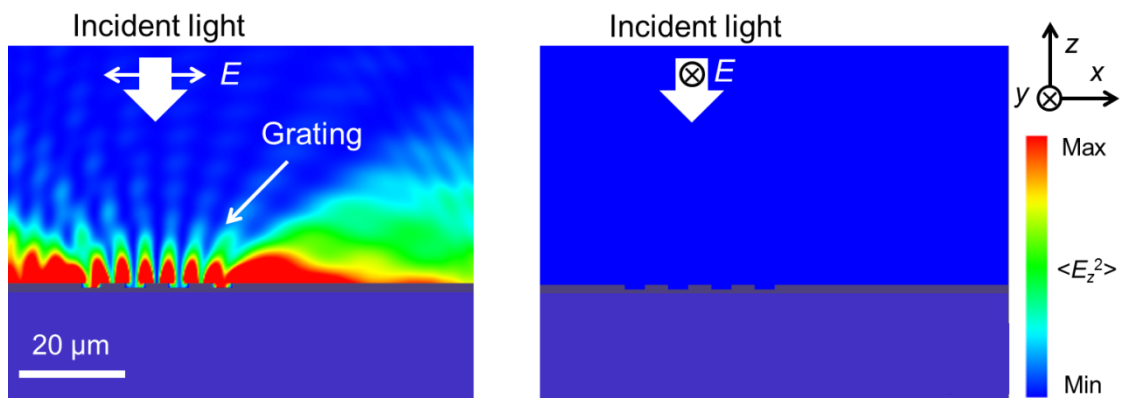


図 3.11 表面プラズモン光強度の表面からの距離依存性

3.3.2 偏光角依存性

回折格子を用いて表面プラズモンを励起する場合、励起効率は偏光角に大きく依存する。3.3.1 項の設計では、表面プラズモンが最も効率よく励起される TM 偏波の光を入射し設計を行っているが、TE 偏波の光を入射した場合は、表面プラズモンは励起されない。この偏光角依存性は、2.2.1 項で述べた表面プラズモンの励起原理により説明され、表面プラズモンの励起を入射光の偏光角で制御できることを意味する。図 3.12 に、設計した励起部へ TM 偏波及び TE 偏波の光を入射した場合の電磁界解析結果をそれぞれ示す。TM 偏波の光を入射した場合には、表面プラズモンの励起を示す E_z 成分が強くと得られているのに対して、TE 偏波の光を入射した場合には、 E_z 成分は得られておらず、表面プラズモンが励起されないことが確認される。



(a) TM 偏光波の入射

(b) TE 偏光波の入射

図 3.12 表面プラズモン強度分布の偏光角依存性

3 表面プラズモン導波路検出器一体型構造の開発

3.4 回折構造の設計

本節では, air/metal 界面を伝播する表面プラズモンを metal / Si 界面へ結合させる回折構造を設計する. 回折構造にはマルチスリット及びディスクアレイを選択し, それぞれの構造を導波路終端に設置した場合の, 表面プラズモンの結合の様子を解析した.

3.4.1 マルチスリットの設計

導波路終端に設けるマルチスリットを設計するために, 図 3.13 に示す解析モデルを構築した. 本解析は, 光源の偏波方向以外は表 3.2 に示した条件を用いている. 当研究室の先行研究より, 膜厚 300 nm の場合, スリット幅を 100 nm とすると, Au/Si 界面への表面プラズモンの結合効率が上がることが報告されている[22, 24, 25]. これは, スリット内部が MIM 導波路によるファブリペロー共振器とみなせ, 導波路長 300 nm の際に表面プラズモンの波長(1240 nm)が共振条件を満たすためである (付録 B). 光強度の観測点を Au/Si 界面のスリット端から 5 μm の位置に設置し, スリットピッチ依存性を評価した. 図 3.14 に得られたスリットピッチ依存性を示す. 伝播光を垂直入射した場合と同様に, 周期的なピークが観測されたが, スリットピッチ及びピーク間隔が表面プラズモンの波長($\lambda_{\text{Au/Si}} = 425 \text{ nm}$)と等しくなる傾向とはならなかった.

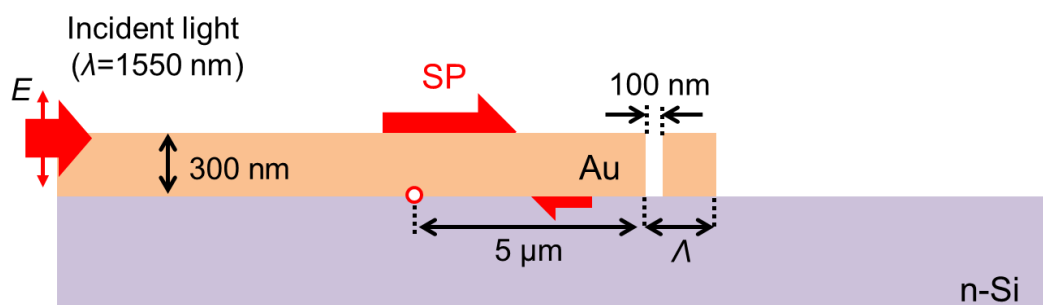


図 3.13 マルチスリットの設計モデル

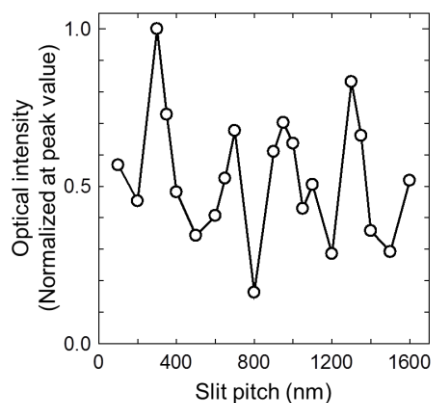


図 3.14 表面プラズモン強度のスリットピッチ依存性

3 表面プラズモン導波路検出器一体型構造の開発

詳細な結合条件を導くために、図 3.15 に示す解析モデルを用いて、Au/Si 界面で得られる表面プラズモン強度のスリットピッチ依存性を評価した。ただし、セルサイズはより細かな依存性を確認するために、10 nm としている。図 3.16 に各観測点で得られた表面プラズモン強度のスリットピッチ依存性を示す。強度はそれぞれの方向で得られた最大値で規格化した。図より、後方向と前方向でスリットピッチの依存性が異なることが確認された。続いて、ピッチ依存性の要因を考察するために、光の回折の式[26]を用いた評価を行った。また、以下の式は、回折格子を用いた表面プラズモンの結合条件を示した式(2.15)において、入射光の波数を、金属表面を伝わる表面プラズモンの波数とした場合に相当する。

$$k_{\text{Au/Si}} = k_{\text{air/Au}} + 2m\pi / \Lambda \quad (m = \pm 1, \pm 2, \pm 3 \dots) \quad (3.1)$$

ここで、 $k_{\text{Au/Si}}$ は Au/Si 界面を伝播する表面プラズモンの波数、 $k_{\text{air/Au}}$ は air/Au 界面を伝播する表面プラズモンの波数、 m は回折次数を表す。式(3.1)を元に、表面プラズモンが前方向に結合するスリットピッチ A_f 、及び後方向に結合するスリットピッチ A_b を導出すると以下のようなになる。

$$A_f = m \frac{2\pi}{k_{\text{Au/Si}} - k_{\text{air/Au}}} \quad (3.2)$$

$$A_b = m \frac{2\pi}{k_{\text{Au/Si}} + k_{\text{air/Au}}} \quad (3.3)$$

上式を用いて得られた各 A_f 、 A_b を図 3.16 に破線で示す。それぞれの方向における光強度のピークは、計算で見積もられたピッチ付近で得られていることが確認された。以上のことから、適切なスリットピッチを設計すれば、表面プラズモンの伝播方向を制御できる可能性が確認できた。例えば、スリットピッチ 1200 nm 付近を選択した場合は、前方向に強く結合し、1350 nm 付近を選択した場合は後方に強く結合することが予測される。図 3.17 に各スリットピッチで得られた電磁界強度分布を示す。

3 表面プラズモン導波路検出器一体型構造の開発

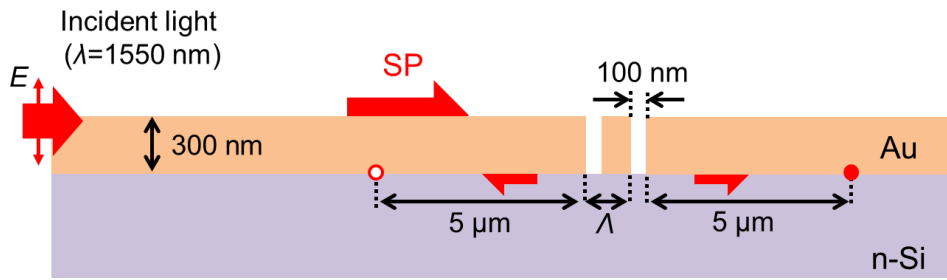


図 3.15 回折格子の解析モデル

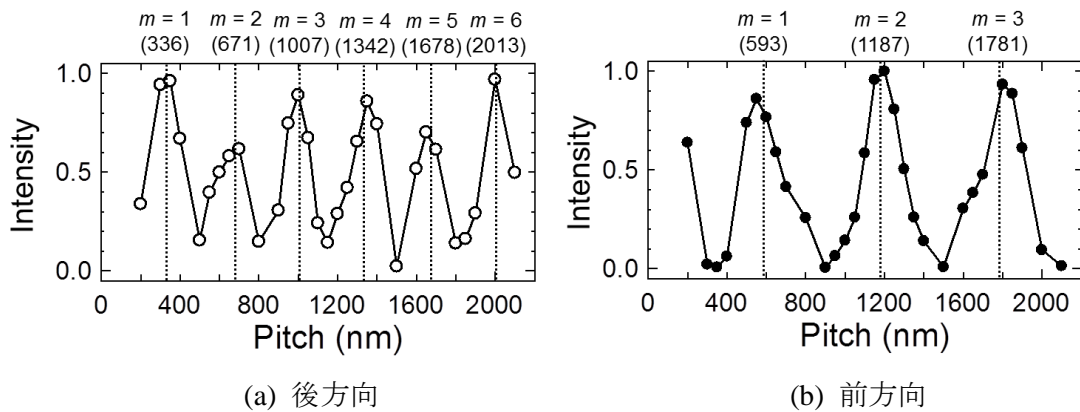


図 3.16 表面プラズモン強度のスリットピッチ依存性

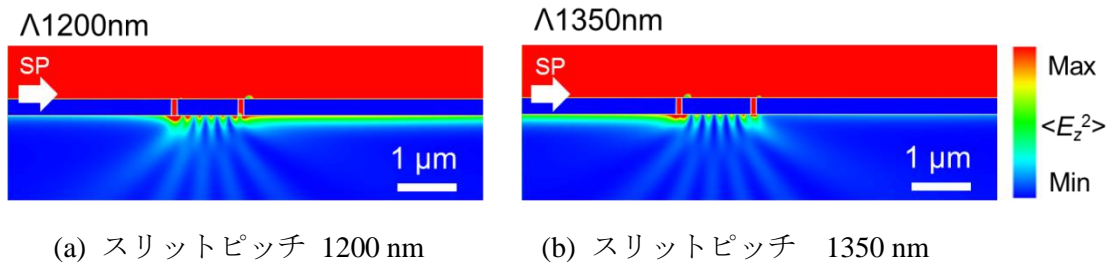


図 3.17 スリット周囲の強度分布

式(3.2), (3.3)より導かれるスリットピッチは, 図 3.14 で示した導波路終端の結果においても同様に確認することができる. そのため, 導波路終端に設置するマルチスリット的设计値は, スリット幅 100 nm, スリットピッチ 1350 nm とした.

また, 本研究の先行研究[25]で行った電磁界解析より, 光強度のピーク値は, air/Au 界面におけるスリットピッチ間の共振が弱く, Au/Si 界面におけるスリットピッチ間の共振が強い場合に得られることが確認されている. この条件は, air 側を伝播する表面プラズモンの実効屈折率が, 半導体側を伝播する表面プラズモンの実効屈折率の半分と

3 表面プラズモン導波路検出器一体型構造の開発

なった場合に満たされるが、今回は $\text{air}(n=1)$ に対し、 $\text{Si}(n=3.476)$ を用いているため、式 (3.2), (3.3) で求められるスリットピッチであっても、ピーク光強度に差が生じたものと考えられる。

3.4.2 ディスクアレイの設計

続いて、マルチスリットとの比較を行うために、導波路終端にディスクアレイを設置した場合の解析を行った。図 3.18 に解析モデルを示す。表面プラズモン強度は、導波路端部から $5\ \mu\text{m}$ 離れた位置で取得した。まず、ディスク間のギャップ間隔 G を $50\ \text{nm}$ とし、表面プラズモン強度のディスク径依存性を解析した。ここで設定した $G = 50\ \text{nm}$ とは、後述する集積イオンビーム装置による加工で得られていた最も小さい幅に相当する。図 3.19(a) に得られたディスク径依存性を示す。直径 $300\ \text{nm}$ の際に最も強い表面プラズモン強度が観測されたため、ディスク径を $300\ \text{nm}$ とし、ギャップ間隔の依存性を解析した。図 3.19(b) に得られたギャップ間隔依存性を示す。ギャップ間隔が $50\ \text{nm}$ の際に最も強い表面プラズモン強度が得られたため、ディスクアレイの設計値をディスク径 $300\ \text{nm}$ 、ギャップ間隔 $50\ \text{nm}$ とした。

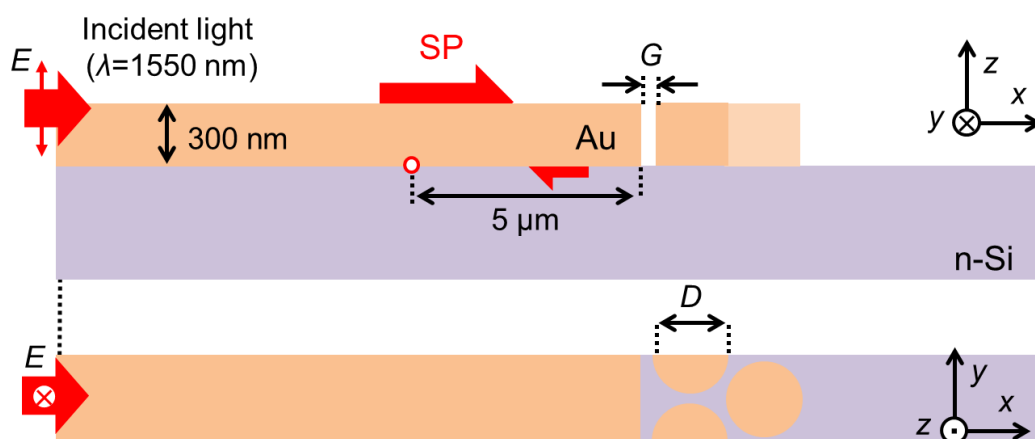


図 3.18 ディスクアレイの設計モデル

3 表面プラズモン導波路・検出器一体型構造の開発

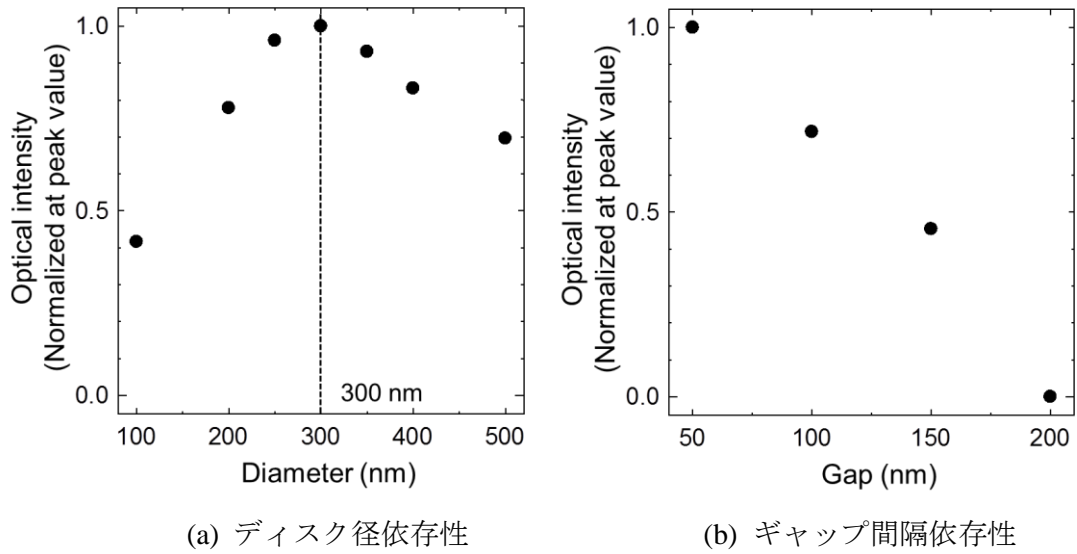


図 3.19 ディスクアレイの設計

図 3.20 に設計した回折構造を導波路終端に設置したモデルの電磁界強度分布を示す。マルチスリット及びディスクアレイを設置した場合、Au/Si 界面への表面プラズモンの結合が観測されたため、光電流の検出が可能と考えられる。光電流のおおよその比率を算出するために、Au/Si 界面の光強度を積分した結果、マルチスリット：ディスクアレイ：構造なしで $1 : 0.66 : 0.07$ の比率を得た。ディスクアレイと比較し、マルチスリットにおける結合効率が高い理由は、マルチスリットの方がある波長における波数整合条件を満たしやすいためと考えられる。これは、波数整合条件を表す式(3.2), (3.3)と、網羅的な電磁界解析より得られたピーク光強度のスリットピッチ依存性 (図 3.16) が良好な一致を示したことから予測される。

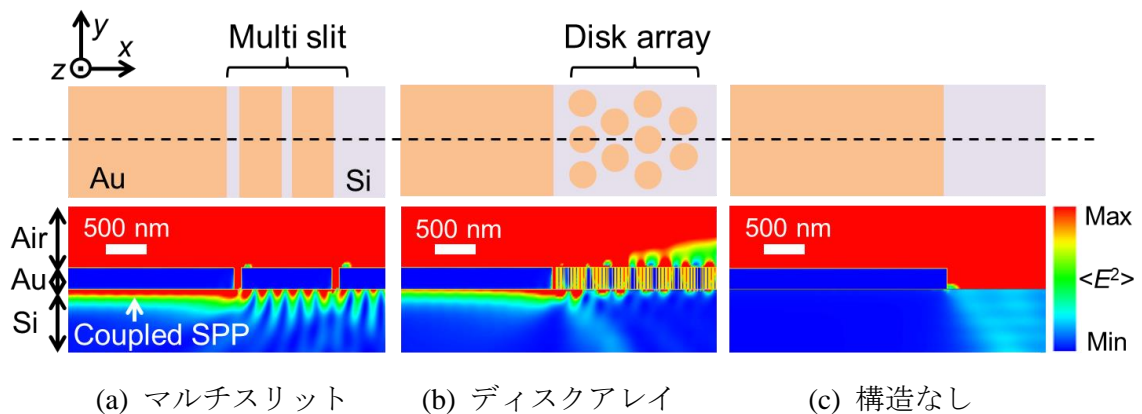


図 3.20 回折構造を変化させた場合の光強度分布の変化

3 表面プラズモン導波路-検出器一体型構造の開発

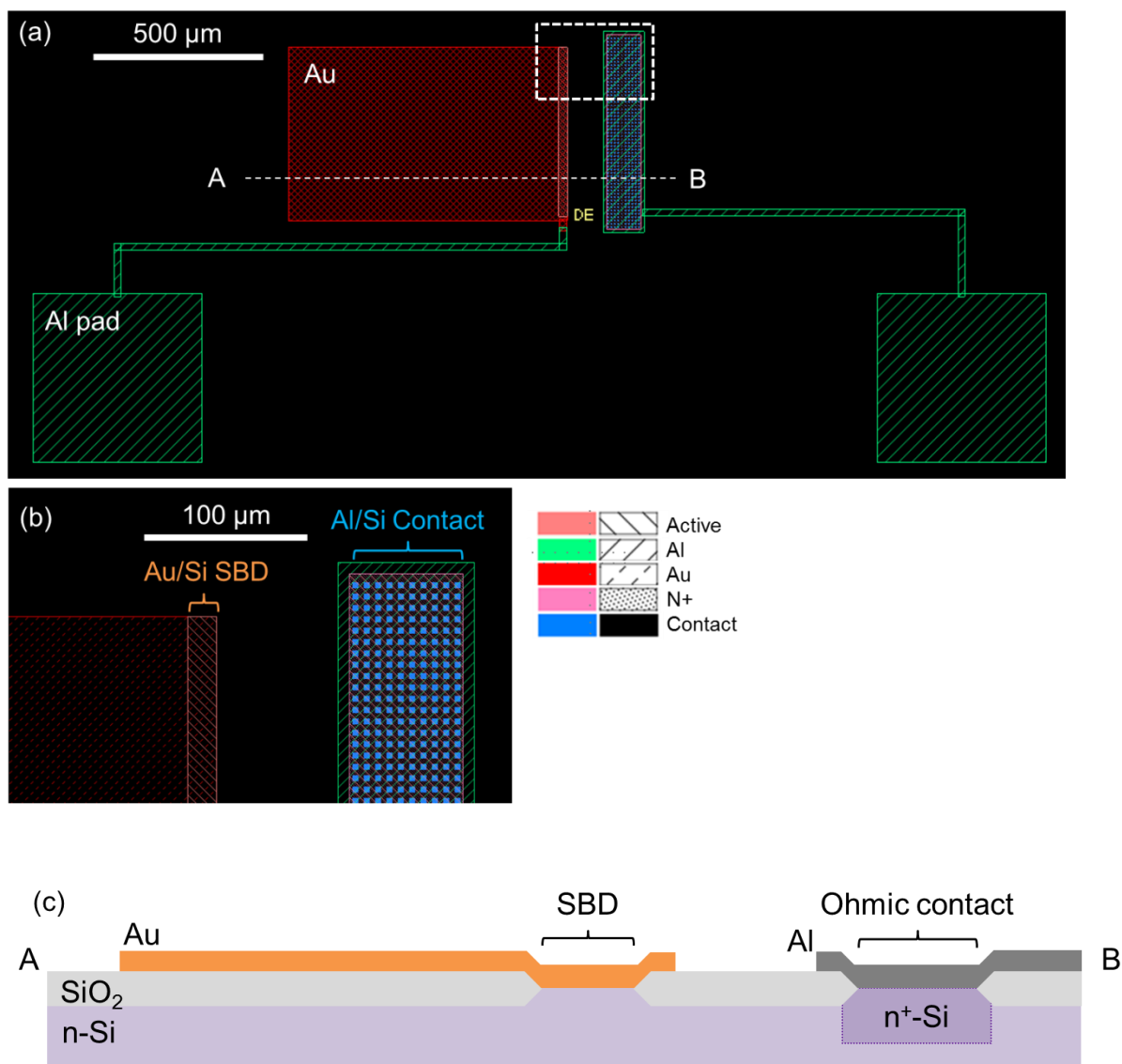
3.5 表面プラズモン導波路-検出器一体型構造の作製

本節では、電磁界解析に基づいて開発したシリコンベースの表面プラズモン導波路-検出器一体型構造について説明する。はじめに、作製プロセス、レイアウトについて説明する。デバイスの作製は、シリコンプロセス及び集積イオンビーム(FIB: Focused ion beam)装置を用いて行った。

3.5.1 作製プロセス

図 3.21(a)に、設計したデバイスレイアウトの全体像を示す。表面プラズモン導波路及び検出器の一部を兼ねる Au 薄膜が、 $500\ \mu\text{m} \times 800\ \mu\text{m}$ のサイズに形成されている。金属プローブを設置するための Al 電極パッドは、 $300\ \mu\text{m} \times 300\ \mu\text{m}$ のサイズで形成され幅 $20\ \mu\text{m}$ の配線で Au 薄膜及び Si 基板と接続されている。図 3.21(b)は、図 3.21(a)内の破線で囲われた部分の拡大像を示す。図中の Au/Si SBD 及び Al/Si Contact で示される領域は、それぞれ、ショットキー型検出器と基板コンタクトが形成される領域を示し、金属と Si 基板が接触している。他の領域 (Al 電極や配線) は、厚さ $1\ \mu\text{m}$ 程度の SiO_2 膜の上に作製される。作製するデバイスの断面を模式的に表した図は図 3.21(c)に示した (断面は図 3.21(a)の AB 間)。本デバイスは、熱酸化や化学気相成長、反応性イオンエッチングといったシリコンプロセスを用いて作製されたが、プロセスフローの詳細については、付録 C にまとめた。表 3.3 に今回設計した一体型構造の各要素素子の設計値について示す。励起部やディスクアレイはこれらの設計値を用いて、FIB 装置により加工を行った。

3 表面プラズモン導波路・検出器一体型構造の開発



※ SBD: Schottky barrier diode

図 3.21 作製するデバイスのレイアウト

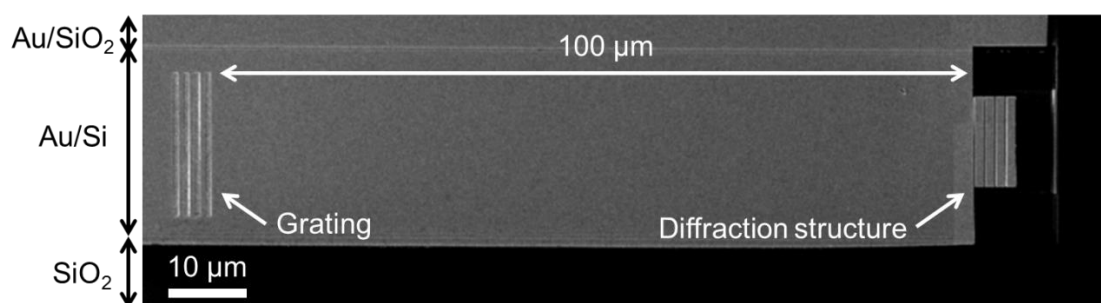
表 3.3 各素子の設計値

構造	寸法	
励起部	スリット幅	700 nm
	スリットピッチ	1500 nm
検出部 (マルチスリット)	スリット幅	100 nm
	スリットピッチ	1350 nm
検出部 (ディスクアレイ)	ディスク直径	300 nm
	ディスク間隔	50 nm

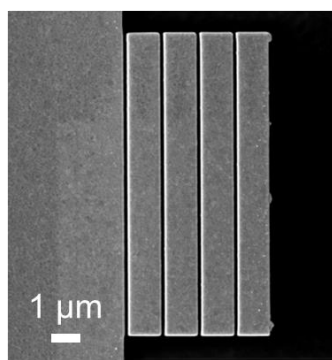
3 表面プラズモン導波路-検出器一体型構造の開発

3.5.2 加工結果

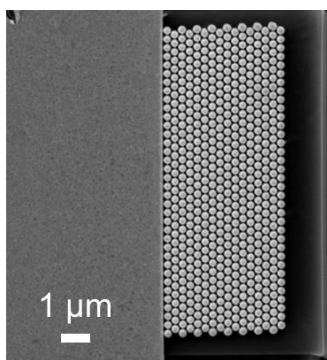
図 3.22 に、作製したデバイスの走査型電子顕微鏡(SEM)像を示す。図 3.22(a)に示す SEM 像は、図 3.21(b)の領域に対応している。励起部で生じる散乱光の影響を避けるために、励起部から検出部までの距離は $100\ \mu\text{m}$ とした。図 3.22(a)は、回折構造としてマルチスリットが形成されているが、図 3.22(b)-(d)に示すように、計 3 種類の構造を形成した。図 3.23 に、マルチスリット、ディスクアレイの拡大像を示す。SEM 像より、マルチスリットは、スリットピッチ $1400\ \text{nm}$ 、スリット幅 $110\ \text{nm}$ での加工が確認された。ディスクアレイは、20 個のディスクを評価して、ディスク径 $300\pm 4\ \text{nm}$ 、ギャップ間隔 $30\pm 6\ \text{nm}$ の平均値と標準偏差を得た。スリットやギャップが貫通しており、両構造が形成されていることが確認された。



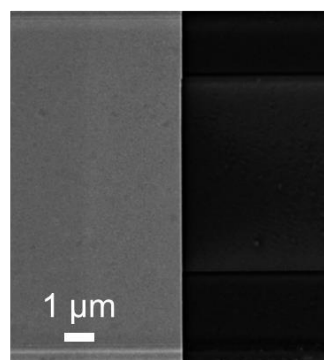
(a) 導波路-検出器一体型デバイスの全体像



(b) マルチスリット



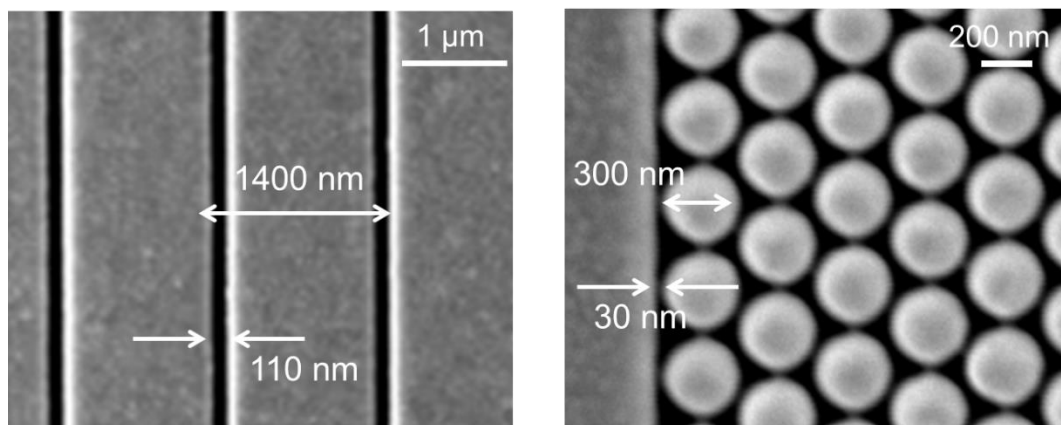
(c) ディスクアレイ



(d) 構造なし

図 3.22 作製したデバイスの SEM 像

3 表面プラズモン導波路・検出器一体型構造の開発



(a) マルチスリット

(b) ディスクアレイ

図 3.23 回折構造の拡大像

3 表面プラズモン導波路-検出器一体型構造の開発

3.6 表面プラズモン導波路-検出器一体型構造の評価

3.6.1 ショットキー特性

作製したショットキー型検出器で、波長 1550 nm の光を検出可能であるか判断するために、ショットキー障壁高さを評価した。本研究では、ショットキーダイオードの電流電圧特性より、障壁高さ ϕ_b 、理想係数 n 、直列抵抗 R_s を評価する手法を用いた[27]。以下よりその手法を説明する。

ダイオードの電圧電流特性は式(3.4), (3.5)で与えられる。

$$I = I_s \exp\{q(V - IR_s)/nkT\} \quad (3.4)$$

$$I_s = SA^{**}T^2 \exp(q\phi_b/kT) \quad (3.5)$$

ここで、 I_s は飽和電流、 q は電荷素量、 k はボルツマン定数、 T は絶対温度、 S はダイオードの面積、 A^{**} はリチャードソン係数(112 A/cm²K²)を表す。電流密度 $J = I/S$ を導入し、式(3.4), (3.5)を変形すると以下の式が得られる。

$$\frac{dV}{d(\log J)} = R_s SJ + \frac{n}{\beta} \quad (3.6)$$

$$V - \frac{n}{\beta} \ln\left(\frac{J}{A^{**}T^2}\right) = R_s SJ + n\phi_b \quad (3.7)$$

式(3.6)は、横軸を J 、縦軸を左辺としたグラフの傾きから R_s を、切片から n を求められることを示している。式(3.7)も同様に、横軸を J 、縦軸を左辺とすると、切片より ϕ_b が導かれる。図 3.24 に作製した導波路-検出器一体型デバイスで得られた電圧電流特性を示す。整流性が確認され、逆方向電圧 2 V 時では、約 20 nA の暗電流を得た。図 3.25, 3.26 に、式(3.6), 式(3.7)をもとに軸を取り直し、再プロットしたグラフをそれぞれ示す。理論式通り、直線でフィッティングが得られていることが確認できた。傾きや切片から検出器の特性を評価すると、障壁高さ 0.6 eV、理想係数 5.3、直列抵抗 6.7 k Ω と見積もられた。理想係数が 2 を超える場合は、界面に薄い絶縁層が形成されている場合とされるため、良好な検出器との判断はし難いが、障壁高さは 0.8 eV より低いため、波長 1550 nm (0.8 eV) の光の検出には用いることができると考えられる。

3 表面プラズモン導波路検出器一体型構造の開発

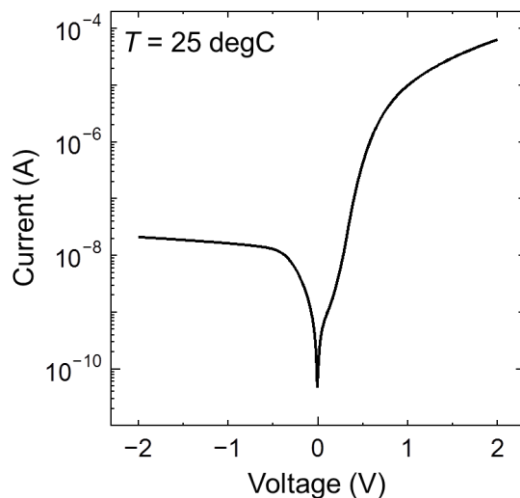


図 3.24 電流電圧特性

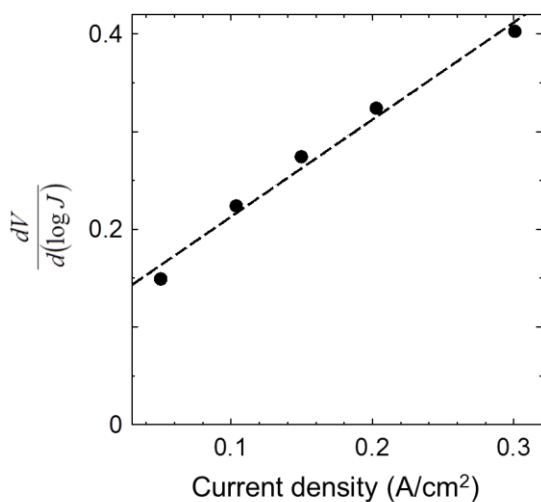


図 3.25 式(3.6)による特性評価

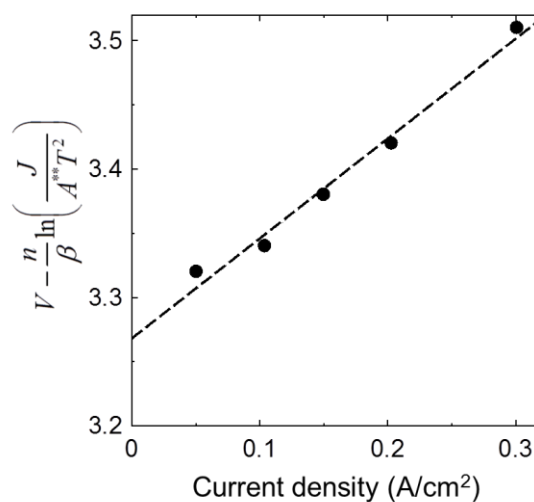


図 3.26 式(3.7)による特性評価

本研究では、光応答特性の評価にデバイス温度 25°C を設定しているが、その主な要因はデバイスの結露と温度上昇に伴う暗電流の増加である。結露の様子と I - V 特性に与える温度の影響は付録 D にまとめた。

3 表面プラズモン導波路-検出器一体型構造の開発

3.6.2 偏光角度依存性

シリコンチップ上に作製した表面プラズモン導波路-検出器一体型構造を用いて、表面プラズモンの励起と伝播、電氣的検出を確認するために、光電流の偏光角依存性を取得した。図 3.27 に測定に用いた実験系を示す。波長可変光源より出射される光を波長 1550 nm、光強度 10 mW に調整し、シングルモードファイバを介して偏波コントローラに接続した。偏波コントローラは、テーパ型偏波保持ファイバ(PMF: Polarization maintained fiber)に接続され、デバイスの表面プラズモン励起部に近接させる。PMF は、入射光の偏光角を変化できるように、回転ファイバホルダで支えられている。光電流を検出するためのピコアンメータは、アルミ及び金電極にタングステンカーボンの金属針を用いてデバイスと接続した。図 3.28 に実験時の光学像を示す。実験時は、デバイスからの反射光を避けるためにファイバを約 30 deg.傾け実験を行った。

回折構造としてマルチスリットを用いた場合に得られた偏光角依存性を図 3.29 に示す。図中のプロットは実験結果、破線は理論式とのフィッティングを示す。図中の TM は入射光の電界成分がスリットの短軸方向と平行、TE は長軸方向と平行である光を指す。明確な偏光角依存性を得ることができ、表面プラズモンに起因した光電流が得られていることが確認された。

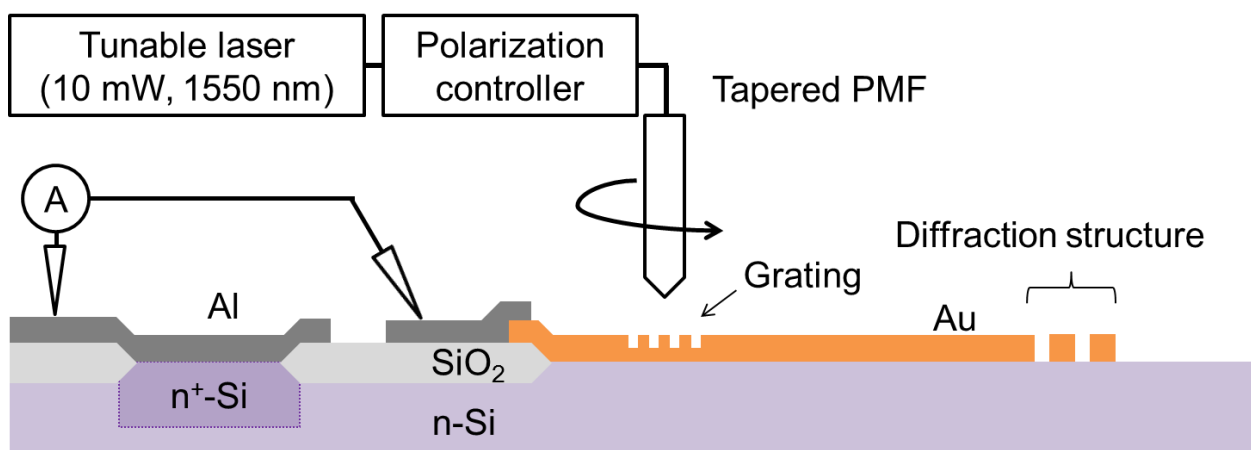


図 3.27 光応答特性評価に用いた実験系

3 表面プラズモン導波路検出器一体型構造の開発

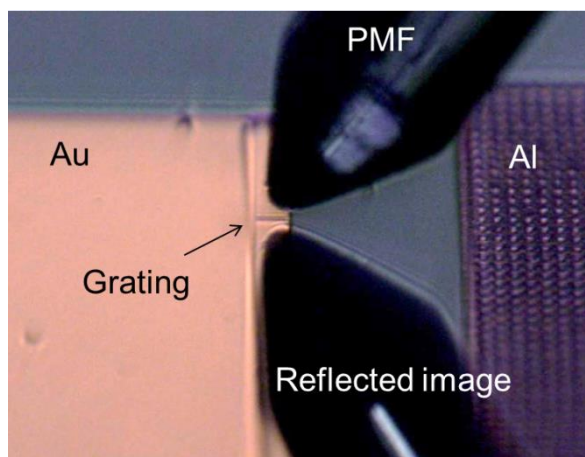


図 3.28 測定時の光学像

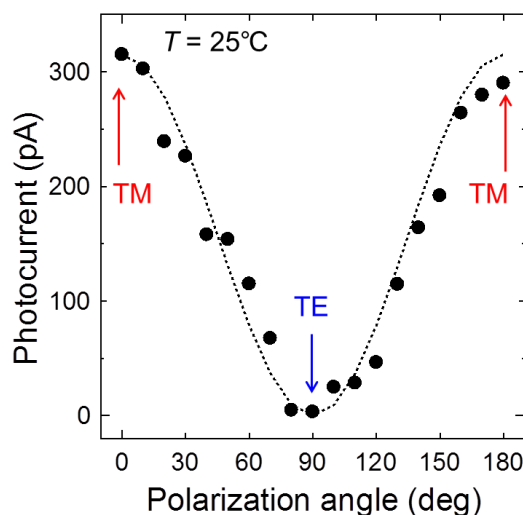


図 3.29 光電流の偏光角依存性

3.6.3 回折構造依存性

最後に、各回折構造を導波路終端に設置した場合の光電流の入射光強度依存性を取得した。本実験でも、図 3.27 に示す実験系を用いたが、可変波長レーザの光強度を 0-10 mW の間で変化させた。図 3.30 に各構造で得られた光電流の入射光強度依存性を示す。光強度に対する線形的な応答が得られており、これは、2.3.3 項で記述したショットキー型検出器で得られる光電流と入射光強度との比例関係に一致した。受光感度(pA/mW)を比較すると、回折構造がない場合と比べ、マルチスリットでは 26 倍、ディスクアレイでは 10 倍の光電流が得られ、この大小関係は、電磁界解析で得られた結果と一致した。加えて、入射光が励起部を貫通し得られる光電流を実験的に評価したが(付録 E)、受光感度は 0.1 pA/W 以下と見積もられたため、本実験で得られた光電流は回折格子を透過した光ではなく、回折構造を介した表面プラズモンに起因している事が確認された。

3 表面プラズモン導波路-検出器一体型構造の開発

以上の結果より、シリコンプロセスを用いた表面プラズモン導波路-検出器一体型構造が作製され、シリコンチップ上における表面プラズモンの伝播及び電氣的検出が実証された。

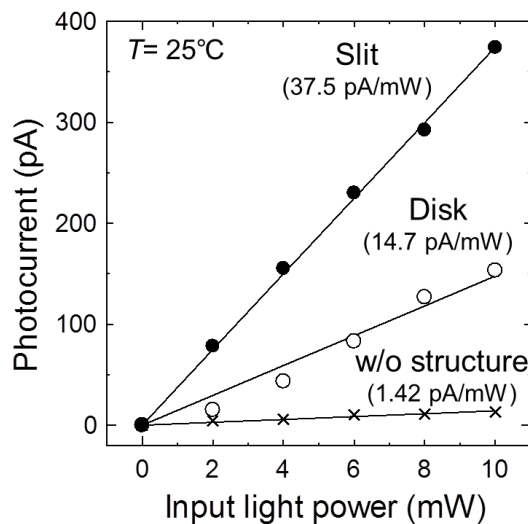


図 3.30 異なる回折構造で得られた光電流の入射光強度依存性

3 表面プラズモン導波路-検出器一体型構造の開発

3.7 結言

本章では、シリコンプロセスを用いて、表面プラズモン導波路-検出器一体型構造を開発し、シリコンチップ上での表面プラズモンの伝播及び電氣的検出を実証した。本章の要点を以下に示す。

【電磁界解析結果】

- (1) 表面プラズモン導波路-検出器一体型構造の設計を行い、表面プラズモン励起部より励起された表面プラズモンが導波路を伝播し、回折構造を介して導波路裏面に結合する様子を確認した。
- (2) マルチスリットで構成される回折構造では、表面プラズモンの結合方向を光の回折の式に従って記述できることを明らかにした。本現象の解明により、マルチスリットを用いた表面プラズモンの結合方向制御構造の可能性が提示された。

【実験結果】

- (3) 実験で得られた光電流は内部光電子放出に基づいた入射光強度に対する線形性を示し、偏光角依存性及び回折構造依存性も確認された。本結果より、導波路終端に回折構造を設置することで、導波路を伝播した表面プラズモンが金属/シリコン界面へ結合し、電氣的に検出可能であることを実証した。

参考文献

- [1] F. Braun: “Über die Stromleitung durch Schwefelmetalle,” *Annalen der Physik*, Vol. 229, Issue 12, pp. 556-563 (1874).
- [2] E H Rhoderick: “Comments on the conduction mechanism in Schottky diodes,” *Journal of Physics D: Applied physics*, Vol. 5, No. 10, pp. 1920-1929 (1972).
- [3] W. Schottky: “Halbleitertheorie der Sperrschicht,” *Naturwissenschaften*, Vol. 26, Issue 52, p. 843 (1938).
- [4] J. L. Freeouf and J. M. Woodall: “Schottky barriers: An effective work function model,” *Applied Physics Letters*, Vol. 39, No.9, pp. 727-729 (1981).
- [5] S. Hara, T. Teraji, H. Okushi, and K. Kajimura: “Control of Schottky and ohmic interfaces by unpinning Fermi level,” *Applied Surface Science*, Vol. 117, pp. 394-399 (1997).
- [6] M. El-Gomati, F. Zaggout, H. Jayacody, S. Tear, and K. Wilson: “Why is it possible to detect doped regions of semiconductors in low voltage SEM: a review and update,” *Surface and Interface Analysis* Vol. 37, Issue 11, pp. 901-911 (2005).
- [7] S. M. Sze and K. K. Ng: “Metal-Insulator-Semiconductor Capacitors,” *Physics of Semiconductor Devices 3rd Edition*, S. M. Sze and Kwok K. Ng Eds., New York: John Wiley & Sons Inc., pp. 304-307 (2007).
- [8] S. M. Sze, C. R. Crowell, and D. Kahng: “Photoelectric determination of the image force dielectric constant for hot electrons in schottky barriers,” *Journal of Applied Physics*, Vol. 35, No.8, pp.2534-2536 (1964).
- [9] C. A. Mead: “Fermi level position at metal-semiconductor interfaces,” *Physical Review*, Vol. 134, No. 3A, pp. A713-A716 (1964).
- [10] A. M. Cowley and S. M. Sze: “Surface States and barrier height of metal-semiconductor systems,” *Journal of Applied Physics*, Vol. 36, Issue 10, pp. 3212-3220 (1965).
- [11] R. T. Tung: “Recent advances in Schottky barrier concepts”, *Materials Science and Engineering R*, Vol.35, No. 1, pp. 1-138 (2001).
- [12] S. M. Sze: “Physics of Semiconductor Devices 2nd Edition”, John Wiley & Sons Inc., p.143 (1981).
- [13] 仲田進一: “銅および銅合金の変色について,” *防蝕技術* Vol. 8, No. 7, pp. 291-297 (1959)
- [14] T. E. Graedel: “Corrosion Mechanisms for Aluminum Exposed to the Atmosphere,” *Journal of Electrochemical Society*, Vol. 136, Issue 4, pp. 204C-212C (1989).
- [15] 深田 哲生, 長谷川万希子, 森 剛, 豊田 吉彦, 三上 登: “銅配線の酸化防止方法についての検討,” *真空* Vol. 38, No. 11, pp. 955-961 (1995).
- [16] ITRS: ITRS2011 Edition (JEITA 訳) Interconnect (2011).
- [17] T. E. Graedel: “Corrosion Mechanisms for Silver Exposed to the Atmosphere,” *Journal of*

3 表面プラズモン導波路検出器一体型構造の開発

- Electrochemical Society, Vol. 139, Issue 7, pp. 1936-1970 (1992).
- [18] H. Okamoto and T. B. Massaiski: "The Au-Si (gold-silicon) system," Bulletin of Alloy Phase Diagrams, Vol. 4, Issue 2, pp. 190-198 (1983).
- [19] E. D. Palik: "Handbook of optical constants of solids", Academic Press (1985).
- [20] A. D. Rakic, A. B. Djuricic, J. M. Elazar and M. L. Majewski: "Optical properties of metallic films for vertical-cavity optoelectronic devices," Applied Optics, Vol. 37, Issue 22, pp. 5271-5283 (1998).
- [21] D. W. Lynch and W. R. hunter: "Gold," in Handbook of Optical Constants of Solid, E. D. Palic Ed., New York: Academic Press, p. 294 (1985).
- [22] 相原 卓磨: "シリコンチップ内表面プラズモン配線に関する研究," 豊橋技術科学大学博士論文 (2015).
- [23] D. F. Edwards: "Silicon," in Handbook of Optical Constants of Solid, E. D. Palic Ed., New York: Academic Press, p. 556 (1985).
- [24] T. Aihara, M. Fukuhara, A. Takeda, B. Lim, M. Futagawa, Y. ishii, K. Sawada, and M. Fukuda: "Monolithic integration of surface plasmon detector and metal-oxide-semiconductor field-effect transistors," IEEE Photonics Journal, Vol. 5, Issue 4, 6800609 (2013).
- [25] A. Takeda, T. Aihara, M. Fukuhara, Y. Ishii, and M. Fukuda: "Schottky-type surface plasmon detector with nano-slit grating using enhanced resonant optical transmission," Journal of Applied Physics, Vol. 116, 084313 (2014).
- [26] 栖原 敏明: "光波工学," コロナ社, pp.82-86 (1998).
- [27] S. K. Cheung and N. W. Cheung: "Extraction of Schottky diode parameters from forward current-voltage characteristics," Applied Physics Letters, Vol. 49, Issue 2, pp. 85-87 (1986).

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

4.1 緒言

光通信は、1990年代にLANへ普及し、2000年代にはスーパーコンピュータのラック間通信に適用された。2010年代には、ボード間通信が実用化されつつあるなど、光通信は、より微細な領域に適用されつつある。これらは全て、電気配線を代替する新規配線技術として提案されているが、これは、誘電体で構成される光配線が電気信号を伝播できないためである。一方、表面プラズモンは、金属表面の伝播が可能であるため、同一伝送線路を用いた電気信号と表面プラズモン信号の伝播可能性が期待される。

本研究では、プラズモニクインターコネクットの基盤技術の一つとして、電気バイアスされた金属導波路を介し表面プラズモン信号が伝播可能であることを実証する。

本章では、はじめに表面プラズモン導波路に印加したバイアス電圧と、検出器で得られる光強度信号との分離について検討した。続いて、表面プラズモン導波路に直流電流を印加し、導波路を伝播する表面プラズモンのコヒーレント性が保持されているかを検証した。

4.2 直接検波方式

本研究では、表面プラズモン信号の生成に、強度変調・直接検波 (IM-DD: Intensity-modulation/direct-detection) 方式[1]を用いた。IM-DD方式は、光ファイバ通信に用いられている最も標準的な変調復調方式であり、送信端は光の強度を変化させ、受信端では得られた光の強度信号を直接電気信号に変換するシンプルなシステムである。本方式は、光の位相や周波数を扱うコヒーレント検波方式と比較し、システムが単純でコストが安いといった利点を持ち、短距離通信においては、十分な受光感度を有している。そのため、インターコネクットの分野でも、まずはIM-DDが主流になると予測される。従って、本章では、強度変調した表面プラズモン信号を用いて、シリコンチップ上に作製した表面プラズモン導波路及び検出器による、表面プラズモン信号の伝播及び電氣的検出を確認した。

4.3 コヒーレント検波方式

コヒーレント検波方式は、IM-DD方式と比較し、システムが複雑になる一方で、波の位相や周波数を情報として取り扱うため、大容量な通信が可能となる。コヒーレント光通信を行うためには、伝播する波のコヒーレント性が重要となるが、本節では、導波路を伝播する表面プラズモンのコヒーレント性を評価するために用いた遅延自己ヘテロダイン法について述べる。

4.3.1 基本原理

コヒーレント通信では、波の位相や周波数を情報として取り扱う。受信端においては、信号光と局発光を混合させるヘテロダイン検波やホモダイン検波が用いられるが、IM-DD方式よりも受信レベルが6 dB以上低くても検出可能という利点がある一方で、局発光を安定させる技術が課題となっている[2]。以下に、2本のコヒーレント光を干渉させて得られる光ビート信号の原理について述べる。

信号光と局発光の電界振幅をそれぞれ E_{s0} , E_{r0} , 角周波数を ω_s , ω_r , 位相を ϕ_s , ϕ_r とすると、電界は以下のように表される。

$$E_s(t) = E_{s0} \cos(\omega_s t + \phi_s) \quad (4.1)$$

$$E_r(t) = E_{r0} \cos(\omega_r t + \phi_r) \quad (4.2)$$

光強度 $I(t)$ は、電界の和の二乗に比例するため、以下のように求まる。

$$I(t) \propto \frac{E_{s0}^2 + E_{r0}^2}{2} + \frac{1}{2} \left[E_{s0}^2 \cos\{2(\omega_s t + \phi_s)\} + E_{r0}^2 \cos\{2(\omega_r t + \phi_r)\} \right] \\ + E_{s0} E_{r0} \cos\{(\omega_s + \omega_r)t + (\phi_s + \phi_r)\} + E_{s0} E_{r0} \cos\{(\omega_s - \omega_r)t + (\phi_s - \phi_r)\} \quad (4.3)$$

式(4.3)の結果には、角周波数の2倍周波数 $2\omega_s$, $2\omega_r$, 和周波数 $\omega_s + \omega_r$, 差周波数 $\omega_s - \omega_r$ の成分が含まれていることが確認される。一般に、2倍周波数と和周波数は検出器の応答速度よりも非常に速く振動するため、現状の技術で扱うことのできる2つの光の差周波数を持つビート信号を取り出すこととなる。以下より、本原理を利用した遅延自己ヘテロダイン法について説明する。

4.3.2 遅延自己ヘテロダイン法

周波数多重方式や波長多重方式による通信を行うためには、コヒーレンス性の高いレーザ光源が必要になるが、そのために、発振スペクトルを高い分解能で測定する技術が必要となる。スペクトル線幅を測定する方法には、Fabry-Perot 干渉計を用いた方法があるが、10 MHz 程度の分解能しか得られていない。また、2つのレーザ光の干渉より得られるビートスペクトルから線幅を取得する光ヘテロダイン法は、信号光に近い波長で、かつ周波数安定化された局発光が必要となるという欠点がある。一方で、単一光源からの光を分波して干渉させる遅延自己ヘテロダイン法[3]は、周波数安定化された局発光を必要とせず、線幅を RF(radio frequency)スペクトラムアナライザ(以下、RF スペアナ)上で簡単に見積もる事ができるという利点がある。

図 4.1 に遅延自己ヘテロダイン法の概略図を示す。レーザからの出力光は、ハーフミラーなどを通じて2つの光路に分波される。Branch 1 を通過した光は遅延ファイバにより時間 t_d だけ遅延される。一方、Branch 2 を通過した光は、周波数シフタにより、角周波数 Ω だけ周波数シフトされる。

この場合、二つの光が干渉して得られるビート信号のパワースペクトル $S(\omega)$ は以下の式で与えられる[4].

$$S(\omega) = \exp\left(-2\frac{t_d}{\tau_c}\right)\delta(\omega - \Omega) + \frac{2/\tau_c}{(\omega - \Omega)^2 + (2/\tau_c)^2} \left[1 - \exp\left(-2\frac{t_d}{\tau_c}\right) \cdot \left\{ \cos(\omega - \Omega)t_d + 2\frac{t_d}{\tau_c} \frac{\sin(\omega - \Omega)t_d}{(\omega - \Omega)t_d} \right\} \right] \quad (4.4)$$

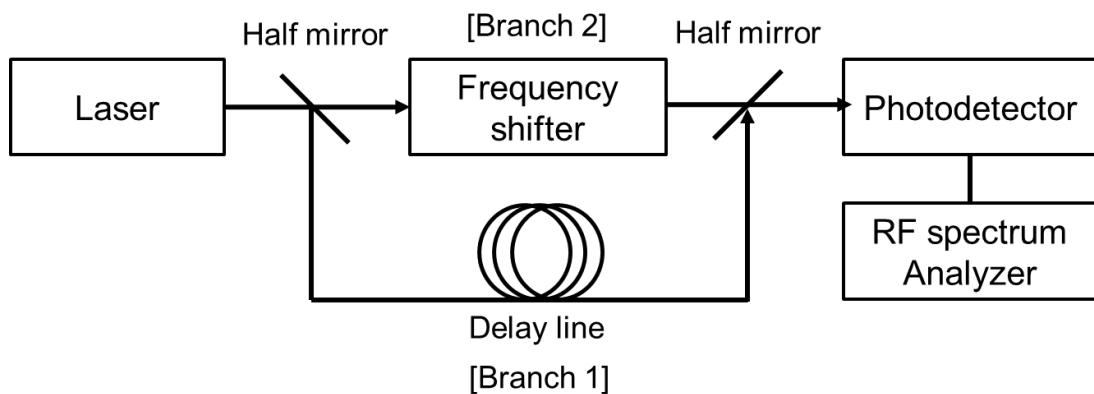


図 4.1 遅延自己ヘテロダイン法の概略図

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

ここで ω はレーザの中心角周波数, τ_c はレーザのコヒーレンス時間, t_d は遅延時間を表す. τ_c は, レーザのスペクトルの半値全幅 $\Delta\nu$ を用いて, 以下の式で表される.

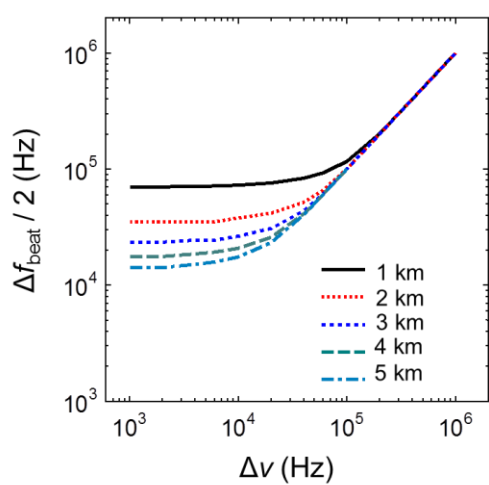
$$\Delta\nu = \frac{1}{\pi\tau_c} \quad (4.5)$$

遅延時間 t_d が, コヒーレンス時間 τ_c よりも十分に長い場合は, 式(4.4)中の \exp の項が小さくなり, ビートスペクトルは, 以下の式で与えられる.

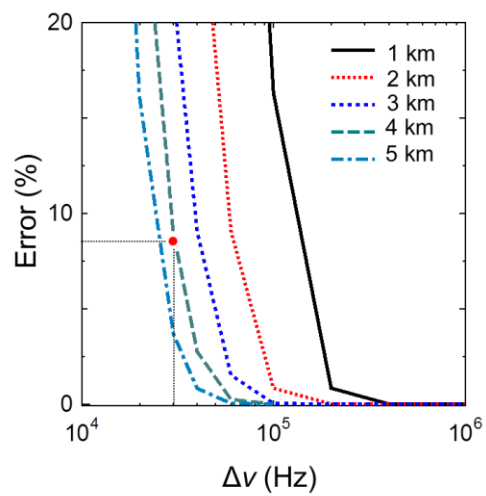
$$S(\omega) = \frac{2\pi\Delta\nu}{(\omega - \Omega)^2 + (2\pi\Delta\nu)^2} \quad (4.6)$$

式(4.6)は, 半値半幅 $2\pi\Delta\nu$ を持つローレンツ型の関数を表している. 即ち, 光源のスペクトル線幅の 2 倍となる半値全幅がビートスペクトルで得られることが分かる. 図 4.2(a)に, 式(4.4)より求めたレーザの半値全幅 $\Delta\nu$ とビートスペクトルの半値全幅 Δf_{beat} の関係を各遅延ファイバ長について示す. ここで, 図 4.24(a)の縦軸は, ビートスペクトルの半値全幅は, レーザの半値全幅の 2 倍で与えられることから, $\Delta f_{\text{beat}}/2$ としている. 遅延時間は, 遅延光ファイバのコアの屈折率を $n = 1.468$ として, $t_d = nL/c$ として計算した(c は光速). 図 4.2 (b)には, 図 4.2(a)の計算より得られた誤差率を示す. 遅延時間が長くなる程, 誤差率が小さくなり, より狭い半値全幅を精度よく評価できることが分かる. 本研究では, レーザの半値全幅が 30 kHz の場合, 誤差率が 10%未満で得られる 4 km を遅延ファイバ長として選定した.

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発



(a) $\Delta\nu$ と Δf_{beat} の関係



(b) $\Delta\nu$ と誤差率の関係

図 4.2 遅延ファイバ長の設計

4.4 表面プラズモン導波路-検出器間における表面プラズモン信号とバイアス電圧の分離

本節では、表面プラズモン導波路-検出器間に分離溝を設ける事で、バイアス電圧と表面プラズモン信号の分離について検討した。はじめに、導波路終端における表面プラズモンの散乱光分布を解析し、分離溝が存在する場合でも表面プラズモン信号を検出可能となる構造を確認した。続いて、シリコンプロセスによるデバイス作製を行い、作製したデバイスを用いて、強度変調された表面プラズモン信号が、分離溝を介し検出できることを確認した。

4.4.1 散乱光の解析

図 4.3 に作製したデバイスの解析モデルを示す。回折格子に波長 1550 nm の TM 偏波の光を入射し、air/Au 界面に表面プラズモンを励起する。導波路端部に伝わった表面プラズモンは、散乱光として放射されるが、その一部は分離溝を介して検出器となる Au/Si 界面で結合する。光電流の検出可能性は、図中の観測線で光強度を積分することにより確認した。表 4.1 に解析条件を、図 4.4 に得られた積分光強度の分離幅依存性を示す。図 4.4 に示す結果より、導波路終端から数 μm 離れた検出器でも光電流が検出されることが予測され、分離溝を介した表面プラズモン信号の伝播の可能性を確認した。また、図 4.5 に、導波路終端付近で得られた光強度分布を示す。得られた光強度分布より、散乱光はある一定の角度に放射されるのではなく、放物線のような放射パターンを描いていることが確認された。ここでは、この放射パターンが光電流の検出に寄与していると考え、放物線状の放射パターンの原因を考察した。

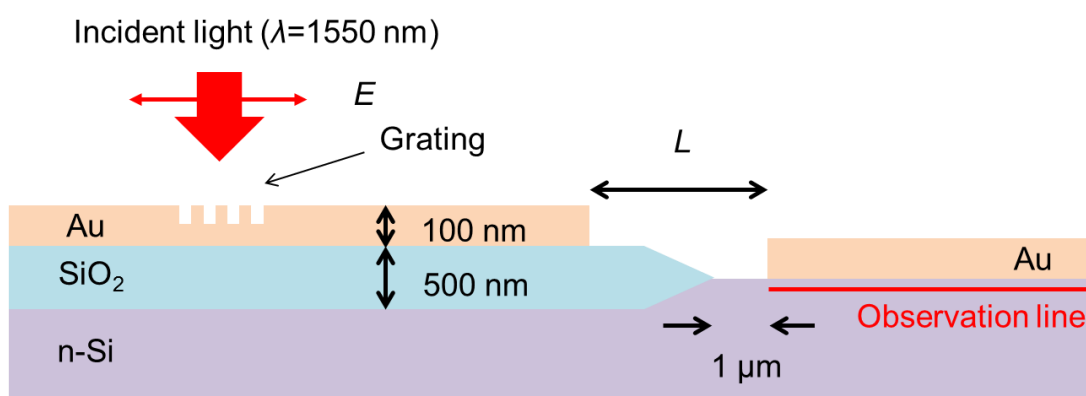


図 4.3 導波路-検出器分離デバイスの解析モデル

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

表 4.1 解析条件

基本設定	セルサイズ 境界条件	$dx = dy = dz = 12.5 \text{ nm}$ x: PML, y: PBC, z: PML
光源設定	波長 偏光方向 波形分布	1550 nm x 平面波
屈折率[5, 6, 7]	air SiO ₂ Si Au	1.000 1.444 3.477 0.55 + i11.5

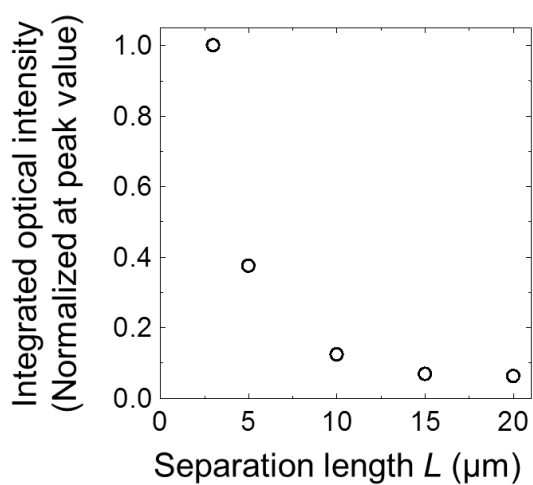


図 4.4 検出器で得られる積分光強度の分離幅依存性

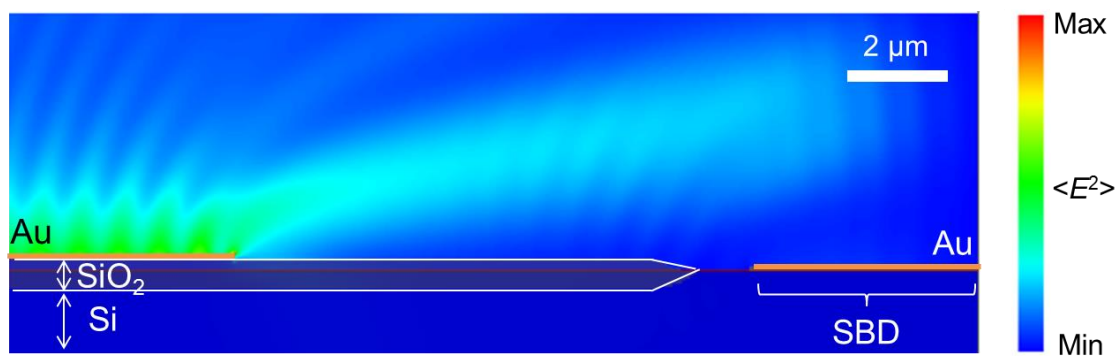


図 4.5 導波路終端における散乱光分布

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

回折格子により得られる回折パターンは、透過波とスリットで生じる回折波との干渉縞で表すことができる[8]。従って、本検討でははじめに、導波路終端で得られる電界強度分布[図 4.6(a)]を取得し、導波路に回り込む回折波を確認した。ただし、本解析では、回折波の確認を容易にするために、Au 膜厚を $1\ \mu\text{m}$ 以上に厚くしている。次に、導波路終端で発生する回折波を取得するための準備として、透過波を仮定した電界強度分布[図 4.6(b)]を求めた。これは、導波路終端の影響を受けずに直進する波を仮定している。続いて、導波路終端で生じる回折波のみを抽出するために、導波路終端の電界強度分布[図 4.6(a)]と、透過波として得られた電界強度分布[図 4.6(b)]の差分を取得した。得られた電界強度分布は、図 4.6(c)のようになり、導波路終端に点光源が配置されたような振る舞いが確認された。即ち、図 4.6(a)の散乱光は、水平方向に伝播を続ける透過波と導波路終端に仮定される点光源が発する光の干渉縞として描ける可能性が確認された。続いて、透過波の持つ電界と点光源が発する光（回折波）の電界との位相差を求めた。図 4.7 に、導波路上より水平に続く観測線で得られた電界強度の位置依存性を示す。実線が図 4.6(a)に示す導波路終端で得られた電界、破線が図 4.6(c)に示す透過波との差分を取得した電界をそれぞれ表している。図 4.7 に示す結果より、透過波と回折波の持つ電界の位相は、逆位相となっていることが確認された。

以上の解析より、導波路終端で得られた放射パターンは、導波路終端を回折格子のように考え、その透過波と回折波の干渉縞で近似できる可能性が確認された。

続いて、上述した可能性を検証するために、図 4.8(a)に示す点光源モデルを構築し、透過波と回折波の干渉縞を取得した。 S_1 は表面プラズモンの電界及び図 4.6(b)に対応する透過波の電界を表す光源であり、導波路終端から $50\ \mu\text{m}$ 離れた位置に設定した。 S_2 は図 4.6(c)で得られた回折光の電界を表し、 S_1 の電界が到達したとき、逆位相の電界を放出する。これは、図 4.7 で得られた結果を反映した。さらに、基板からの反射を考慮した S_3 を、 S_2 の発した電界が基板に到達した場合に逆位相の光を発する S_3 を追加した。反射光が逆位相となる原因は、界面への垂直入射を仮定した電界反射率 r の式[9]より導かれる。

$$r = \frac{n_1 - n_2}{n_1 + n_2} \quad (4.7)$$

ここで n_1 は入射側の屈折率、 n_2 は透過側の屈折率を示す。 $n_1 < n_2$ の場合（現在のモデルでは、air/Au 界面を伝わる表面プラズモンの実効屈折率 $n_1 = 1.004$ と Si の屈折率 $n_2 = 3.476$ より、 r が負となり、逆位相の電界が反射される。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

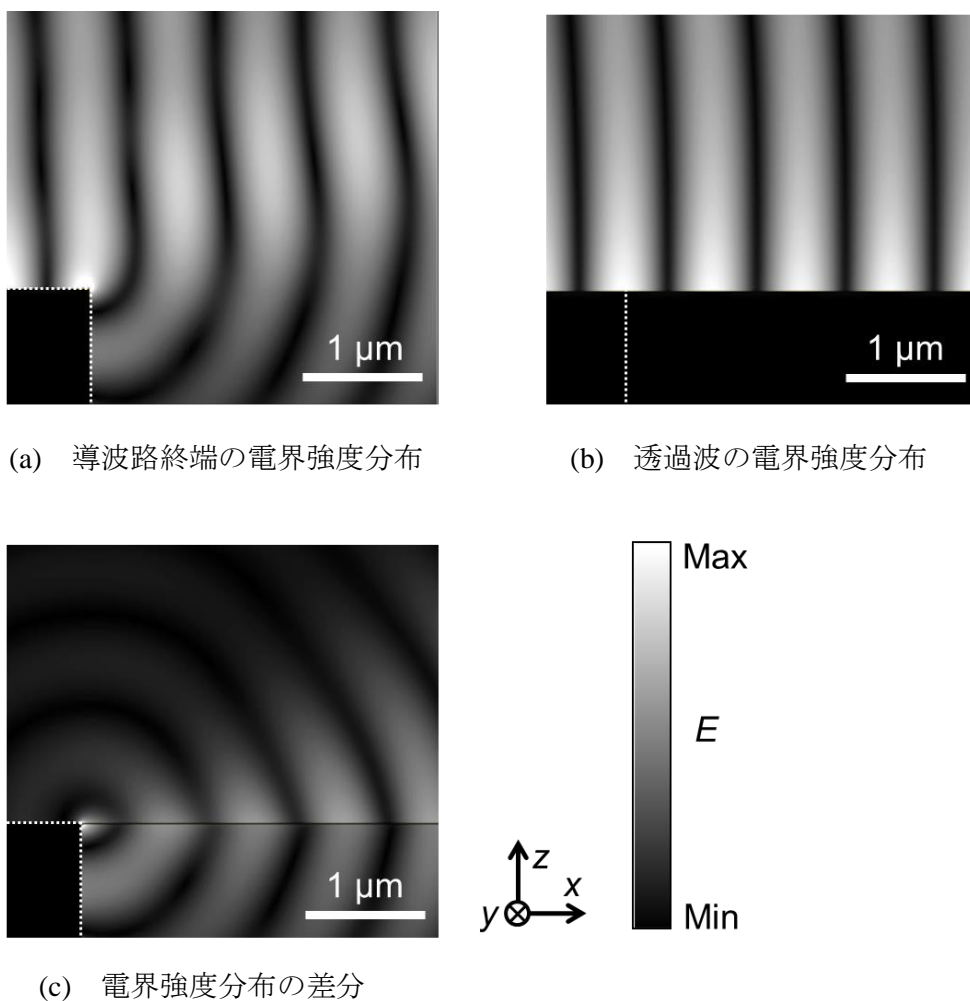


図 4.6 導波路終端における電磁界解析結果

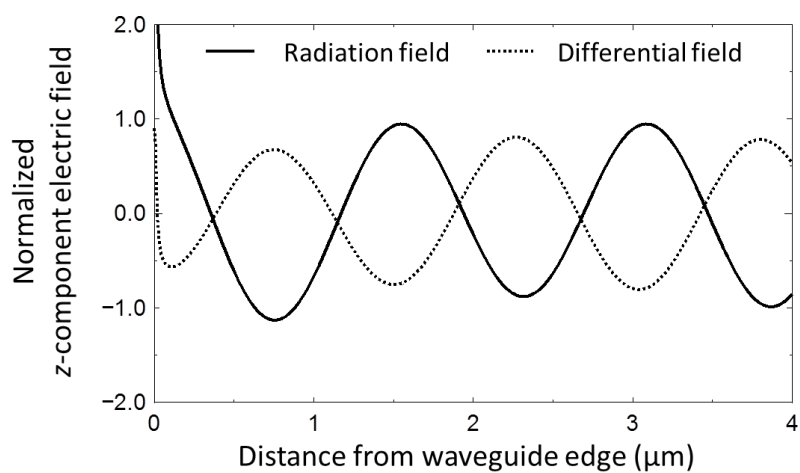


図 4.7 導波路終端からの電界の距離依存性

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

以上の説明を式でまとめると以下ようになる。

$$I \propto \int_0^T |E_1(r_1, t) + E_2(r_2, t) + E_3(r_3, t)|^2 dt \quad (4.8)$$

$$E_n = E_{0n} \exp\{j(2\pi/T + kr_n - \phi_n)\} \quad (n=1, 2, 3) \quad (4.9)$$

ここで、 I は干渉縞の光強度、 E_1, E_2, E_3 は点光源 S_1, S_2, S_3 が放出する電界、 E_{0n} は電界の係数、 T は周期、 k は波数、 ϕ_n は位相差を表している。上式を元に干渉縞を描画するプログラムを作成した。得られた計算結果を電磁界解析結果と合わせて、図 4.8(b)-(g)に示す。図 4.8(b)-(d)は有限差分領域法による解析結果、図 4.8(e)-(g)は、3光源モデルにより得られた結果を示している。各膜厚において、3光源モデルにより得られた干渉縞は、電磁界解析結果と非常に近い散乱光分布を得ることができた。以上の結果より、導波路終端からの散乱パターンは、点光源を用いた干渉縞による近似が行えることが確認された。本結果は、今後の散乱光を用いるデバイス設計に利用できるものと考えられる。

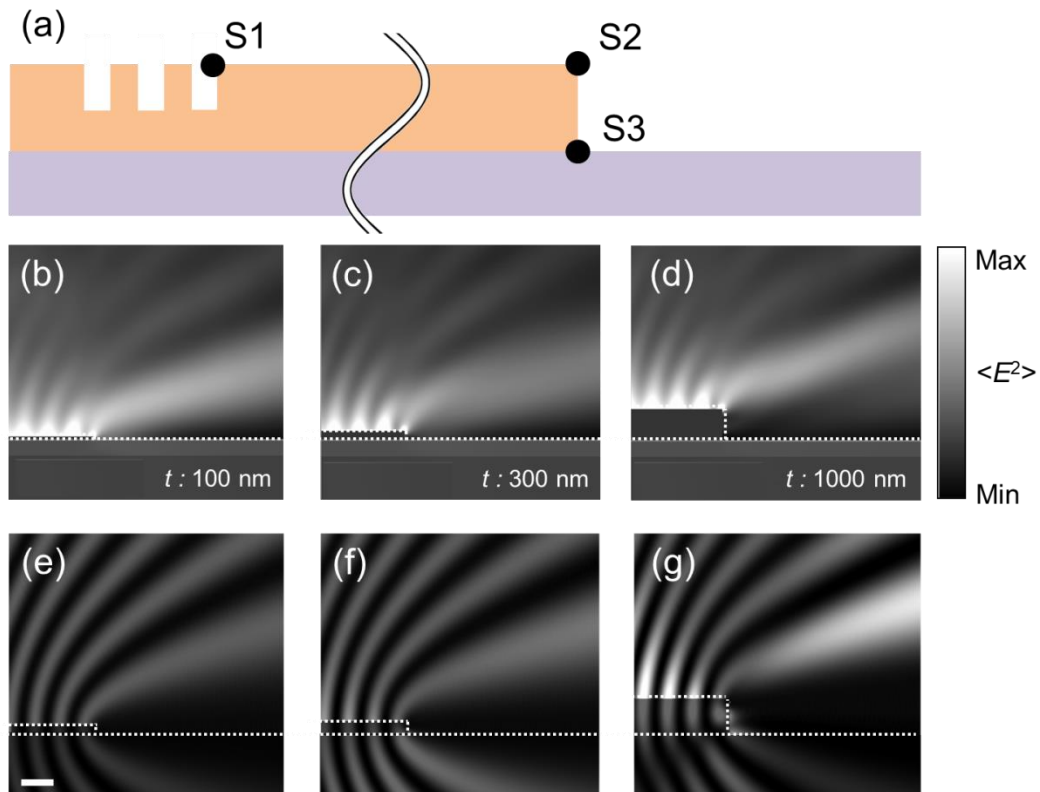


図 4.8 3光源モデルと解析結果

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

4.4.2 素子の作製

本デバイスの加工も図 3.21 に示すレイアウト上に行った。従って、主な作製プロセスは付録 B を参照されたい。SiO₂ 上に表面プラズモン励起部を FIB 加工により作製した。導波路-検出器間に作製した分離溝は、幅 3-20 μm とした。図 4.9 に作製したデバイスの SEM 像を示す。励起部と分離溝の間隔は回折格子からの散乱光の影響を除くために、100 μm 隔てている。

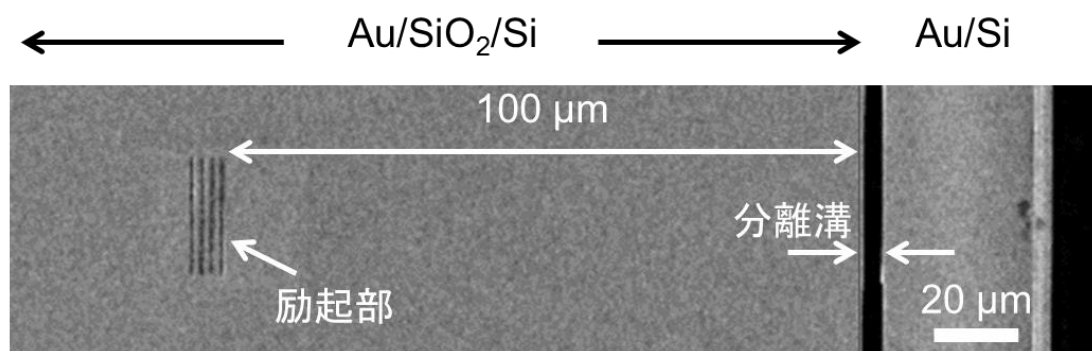


図 4.9 デバイスの SEM 像

4.4.3 表面プラズモンの伝播特性

図 4.10 に示す実験系を構築し、光電流の偏光角依存性を評価した。分離幅が 10 μm の場合に得られた偏光角依存性を図 4.11 に示す。図 4.11 に示すように、明確な偏光角依存性を得ることができ、表面プラズモンに起因する光電流が得られていることが確認された。続いて、入射光を TM 偏波とし、分離幅を 3~20 μm まで変化させた場合の光電流を取得した。得られた実験結果を図 4.12 に黒丸で、電磁界解析で得られた結果(図 4.4)を白丸で示す。解析結果と同様の傾向を得ることができ、導波路端からの散乱光に起因した光電流が得られていることが確認された。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

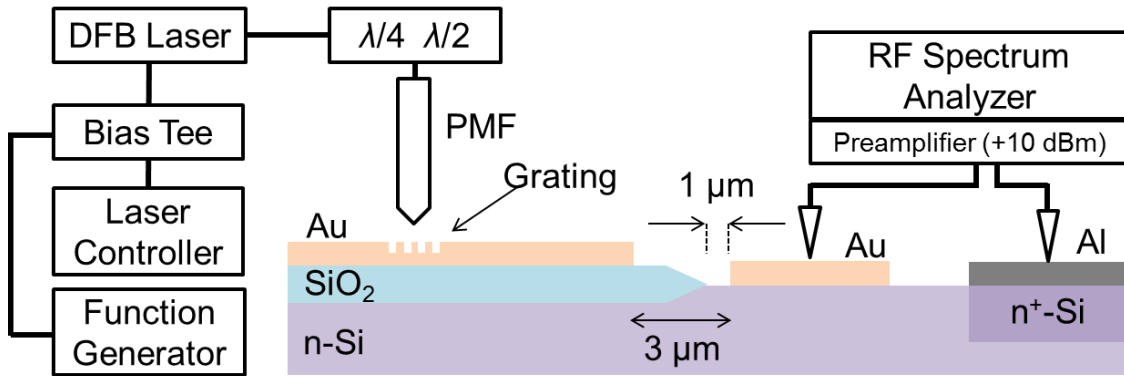


図 4.10 光応答特性評価に用いた実験系

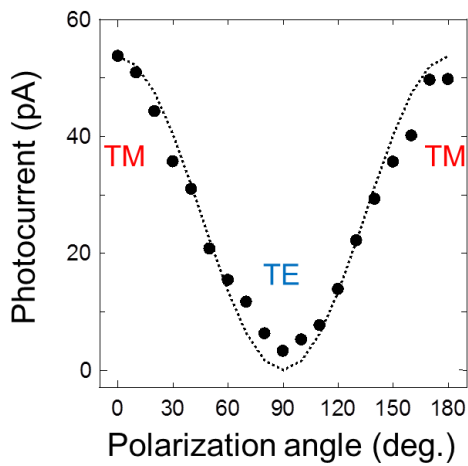


図 4.11 偏光角依存性

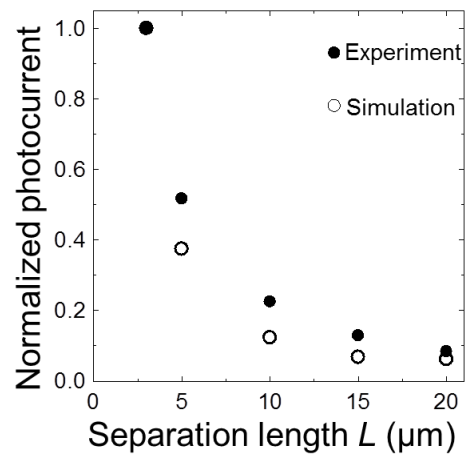


図 4.12 分離幅依存性

続いて、表面プラズモンに 10 MHz の強度変調を与え、光強度信号の伝播を確認した。図 4.13 に使用した実験系を示す。変調信号は、バイアスティーを用いて入力光源の分布帰還型(DFB: Distributed feedback)レーザに与えた。TM 偏波の光を回折格子に入射し、RF スペアナ（分解能帯域幅：1 Hz，ビデオ帯域幅：1 Hz）で得られる電気信号を観察した。RF スペアナの前には 10 dBm のプリアンプを挿入した。図 4.14(a) に 10 MHz の強度変調光を回折格子へ入射したときの RF スペアナで得られたスペクトルを示す。直接変調で与えた 10 MHz 付近に信号が得られていることが確認された。一方、入射光を回折格子から外すと図 4.14(b) に示すように、信号は観察されなくなり、表面プラズモンを介した強度変調信号の伝播が確認された。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

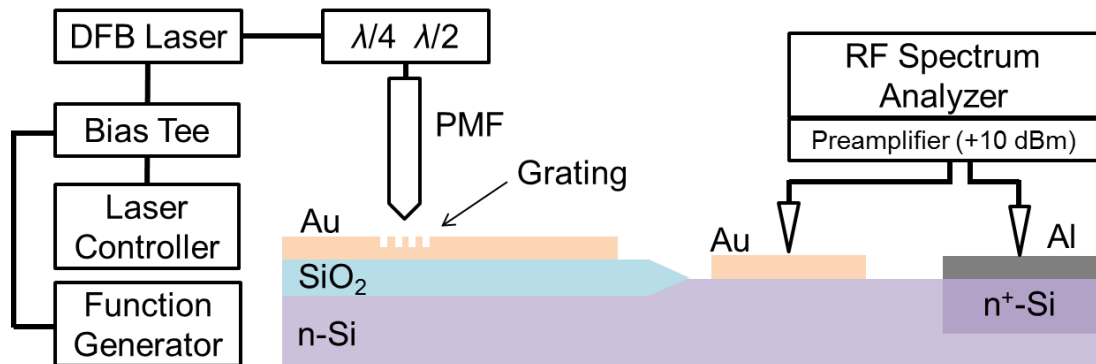


図 4.13 変調信号検出評価に用いた実験系

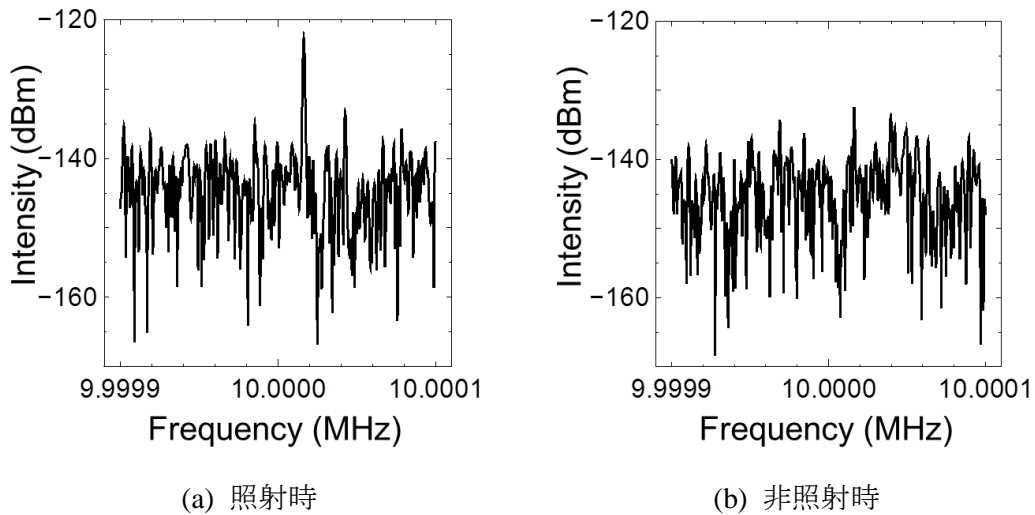


図 4.14 RF スペアナの出力

最後に、導波路-検出器間、導波路-基板間に電圧を印加し、電気バイアスを分離しつつ、光電流が取得できるか評価した。図 4.15 にバイアス電圧の印加及び光電流の検出に用いた実験系を示す。入射光は、図 4.10 に示した実験系と同一のものを用い、分離幅は $3 \mu\text{m}$ としている。図 4.16 に得られた光電流の印加電圧依存性を示す。入射光強度 10 mW の光を入射した際に得られた光電流を黒丸で、入射光のない状態で得られた結果を白丸でプロットしている。光を入射しない場合に得られた光電流は 5 pA 未満であり、MOS 構造となっている導波路に電圧を印加しても、分離溝や酸化膜を介して、光電流に影響を与える程の電流は流れない事が確認された。

以上の結果より、表面プラズモン導波路に印加したバイアス電圧が、導波路-検出器間に設けた分離溝により電氣的に分離される一方で、表面プラズモン信号の伝播及びバイアス電圧に依存しない電氣的検出が可能であることが確認された。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

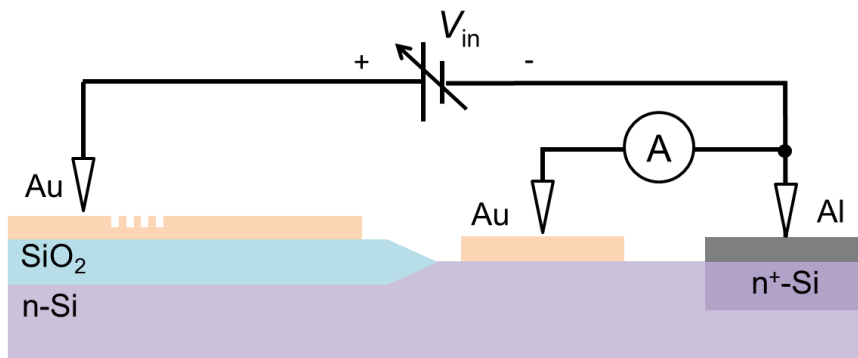


図 4.14 バイアス電圧の印加に用いた実験系

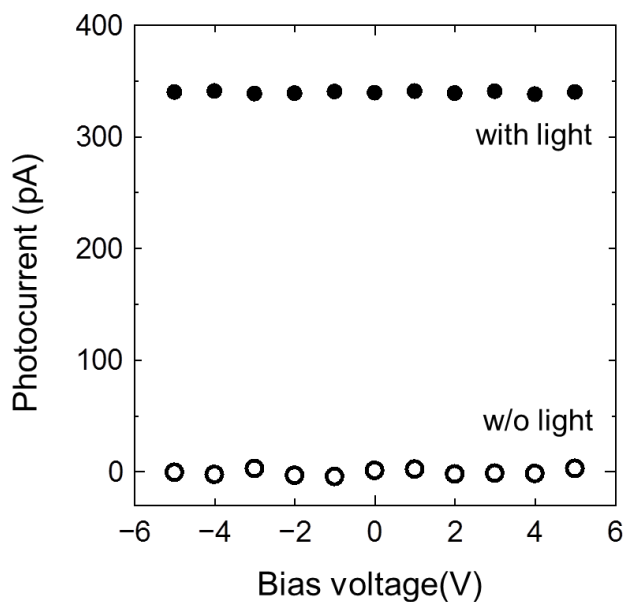


図 4.15 分離溝を介して得られた光電流の印加電圧依存性

4.5 表面プラズモン導波路を介した表面プラズモン信号の伝播とバイアス電流の供給

本節では、金属導波路上を伝播する表面プラズモン信号が、導波路に流入する電流密度に依存せず伝播できる可能性について検討する。導波路として、金属薄膜導波路及び DLSP 導波路を選択し、電流を印加した際のコヒーレント性の評価を行った。はじめに、電磁界解析による導波路設計を行い、その後、設計に基づいたデバイス作製を行った。コヒーレント性の評価は、遅延自己ヘテロダイナミクス法を用い、ビート信号の中心周波数及び半値全幅を評価することにより行った。

4.5.1 素子の設計

(a) DLSP 導波路の設計

DLSP 導波路は、金属薄膜に堆積させる誘電体層の膜厚により、その伝播特性を制御できる。実験を行う場合の導波路は、シングルモードで比較的伝播損失の小さい表面プラズモンを扱うことが望ましいため、電磁界解析及び第 2 章で導出した分散関係式を用いる事で、伝播モードの解析を行った。はじめに、電磁界解析結果について述べる。表 4.2 に解析条件を、図 4.17(a)に解析モデルを示す。表面プラズモンを Au/SiO₂ 界面に励起し、SiO₂ 膜厚 t を変化させ、光強度分布を取得した。図 4.17(b)に膜厚 650 nm 及び 800 nm の際に得られた光強度分布を示す。膜厚 650 nm では、Au/SiO₂ 界面に光強度の単一ピークが観測されるシングルモードの伝播が確認されたが、800 nm では、周期的に光強度が変化する干渉縞が得られた。これは、高次のモードが励起されているためと考えられる。次に、電界強度分布[図 4.17(c)]を取得し、導波路を伝わる電界の周期から表面プラズモンの実効屈折率を、電界強度の距離依存性から伝播距離を算出した。また、膜厚 800 nm の導波路の電界強度分布からは、図 4.18 に示すような高次の伝播モードが観測された。図 4.19 に表面プラズモンの実効屈折率と伝播距離の SiO₂ 膜厚依存性をプロットで示す。実効屈折率は SiO₂ 膜厚とともに増加する傾向が確認された。伝播距離は、誘電体薄膜がない場合では、air/Au 界面を伝わる表面プラズモンの伝播距離(約 340 μm)に近い値が得られ、膜厚 300 nm で最小値 (36 μm) をとる結果となった。300 nm より厚い膜厚では、伝播距離の増加する傾向が確認された。この現象は、誘電体層への光閉

表 4.2 DLSP 導波路解析条件

基本設定	セルサイズ 境界条件	$dx = dy = dz = 10 \text{ nm}$ x: PML, y: PBC, z: PML
光源設定	波長 偏光方向 波形分布	1550 nm z 平面波
屈折率[5, 6]	air SiO ₂ Au	1.000 1.444 $0.55 + i11.5$

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

じ込めと関連させ、以下のように、定性的に説明されている[5]. ①膜厚が薄くなるにつれて、誘電体層に光強度が集中するため、金属部への浸み出しが多くなり、損失の増大につながる. ②しかし、誘電体層があまりに薄い場合には、光が閉じ込められなくなり、表面プラズモンの伝播特性は、air/metal 界面の値に近づく. 以上の解析より、シングルモード、かつ伝播距離の長い表面プラズモンを得るためには、 SiO_2 膜厚は 300 nm より薄いか、高次モードが励起される 800 nm 以下の値が望ましいと考えられる.

また、高次モードの現れる膜厚は、表面プラズモン導波路の分散関係式を解くことによっても、求めることができる[10, 11]. そのため、高次モードが現れる膜厚を、第2章で導出した DLSP 導波路の分散関係式(2.23)のより算出した. 図 4.19 中に、得られた実効屈折率の膜厚依存性を実線で示す. 計算結果は、電磁界解析で得られた結果とよく一致し、また、膜厚 750 nm 以上で高次モードが励起される結果が導かれた. そのため、今回のデバイスでは、最も長い伝播距離が得られる誘電体薄膜のない金属薄膜導波路と、シングルモードで導波可能な膜厚 600 nm を有する DLSP 導波路の作製を行った.

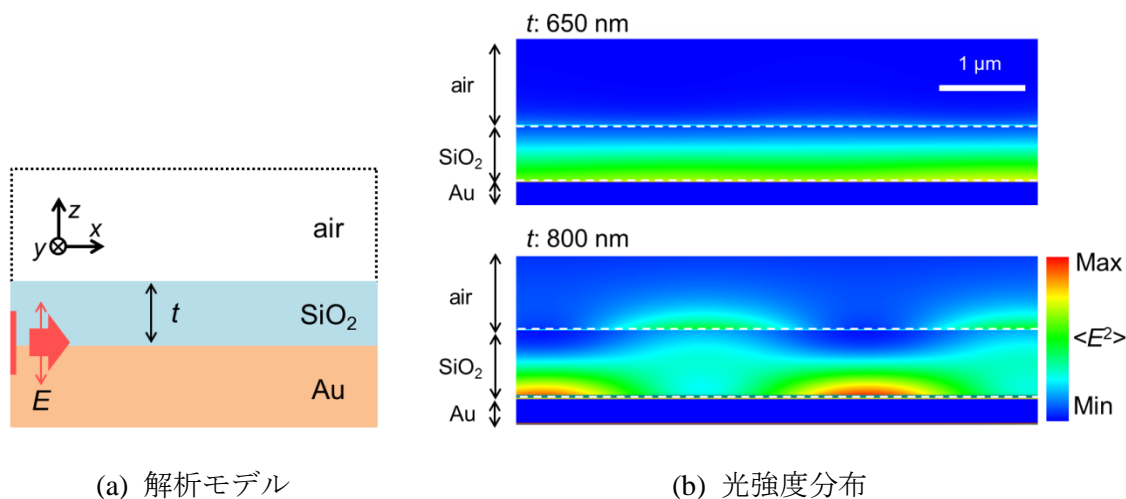


図 4.17 DLSP 導波路の電磁界解析結果

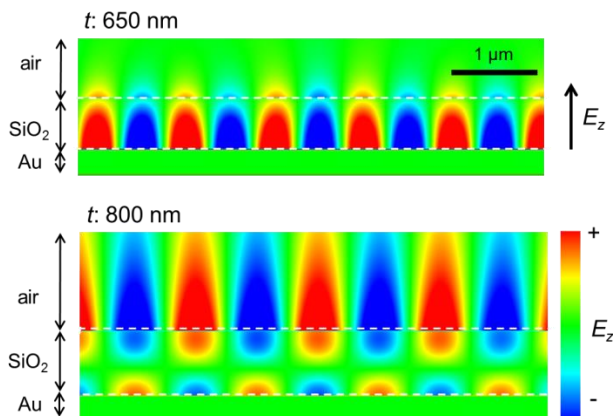


図 4.18 DLSP 導波路中の電界強度分布

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

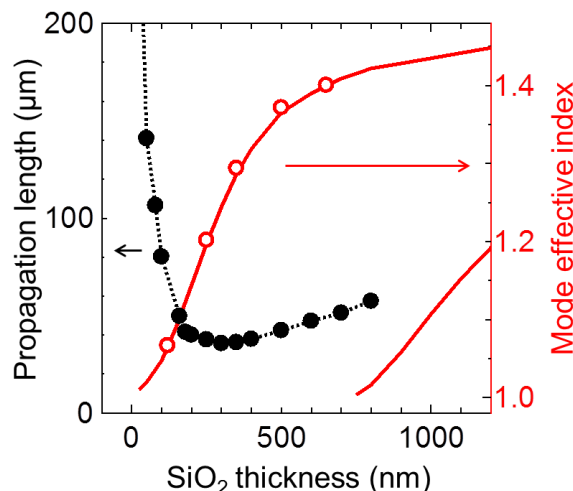


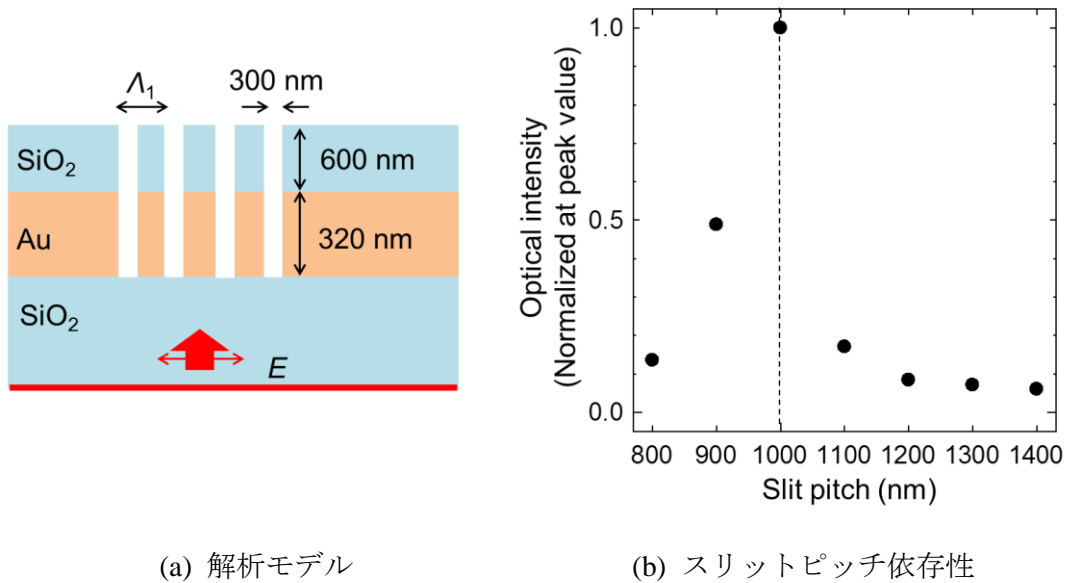
図 4.19 DLSP 導波路の数値解析結果

(b) 励起部及び散乱部の設計

本実験では、表面プラズモンのコヒーレント性を評価するために、導波路を伝播した表面プラズモンの散乱光を取得する。前節までに示した実験系では、光入射と取り込みファイバの近接が困難であったため、基板裏面から光を入射し、表面プラズモンを励起する実験系を用いた (4.5.3 項で詳説)。表面プラズモンの励起部及び散乱部にはマルチスリット型の回折格子を用いたが、散乱部は、表面プラズモンを基板表面に散乱させる構造とした。そのため、励起部及び散乱部のそれぞれの回折格子の設計が必要となる。当研究室の先行研究では、石英基板上の金属薄膜導波路に形成する回折格子 (励起部、散乱部) の最適設計が繰り返し行われてきた [12-14]。Au 膜厚 320 nm の金属薄膜導波路上に形成する回折格子の最適値として、励起部ではスリットピッチ 1510 nm, スリット幅 170 nm, 散乱部 (スリット深さ 160 nm の場合) では、スリットピッチ 1550 nm, スリット幅 700 nm, が得られている [15]。従って、金属薄膜導波路では上述の値を使用し、以下より、DLSP 導波路上の回折格子の設計について記述する。

はじめに、励起部の最適スリットピッチを求めた。励起部の解析モデルを図 4.20(a) に示す。スリット幅 300 nm, スリットピッチ A_1 , スリット数を 10 個とした回折格子に裏面より波長 1550 nm の TM 偏波の光を入射した。最適スリットピッチの評価は、スリット端から 5 μm 離れた位置で得られる光強度を取得して行った。図 4.20(b) に得られた光強度の依存性を示す。スリットピッチが 1000 nm のときに最も強い光強度が得られている。この結果は、 SiO_2 膜厚が 600 nm の場合に DLSP が持つ波長が約 1100 nm であることから、表面プラズモンの波長と最適スリットピッチが近い値を持つ、という第 3 章で得られた結果とも一致している。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発



(a) 解析モデル

(b) スリットピッチ依存性

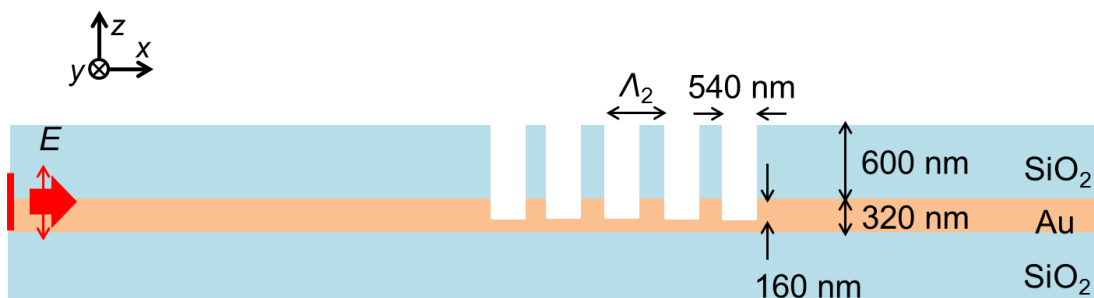
図 4.20 DLSP 導波路上の励起部設計

続いて、散乱部の最適スリットピッチを求めた。散乱光を取得する光ファイバは、散乱部に垂直に設置するため、ここでの最適スリットピッチとは、表面プラズモンの散乱光が、基板垂直方向に得られるスリットピッチを指す。散乱部の解析モデルを図 4.21(a) に示す。スリット幅 540 nm, スリットピッチ Λ_2 , スリット数 5 個とした回折格子に表面プラズモンを伝播させ、散乱光分布のスリットピッチ依存性を解析した。図 4.21(b) に得られた散乱光強度分布を示す。また、図 4.21(c) に、光強度分布より見積もられた散乱角度のスリットピッチ依存性を示す。基板垂直方向に近い散乱光は、スリットピッチが 1100-1200 nm の場合に得られた。スリットピッチが 1100 nm より短い場合は、表面プラズモンの入射側に傾斜した散乱光が得られ、スリットピッチが 1100 nm より長い場合は、表面プラズモンの伝播方向に傾斜した散乱光が得られた。回折格子を用いた伝播光と表面プラズモンの結合条件は、式(2.15)で表すことができる。従って、ここでは、表面プラズモンが結合する伝播光の角度も式(2.15)から算出されると考え、電磁界解析結果との比較を行った。 k_0 を伝播光の波数、 k_{sp} を表面プラズモンの波数とすると、散乱角度 θ は、式(2.15)を変形し、以下の式で与えられる。

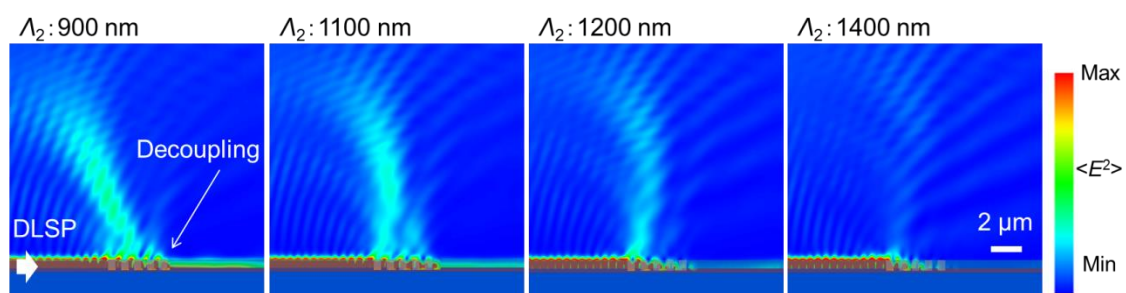
$$\theta = \sin^{-1} \left(\frac{k_{sp} - 2\pi / \Lambda_2}{k_0} \right) \quad (4.10)$$

得られた結果を図 4.20(c) に破線で表しているが、電磁界解析結果と近い値が得られていることが確認された。以上の解析より、基板垂直方向に散乱光を発生させるために、スリットピッチ 1100 nm, スリット幅 540 nm の回折格子を、DLSP 導波路に形成する散乱部の設計値とした。

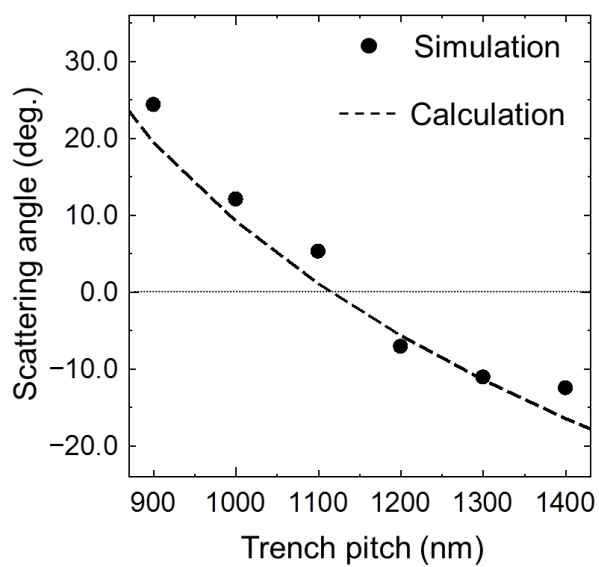
4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発



(a) 散乱部解析モデル



(b) 光強度分布



(c) スリットピッチ依存性

図 4.21 DLSP 導波路上の散乱部の設計

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

4.5.2 素子の作製

4.5.1 節に記述した設計に基づき、シリコンプロセスを用いてデバイスの作製を行った。表 4.3 に DLSP 導波路の作製プロセスを示す。石英基板を有機洗浄し、蒸着装置により Au を成膜した。金薄膜上の SiO₂ 層は、スパッタリングにより成膜した。その後、FIB 装置を用いて、導波路、電極パッド、励起部、散乱部の加工を行った。また、SiO₂ 層を成膜しない金属薄膜導波路の場合は、スパッタのプロセスを省き、FIB 加工の条件を表 4.4 のように設定した。

表 4.3 DLSP 導波路の作製プロセス

Step	Conditions		Time	Specs
Cleaning	Acetone IPA DIW (Over flow) N2 dry		5 min 5 min 10 min	
Au evaporation	Evaporation rate: 0.5 nm/s Vacuum: 1.3×10^{-4} Pa Purity of gold: 99.99%		10min 40sec	Thickness: 320 nm
SiO ₂ sputtering	Vacuum: 1.4×10^{-4} Pa Process vacuum: 0.5 Pa Ar flow: 35.0 sccm		2hour 18 min	Thickness: 600 nm
FIB milling	Waveguide and pad	Ion accelerating voltage: 30.0 kV Beam current: 7275.39 pA Image scale: 800 μ m Depth: 0.7 μ m	3hour 49min 32sec	Waveguide width: 20 μ m
	Coupling grating	Ion accelerating voltage: 30.0 kV Beam current: 98.63 pA Image scale: 15 μ m Depth: 0.5 μ m	3min 14sec	Slit pitch: 1000 nm Slit width: 300 nm
	Decoupling grating	Ion accelerating voltage: 30.0 kV Beam current: 98.63 pA Image scale: 24 μ m Depth: 0.7 μ m	2min 2sec	Trench pitch: 1100 nm Trench width: 540 nm

表 4.4 金属薄膜導波路の FIB 加工条件

FIB milling	Waveguide and pad	Ion accelerating voltage: 30.0 kV Beam current: 7275.39 pA Image scale: 800 μ m Depth: 0.07 μ m	1hour 4min 21sec	Waveguide width: 20 μ m
	Coupling grating	Ion accelerating voltage: 30.0 kV Beam current: 98.63 pA Image scale: 15 μ m Depth: 0.1 μ m	3min 14sec	Slit pitch: 1510 nm Slit width: 170 nm
	Decoupling grating	Ion accelerating voltage: 30.0 kV Beam current: 98.63 pA Image scale: 24 μ m Depth: 0.008 μ m	2min 2sec	Trench pitch: 1550 nm Trench width: 700 nm

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

図 4.22(a), (b)に作製した金属薄膜導波路及び DLSP 導波路の光学顕微鏡像をそれぞれ示す. 何れのデバイスも導波路幅を $20\ \mu\text{m}$, 励起部-散乱部間距離を $100\ \mu\text{m}$, 電極パッドのサイズを $150\ \mu\text{m}\times 150\ \mu\text{m}$ とした. ただし, DLSP 導波路の場合は, プロセスの過程で電極上に SiO_2 が堆積するため, FIB 加工で電極を露出させた. 図 4.23, 4.24 に金属薄膜導波路及び DLSP 導波路上に形成された励起部及び散乱部の SEM 像を示す. 表 4.3, 4.4 で示した設計値と比較すると, 最大 7% の誤差率で構造が形成できていることが確認された.

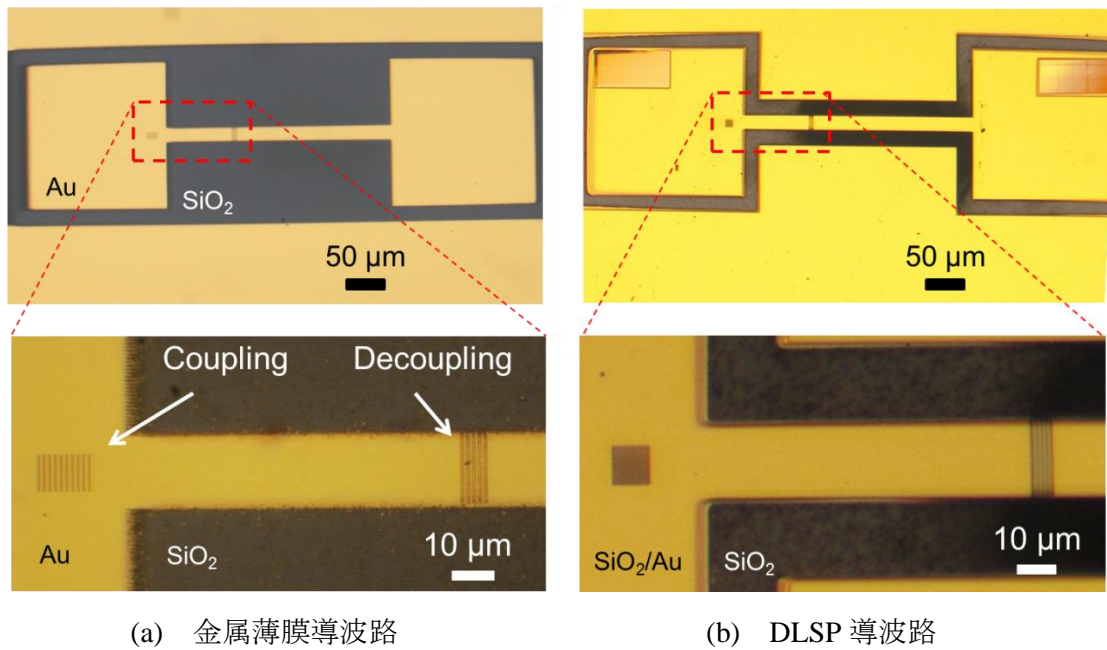


図 4.22 デバイスの光学顕微鏡像

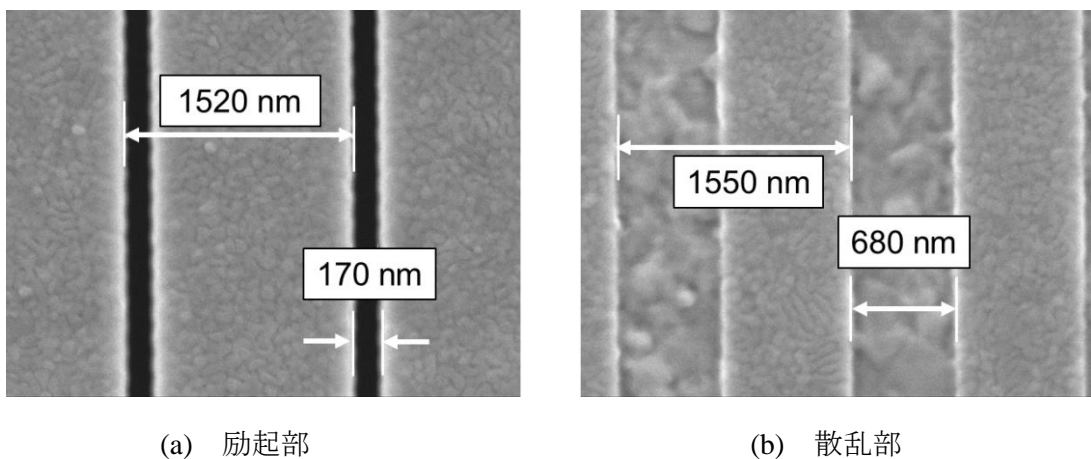
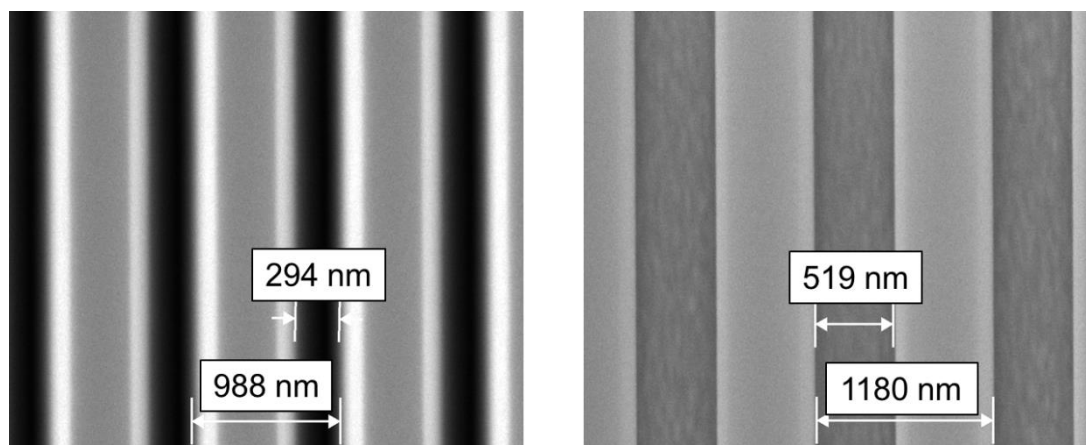


図 4.23 金属薄膜導波路上の励起部及び散乱部の SEM 像

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発



(a) 励起部

(b) 散乱部

図 4.24 DLSP 導波路上の励起部及び散乱部の SEM 像

4.5.3 表面プラズモンの伝播特性

(a) 偏光角依存性

まず、散乱部より得られる散乱光強度の偏光角依存性を取得し、その後、表面プラズモンの変調信号の検出を確認した。図 4.25 に用いた実験系を示す。波長可変光源（レーザー線幅：30 kHz 以下）から出力される光は、カップラを介して分波される。一方は 100 MHz の周波数シフタを介して、再度カップラに導かれる。もう一方の光は偏波コントローラにより直線偏光とし、デバイスの励起部に TM 偏波で入射される。入射光の偏光角は、フォトダイオード(PD1)で光電流値を観測することにより調整する。散乱部上方に配置した先球ファイバより取得された散乱光は、遅延ファイバを通じて、周波数シフトされたもう一方の光と合波される。合波された光はフォトダイオードにより検出され、その電氣的な出力は、RF スペアナ（分解能帯域幅：1 kHz，ビデオ帯域幅：50 Hz）により観測される。

はじめに、表面プラズモンが最も強く励起される TM 偏波の光を入射し、ビートスペクトルを観察した。図 4.26(a)に得られたビートスペクトル（プロット）及びローレンツ関数によるフィッティング曲線（実線）を示す。フィッティングの結果、周波数シフト量である 100 MHz 付近に中心周波数を持つ信号の観測が確認された。続いて、入射光の偏光角を変化させ、信号強度を測定した。図 4.26(b)に得られた信号強度の偏光角依存性を示す。縦軸は、フィッティングより得られた最大強度を表し、プロットは 5 回測定の実験値を、エラーバーは標準偏差を示している。図 4.26(b)に示した結果より、TM 偏波及び TE 偏波の光で明確な依存性を取得でき、表面プラズモンを介した散乱光を取得できていることが確認された。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

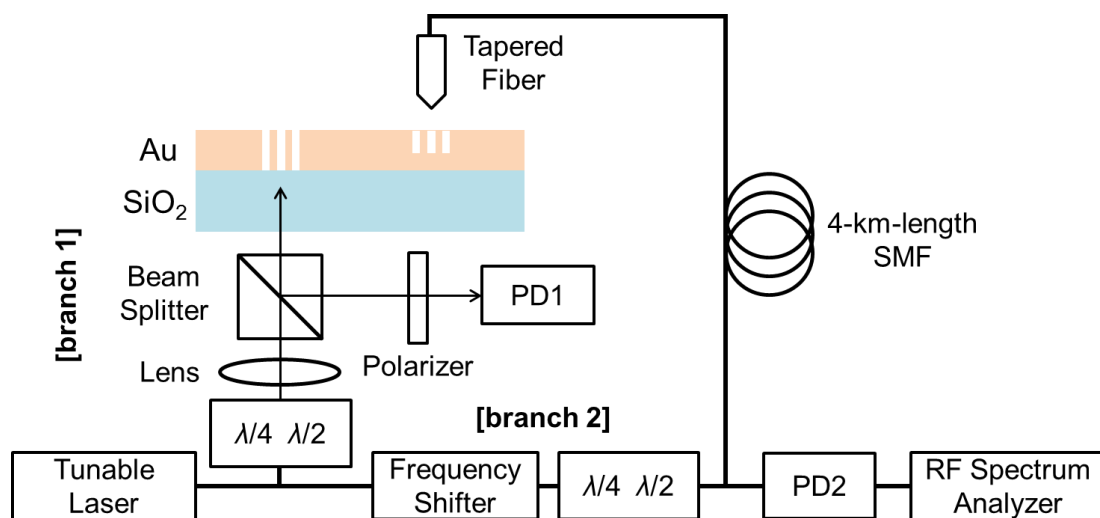
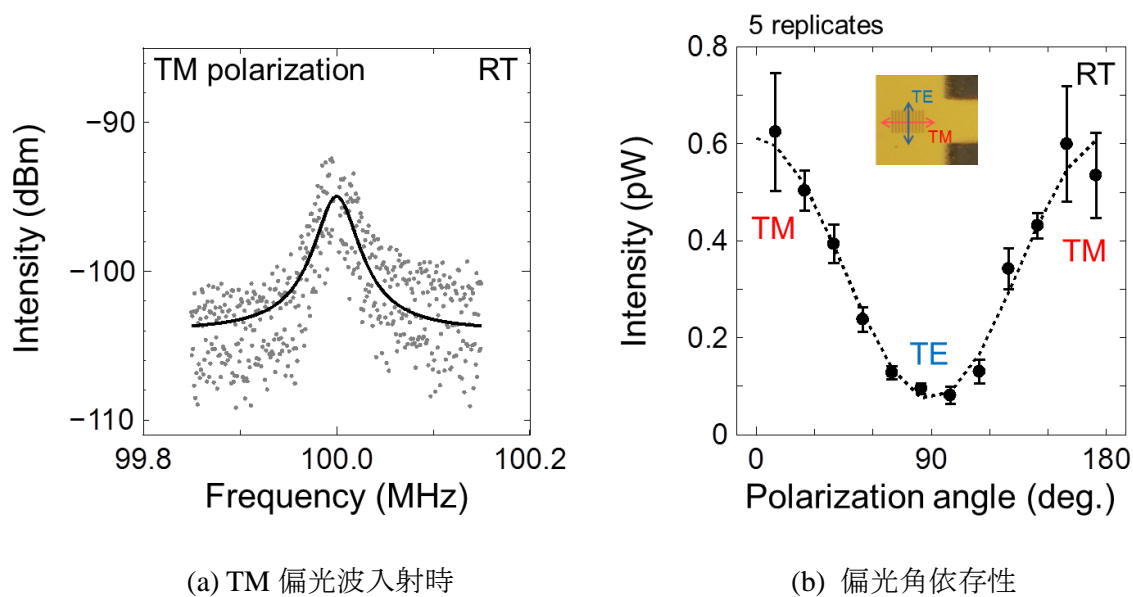


図 4.25 用いた遅延自己ヘテロダイン系



(a) TM 偏光波入射時

(b) 偏光角依存性

図 4.26 金属薄膜導波路より得られた偏光角依存性

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

(b) 電流密度依存性

続いて、導波路に電流を印加し、得られたビートスペクトルの中心周波数及び半値全幅の依存性を取得した。導波路に流入する電流密度は、導波路幅(19.4 μm)及び膜厚(360 nm)の実測値を元に算出した。今回の実験では、3 MA/cm^2 以上の電流密度を導波路へ流入させた場合、導波路の断線が生じた。この現象は、複数のデバイスにおいて再現性が得られたため、依存性の測定は電流密度3 MA/cm^2 を上限とした(この際の電流値は215 mAに相当する)。なお、数 MA/cm^2 という電流密度は、ITRS委員会が試算したLSI内でエレクトロマイグレーションが生じる電流密度[11]に相当している(交流信号を扱う場合は、更に5倍程度の電流密度が許容される)。従って、数 MA/cm^2 の電流密度を与えられた金属導波路上で、表面プラズモンのコヒーレンス性が確認されれば、LSI内の金属配線で、直流電流の供給と共に表面プラズモンが伝播可能であるといえる。

図4.27(a), (b)に、金属薄膜導波路を介して得られたビート信号の中心周波数、半値全幅の電流密度依存性を示す。図中のプロットは10回測定の平均値、エラーバーは標準偏差を表している。正の電流密度は、表面プラズモンの伝播と同一方向へ電流を流している(電子の移動方向は、表面プラズモンの伝播と逆方向)ことを意味する。図4.27(a)に示す結果より、中心周波数の平均値は約1 kHz以内に収まっている。また、半値全幅の平均値は最大でも25 kHzに達していない。今回用いた光源のレーザ線幅の仕様が30 kHz以下(ビートスペクトルの半値全幅は60 kHz以下となる)となっているため、明確な電流密度依存性が得られていないと確認できる。

図4.28には、同様にDLSP導波路を介して得られたビート信号の中心周波数と半値全幅の電流密度依存性を示す。中心周波数の平均の変動が1 kHz以内、半値全幅の最大値が約15 kHz一定であることから、DLSP導波路においても、コヒーレンス性が十分に保たれていると考えられる。

以上の結果より電流密度2.5 MA/cm^2 以下の直流電流下において、表面プラズモン信号がコヒーレント性を低下させずに伝播できる可能性が確認された。

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

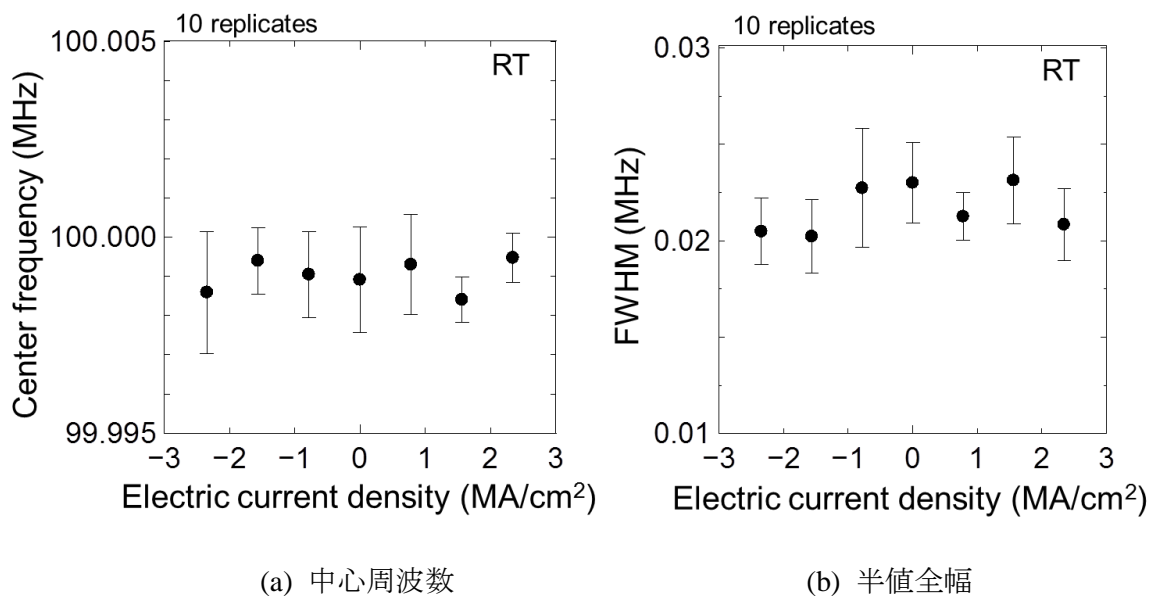


図 4.27 金属薄膜導波路デバイスより得られた電流密度依存性

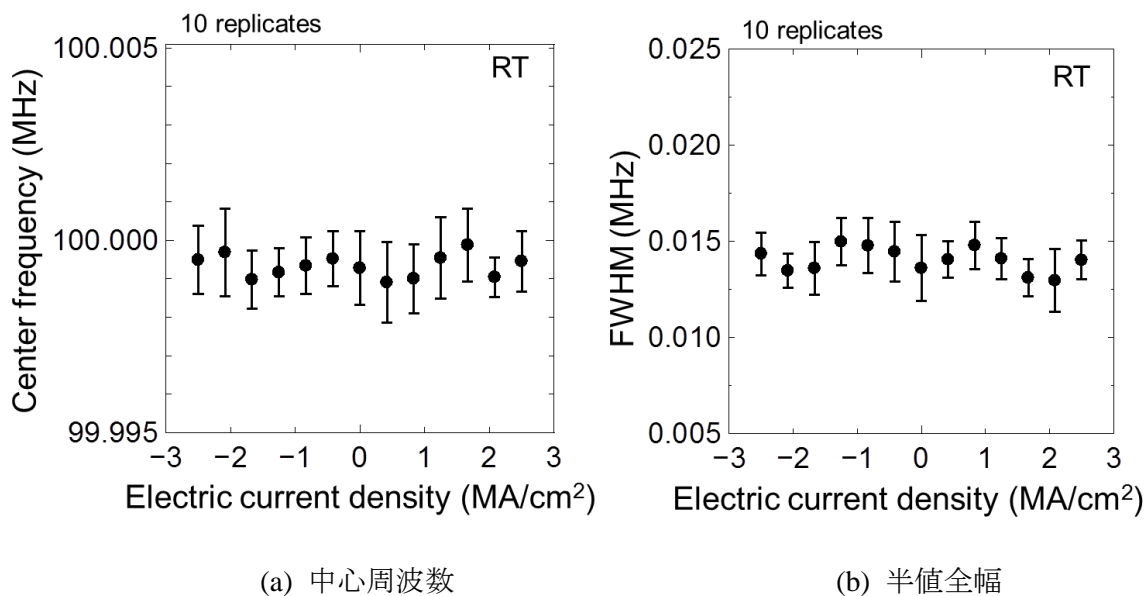


図 4.28 DLSP 導波路デバイスより得られた電流密度依存性

4 電気バイアス供給配線上の表面プラズモン信号導波技術の開発

4.6 結言

本章では、電気バイアスされた表面プラズモン導波路を介し、表面プラズモン信号が伝播可能であることを実証した。以下に本章の要点をまとめる。

【電磁界解析結果】

- (1) 表面プラズモン導波路端部からの散乱光の解析を行い、散乱光は干渉縞で近似されることを確認した。また、導波路-検出器間に分離溝を設けた場合でも、表面プラズモン信号が伝播及び検出することが予測された。
- (2) DLSP 導波路上に形成する回折格子を設計し、DLSP 導波路を伝播する表面プラズモンの散乱角度は、回折の式より求められることを確認した。

【実験結果】

- (3) 表面プラズモン導波路-検出器間に分離溝を設ける事で、導波路に印加される電気バイアスが分離され、一方で、強度変調された表面プラズモン信号が検出されることを確認した。即ち、バイアス電圧の供給線路となる表面プラズモン導波路を介し、表面プラズモン信号の伝播及び、バイアス電圧に依存しない電氣的検出が可能であることが確認された。
- (4) 金属薄膜導波路及び DLSP 導波路を伝播する表面プラズモンのコヒーレント性は、電流密度 2.5 A/cm^2 以下 (3 MA/cm^2 程度で断線) では、流入する電流密度に依存しないことが確認された。表面プラズモンのコヒーレント性の評価は、遅延自己ヘテロダイン法を用いて行った。ビートスペクトルの中心周波数、及び半値全幅を観測し、電流密度の大小及び電流の方向によらず一定であることを確認した。

参考文献

- [1] 大越 孝敬, 菊池 和郎: “コヒーレント光通信工学,” オーム社, (1989).
- [2] 末松 安晴, 伊賀 健一: “光ファイバ通信入門 (改訂4版),” オーム社, (2006).
- [3] 菊池 和朗, 大越 孝敬, 中山明芳: “半導体レーザの発振スペクトルの新しい高分解能測定法 (遅延自己ヘテロダイン法),” 信学技報, Vol. 80, No. 80, pp. 1-6 (1980).
- [4] 野村忠和, 今井正明: “短い遅延光ファイバを用いた遅延自己ホモダイン・ヘテロダイン法による半導体レーザのスペクトル線幅測定,” 信学技報, Vol. 96, No. 217, pp. 43-48 (1996).
- [5] H. R. Philipp: “Silicon dioxide (SiO₂),” in Handbook of Optical Constants of Solid, E. D. Palic Ed., New York: Academic Press, p. 760 (1985).
- [6] D. W. Lynch and W. R. Hunter: “Gold,” in Handbook of Optical Constants of Solid, E. D. Palic Ed., New York: Academic Press, p. 294 (1985).
- [7] D. F. Edwards: “Silicon,” in Handbook of Optical Constants of Solid, E. D. Palic Ed., New York: Academic Press, p. 556 (1985).
- [8] 栖原 敏明: “光波工学,” コロナ社, pp.82-85 (1998).
- [9] 栖原 敏明: “光波工学,” コロナ社, pp.34-38 (1998).
- [10] T. Holmgaard, and S. I. Bozhevolnyi, “Theoretical analysis of dielectric-loaded surface plasmon-polariton waveguides,” Physical Review B, Vol. 75, 245405 (2007).
- [11] 梶川 浩太郎, 岡本 隆之, 高原 淳一, 岡本 晃一: “アクティブ・プラズモニクス,” コロナ社, pp.61-71 (2013).
- [12] T. Aihara, and M. Fukuda, “Transmission properties of surface-plasmon-polariton coherence,” Applied Physics Letters, Vol. 100, 213115 (2012).
- [13] 相原 卓磨: “シリコンチップ内表面プラズモン配線に関する研究,” 豊橋技術科学大学 博士論文 (2015).
- [14] 武田 愛弓: “表面プラズモンの励起用金属スリットアレイ構造の開発と伝播特性,” 豊橋技術科学大学 修士論文 (2015).
- [15] ITRS: ITRS 2013 Edition (JEITA 訳) Interconnect, (2013).

5 結論

5.1 総括

本研究では、表面プラズモンを信号キャリアとする光電子集積回路の実現に向け、プラズモニクインターコネクトに関する基盤技術を確立した。本研究では、以下の 3 点を目的とし、各要素技術の実証を試みた。

- ① シリコンプロセスを用いたプラズモニク素子の集積化
- ② シリコンチップ上における表面プラズモン信号の伝播と電氣的検出
- ③ 電気バイアスされた表面プラズモン導波路を介した表面プラズモン信号の伝播

以下に、各章で述べた研究背景と結論を要約する。

第 1 章では、近年の世界的な高度情報化に伴う高速・大容量な情報処理デバイスの必要性を述べ、光インターコネクト及びプラズモニクインターコネクト技術が期待される背景を述べた。

通信トラフィックは、全世界で爆発的に増加しているにも関わらず、既存のスケーリングに基づいた情報処理デバイスの高速・大容量化は、リーク電流の増大、素子間のばらつき、電気配線における配線遅延など、様々な要因により律速されつつある。解決策には、**More Moore, More than Moore, Beyond CMOS** に大きく分類されるアプローチが存在するが、本研究では、**More than Moore** に分類される光インターコネクト技術に着目した。従来の電気配線の抱える配線遅延や消費電力への対策として、電子の代わりに光子を通信キャリアとした光インターコネクト技術が注目されている。特に、本研究で扱ったプラズモニクインターコネクト技術は、伝播光の回折限界を超えた微細領域での光通信を可能とし、光インターコネクト技術が適用し難いセミグローバル配線以下への光通信に対する応用が期待される。これまでプラズモニクインターコネクトの実現に向け、導波路、検出器、変調器など様々な要素素子が開発されてきたが、本研究では、その次の段階となる集積化に焦点を当て、シリコンプロセスを用いた要素素子の集積化、及び表面プラズモン導波路の開発を行い、プラズモニクインターコネクトに関する基盤技術を確立することを目的とした。

第 2 章では、本研究で扱うプラズモニク素子（励起構造、導波路、検出器）について概説し、素子設計及び表面プラズモンの特性評価に用いる基本式を説明した。

はじめに、表面プラズモンの励起条件、分散関係、伝播距離といった表面プラズモンを扱う上で必要となる理論式をマクスウェル方程式より導出した。続いて、回折格子を用い

結論

た表面プラズモンの励起条件，MIM 導波路及び DLSP 導波路の分散関係式，ショットキーダイオードによる内部光電子放出の原理を，式を用いて説明した。

第 3 章では，本研究で開発した表面プラズモン導波路-検出器一体型構造について述べた。加えて，表面プラズモンの結合方向制御技術について述べた。

設計及び作製した導波路-検出器一体化構造は，表面プラズモン励起部，導波路，検出部で構成され，シリコンチップ上の金薄膜から成るシンプルな構造である。励起部はマルチスリット型の回折格子で構成され，有限差分領域法による電磁界解析より最適なスリット幅，スリットピッチを設計した。金属/空気界面を伝播する表面プラズモンの伝播距離及び浸み出し距離は，理論式より得られる結果と一致し，電磁界解析上で，表面プラズモンが励起・伝播することを確認した。導波路終端に回折構造を設ける事で，表面プラズモンを金/シリコン界面へ結合させ，表面プラズモンを電氣的に検出するデバイスを設計した。設計に際して，金属表面を伝播する表面プラズモンは，導波路上に形成したマルチスリットのスリットピッチを変化させることにより，その結合方向を制御できることを見出した。その後，電磁界解析結果から得られた各設計パラメータに基づいてデバイスを作製し，ショットキーダイオードの形成，及び表面プラズモンに起因した光電流の検出を実験的に確認した。

以上の結果より，シリコンチップ上に集積化された表面プラズモン導波路-検出器一体型構造で，表面プラズモンの伝播及び電氣的検出が実証された。

第 4 章では，電気バイアスされた表面プラズモン導波路を介し，表面プラズモン信号が伝播可能であることを実証した。

はじめに，シリコンチップ上に表面プラズモン導波路-検出器間に分離溝を設けたデバイスを作製し，表面プラズモン導波路に印加したバイアス電圧が，分離溝により電氣的に分離されることを確認した。一方で，強度変調された表面プラズモン信号は分離溝を介して電氣的に検出できることを確認した。

続いて，石英基板上に作製した表面プラズモン導波路（金属薄膜導波路，DLSP 導波路）に電流を印加させ，導波路を伝播する表面プラズモンのコヒーレント性が維持されることを確認した。実験には，遅延自己ヘテロダイン法を用い，得られるビートスペクトルの中心周波数及び半値全幅を評価した。その結果，導波路を伝わる表面プラズモンのコヒーレント性は，電流密度及び電流の方向に依存しないことが明らかになった。

以上の結果より，電気バイアスされた表面プラズモン導波路が，表面プラズモン信号を伝播できる可能性が実証された。

結論

本研究の目的と各章の結果を対応させると、①シリコンプロセスを用いたプラズモニック素子の集積化は、第3章で詳説した表面プラズモン導波路-検出器一体型構造の開発により、②シリコンチップ上における表面プラズモン信号の伝播と電氣的検出は、第3章及び第4章で詳説した光応答特性実験より、③電気バイアスされた表面プラズモン導波路を介した表面プラズモン信号の伝播は、第4章で詳説した電気バイアス印加時の表面プラズモンの伝播特性評価よりそれぞれ実証された。以上の成果より、シリコンプロセスを用いた表面プラズモン導波路の伝播特性が明らかとなり、プラズモニクインターコネクトに関する導波路技術を確立することができた。

5.2 今後の課題

本研究では、表面プラズモンを扱う光電子集積回路の実現に向け、プラズモニックインターコネクタに関する基盤技術を確立した。今後の課題としては、本研究で得られた基板技術を元にした、より実用的な集積回路の開発挙げられる。例えば、本研究で用いた金属薄膜導波路や DLSP 導波路は、表面プラズモンの伝播損失が小さい導波路構造であることから選定したが、光閉じ込めの観点では他の導波路と比較すると劣っている。そのため、MIM 導波路や Hybrid 導波路と呼称される数十 nm の幅に光を閉じ込められる導波路の集積化や、自在な導波を可能とするストライプ状の導波路設計といった課題と考えられる。また、シリコンチップ上で表面プラズモンに信号を乗せるためには、今回開発した導波路及び検出器に加えて、表面プラズモン変調器または光源が必要となる。ここで、表面プラズモン光源に関しては、光インターコネクタの分野においても外部光源と集積化光源の 2 種類のアプローチが進められているため、その集積化は必須ではないと考えられる。そのため、小型な変調器の開発及び集積化が次の課題となるであろう。以上のようなアプローチで、ストライプ状の導波路と変調器が集積化されれば、表面プラズモン信号の多重化や導波路上での高速演算など更なる高度な情報処理が行えると期待される。

5.3 今後の展望

表面プラズモンを扱う光電子集積回路の実現は、高性能化の限界が懸念されつつある従来の電子集積回路に対する解決策の一つである。本研究で実証したシリコンチップ上におけるプラズモニックインターコネクタ技術が、More than Moore として提案されている光インターコネクタ技術を補完し、更なる集積回路の高性能化が実現されることを望む。2011年に発生した東日本大震災は記憶に新しいが、個々の電子集積回路の高性能化が、現在、大規模計算機により解析される地震、津波といった天災の予防策に貢献できることを期待する。また、シリコンチップ上へのプラズモニック素子の集積化技術が、情報処理のみではなく、センシングの分野へ発展できることを望む。表面プラズモンの持つ電場増強効果とオンチップ集積化技術が結びつき、呼吸等による簡易診断素子の開発など、将来の医療デバイスの発展に貢献できることを望む。

謝辞

本研究の機会を与えて頂くとともに、研究の遂行にあたり終始適切なご指導とご助言、ご討論を賜りました豊橋技術科学大学 教授 福田 光男 先生に謹んで感謝の意を表します。

本論文を編纂するにあたり、有益なご教示を頂いた豊橋技術科学大学 教授 松田 厚範 先生、豊橋技術科学大学 教授 澤田 和明 先生、豊橋技術科学大学 准教授 石山 武先生に深く感謝いたします。

本研究を遂行するにあたり、有益なご助言とご討論、ご指導を頂きました豊橋技術科学大学 助教 石井 佑弥 先生、香川大学 助教 山口 堅三 先生に謹んで感謝の意を表します。

集積回路の作製及び設計にあたり、有益なご助言とご討論、ご指導を頂きましたエレクトロニクス先端融合研究所特命技術職員 足木 光昭 氏、テラーメイド・バトンゾーン教育推進本部研究員 高瀬 博行 氏、豊橋技術科学大学 研究支援課 技術支援推進室 技術職員 飛沢 健 氏、豊橋技術科学大学 リーディング大学院教育推進機構 特任教授 石井 仁 先生、静岡大学 准教授 二川 雅登 先生、豊橋技術科学大学 講師 高橋 一浩 先生、豊橋技術科学大学 助教 秋田 一平 先生、豊橋技術科学大学 集積回路・センサシステムグループ 本間 浩章 氏、高橋 聡 氏、岡部 謙志 氏、ならびに同グループの皆様へ感謝の意を表します。

プラズモニクデバイスの設計、作製及び測定にあたり、有益なご助言とご討論、ご指導を頂きました豊橋技術科学大学 フォトニクス研究室 太田 雅 氏、酒井 宏基 氏、木村 優 氏、眞野 毅大 氏、岡久 真也 氏、伊藤 基 氏、住村 あさひ 氏、中山 昂太郎 氏、中山 裕太郎 氏、古木 崇裕 氏、渡邊 領 氏、同研究室卒業生 相原 卓磨 氏、武田 愛弓 氏、Yu Yen Ling 氏、中川 恭平 氏、堀田 一真 氏、ならびに同研究室の皆様へ感謝の意を表します。

物品の発注や出張書類等の作成にあたり、適切なアドバイスをしていただきました豊橋技術科学大学 フォトニクス研究室 事務補佐員 森田 知恵子 氏に感謝の意を表します。

国際学会の参加にあたり、豊橋技術科学大学 テラーメイド・バトンゾーン教育プログラムより、多大な援助を受けました。また、本研究の一部は、日本学術振興会 特別研究員奨励費として多大な援助を受けました。ここに感謝の意を表します。

最後に、大学での研究に理解を示し、協力、応援していただきました家族に心から感謝いたします。

福原 誠史

研究業績

【学術論文】

1. Takuma Aihara, Kyohei Nakagawa, **Masashi Fukuhara**, Yen Ling Yu, Kenzo Yamaguchi, and Mitsuo Fukuda,
“Optical frequency signal detection through surface plasmon polaritons,”
Applied Physics Letters, Vol. 99, No. 4, pp. 043111 (3 pages), 2011.
2. Takuma Aihara, **Masashi Fukuhara**, Ayumi Takeda, Byounghyun Lim, Masato Futagawa, Yuya Ishii, Kazuaki Sawada, and Mitsuo Fukuda,
“Monolithic Integration of Surface Plasmon Detector and Metal-Oxide-Semiconductor Field-Effect Transistors”,
IEEE Photonics Journal, Vol. 5, No. 4, pp. 6800609 (9 pages), 2013.
3. **Masashi Fukuhara**, Masashi Ota, Hiroki Sakai, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda,
"Low-loss waveguiding and detecting structure for surface plasmon polaritons,"
Applied Physics Letters, Vol. 104, No. 8, pp. 081111 (4 pages), 2014.
4. Ayumi Takeda, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii, and Mitsuo Fukuda,
“Schottky-type surface plasmon detector with nano-slit grating using enhanced resonant optical transmission,”
Journal of Applied Physics, Vol. 116, No. 8, pp. 084313 (5 pages), 2014.
5. **Masashi Fukuhara**, Masashi Ota, Ayumi Takeda, Takuma Aihara, Hiroki Sakai, Yuya Ishii, and Mitsuo Fukuda,
"Surface-Plasmon Waveguides as Transmission Lines for Optical Signal and Electrical Bias,"
IEEE/OSA Journal of Lightwave Technology, Vol. 32, No. 23, pp. 4490 (5 pages), 2014.
6. Hiroaki Honma, Kazuhiro Takahashi, **Masashi Fukuhara**, Makoto Ishida, and Kazuaki Sawada,
“Free-standing aluminum nanowire arrays for high transmission plasmonic color filters,”
Micro Nano Letter, Vol. 9, No. 12, pp. 891 (5 pages), 2014.
7. Takuma Aihara, Hiroki Sakai, Ayumi Takeda, Shinya Okahisa, **Masashi Fukuhara**, Masashi Ota, Yuya Ishii, and Mitsuo Fukuda,
“Coherent Plasmonic Interconnection in Silicon-based Electrical Circuit,”
IEEE/OSA Journal of Lightwave Technology, Vol. 33, No. 10, pp.2139 (7 pages), 2015.
8. Masashi Ota, **Masashi Fukuhara**, Asahi Sumimura, Motoki Ito, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda,
“Dielectric-loaded surface plasmon polariton crossing waveguides using multimode

研究業績

interference,”

Optics Letters, Vol. 40, No. 10, pp.2269 (4 pages), 2015.

【Proceedings】

1. **Masashi Fukuhara**, Yen Ling Yu, Takuma Aihara, Kenzo Yamaguchi, and Mitsuo Fukuda, “Analysis of optical frequency signal transmission through whispering gallery mode,” *Proceedings of SPIE*, Vol. 8204, pp.820433 (8pages), 2011.
2. Takuma Aihara, Ayumi Takeda, **Masashi Fukuhara**, Yuya Ishii, and Mitsuo Fukuda, “Metal-oxide-semiconductor field-effect transistors operated by surface plasmon polaritons,” *Proceedings of SPIE*, Vol. 8923, pp. 89234 (6 pages), 2013.
3. Ayumi Takeda, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii, and Mitsuo Fukuda, “Sensitivity improvement of Schottky-type plasmonic detector,” *Proceedings of SPIE*, Vol. 8923, pp. 89234 (6 pages), 2013.

【受賞等】

1. The best poster award
Masashi Fukuhara, Yen Ling Yu, Takuma Aihara, Kyohei Nakagawa, Kenzo Yamaguchi, and Mitsuo Fukuda,
“Analysis of optical frequency signal transmission through whipering gallery mode,”
SPIE Smart Nano+Micro materials and Devices 2011, The Swinburne University of Technology, Melbourne, Australia, December 4th-7th, 2011
2. 電子デバイス研究会 論文発表奨励賞
福原 誠史, ユー イエン リン, 相原 卓磨, 中川 恭平, 山下 裕隆, 山口 堅三, 福田 光男,
“WGM を介した光周波数信号伝達の検討, ”
電子情報通信学会(電子デバイス研究会), 豊橋技術科学大学, 2012年5月17-18日
3. IEEE 名古屋支部 IEEE Nagoya Section Excellent Student Award
4. 日本学術振興会 特別研究員(DC1) 採択

【国際学会発表】

1. Yen Ling Yu, **Masashi Fukuhara**, Takuma Aihara, Kyohei Nakagawa, Kenzo Yamaguchi, and Mitsuo Fukuda,
“Beat Signal Transmission Through Whispering-Gallery-Mode Resonator,”
IEEE Optical MEMS and Nanophotonics 2011,
Aug. 8 - 11, 2011, Istanbul, Turkey.

研究業績

2. Takuma Aihara, Kyohei Nakagawa, **Masashi Fukuhara**, Yen Ling Yu, Kenzo Yamaguchi, and Mitsuo Fukuda,
“Surface Plasmon Polariton-Enhanced Schottky-Type Photodetector”,
IEEE Optical MEMS and Nanophotonics 2011,
Aug. 8 - 11, 2011, Istanbul, Turkey.
3. Takuma Aihara, Kyohei Nakagawa, **Masashi Fukuhara**, Kenzo Yamaguchi, and Mitsuo Fukuda,
“Enhancement of Excited Electrons in Metal Using Localized and Propagating Surface Plasmon Polariton,”
Asia-Pacific Interdisciplinary Research Conference 2011,
Nov. 17 - 18, 2011, Aichi, Japan.
4. **Masashi Fukuhara**, Yen Ling Yu, Takuma Aihara, Kyohei Nakagawa, Kenzo Yamaguchi, and Mitsuo Fukuda,
“Analysis of Optical Frequency Signal Transmission through Whispering Gallery Mode,”
SPIE Smart Nano+Micro Materials and Devices 2011,
Dec. 4 - 7, 2011, Melbourne, Australia.
5. **Masashi Fukuhara**, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda,
“Optical-Frequency Signal Transmission via Localized Surface Plasmons,”
IEEE Photonics Conference 2012,
Sept. 23 - 27, 2012, Burlingame, USA.
6. Takuma Aihara, **Masashi Fukuhara**, Kyohei Nakagawa, Yuya Ishii, and Mitsuo Fukuda,
“Spectral Deformation of Propagating Surface Plasmon Polaritons,”
IEEE Photonics Conference 2012,
Sept. 23 - 27, 2012, Burlingame, USA.
7. Takuma Aihara, **Masashi Fukuhara**, Kyohei Nakagawa, Yuya Ishii, and Mitsuo Fukuda,
“Optical Frequency-Modulated Signal Transmission Through Surface Plasmon Polaritons,”
Asia-Pacific Interdisciplinary Research Conference 2012,
Nov. 15 - 16, 2012, Aichi, Japan.
8. Kyohei Nakagawa, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii, Takeshi Ishiyama, Mitsuo Fukuda,
"Optical Properties of Nanorods on Si Substrate,"
Photonics Global Conference 2012,
Dec. 14-16, 2012, Resorts World Convention Centre, Singapore.
9. Mitsuo Fukuda, Takuma Aihara, **Masashi Fukuhara**, Ayumi Takeda, Yuya Ishii, and Takeshi Ishiyama,
"Devices and materials for nano-scale optical frequency signal transmission using surface

研究業績

- plasmon",
E-MRS 2013 Spring Meeting,
May 27-31 2013, Congress Center - Strasbourg, France.
10. Ayumi Takeda, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii, and Mitsuo Fukuda,
"OPTIMAL DESIGN OF PHOTODETECTOR WITH MULTI-SLIT GRATING",
IEEE Optical MEMS & Nanophotonics Conference 2013,
Aug. 18-22, 2013, Kanazawa, Japan.
 11. Ayumi Takeda, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii, and Mitsuo Fukuda,
"POLARIZATION-INDEPENDENT PHOTODETECTOR WITH RING-TYPE GRATING",
IEEE Optical MEMS & Nanophotonics Conference 2013,
Aug. 18-22, 2013, Kanazawa, Japan.
 12. Takuma Aihara, Ayumi Takeda, **Masashi Fukuhara**, Yuya Ishi, and Mitsuo Fukuda,
"Plasmonic Signal Amplification by Monolithically Integrated Metal-Oxide-Semiconductor Field-Effect Transistors,"
IEEE Photonics Conference 2013,
Sep. 8-12 2013, Bellevue, Washington.
 13. Takuma Aihara, Ayumi Takeda, **Masashi Fukuhara**, Yuya Ishi, and Mitsuo Fukuda,
"Metal-oxide-semiconductor field-effect transistors operated by surface plasmon polaritons,"
SPIE Micro+nano Materials, Devices, and Applications 2013,
Dec. 8-11 2013, Melbourne, Australia,
 14. Ayumi Takeda, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii, and Mitsuo Fukuda,
"Sensitivity improvement of Schottky-type plasmonic detector,"
SPIE Micro+nano Materials, Devices, and Applications 2013,
Dec.8-11 2013, Melbourne, Australia.
 15. **Masashi Fukuhara**, Takuma Aihara, Masashi Ota, Hiroki Sakai, Yu Kimura, Yuya Ishii, Mitsuo Fukuda,
"Optical Signal Transmission through Plasmonic Waveguide under Applied Electrical Bias"
2014 International Conference on Optical MEMS and Nanophotonics,
Aug. 17-21, 2014, Glasgow, Scotland.
 16. Hiroki Sakai, Takuma Aihara, **Masashi Fukuhara**, Masashi Ota, Yu Kimura, Yuya Ishii, Mitsuo Fukuda,
"Integration of Plasmonic Device with Metal-Oxide-Semiconductor Field-Effect Transistors,"
2014 International Conference on Optical MEMS and Nanophotonics,

研究業績

- Aug. 17-21, 2014, Glasgow, Scotland.
17. Takuma Aihara, Hiroki Sakai, Ayumi Takeda, **Masashi Fukuhara**, Masashi Ota, Yu Kimura, Yuya Ishii, Mitsuo Fukuda,
"Coherent signal operation of surface plasmon and electronic integrated circuit,"
13th International conference of Near-Field Optics, Nanophotonics,
Aug 31- Sep 4, 2014, Salt Lake, USA.
 18. Masashi Ota, **Masashi Fukuhara**, Hiroki Sakai, Yu Kimura, Takuma Aihara, Yuya Ishii, Mitsuo Fukuda,
"Surface plasmon polariton diffraction structure to combine a low-loss waveguide and a Schottky-type detector,"
13th International conference of Near-Field Optics, Nanophotonics,
Aug 31- Sep 4, 2014, Salt Lake, USA.
 19. Masashi Ota, **Masashi Fukuhara**, Asahi Sumimura, Motoki Ito, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda,
"Mirror-Imaged Multimode Interference Crossings with Low Loss and Crosstalk Based on Dielectric-Loaded Surface Plasmon Polariton Waveguides,"
2015 Materials Research Society Spring Meeting and Exhibit,
Apr. 6-10 2015, San Francisco, USA.
 20. **Masashi Fukuhara**, Ayumi Takeda, Takuma Aihara, Yuya Ishii and Mitsuo Fukuda,
"Optical Signal Transmission on Metal Plasmonic Waveguide with Electrical Bias Current,"
15th international conference on nanotechnology,
Jul. 27-30, 2015, Rome, Italy.
 21. Shinya Okahisa, Hiroki Sakai, Takuma Aihara, **Masashi Fukuhara**, Yuya Ishii and Mitsuo Fukuda,
"Optical Heterodyne Detection of a Surface Plasmon Signal in an Electronic Circuit,"
CLEO Pacific Rim 2015,
Aug. 24-28, 2015, Busan, Korea.
 22. Mitsuo Fukuda, Hiroki Sakai, Takehiro Mano, Yu Kimura, Masashi Ota, **Masashi Fukuhara**, Takuma Aihara, Yuya Ishii, and Takeshi Ishiyama,
"Plasmonic and Electronic Device Integrated Circuits and Their Characteristics,"
45th European Solid-State Devices Research Conference,
Sept. 14-18, Graz, Austria.

【国内学会および研究発表】

1. ユーイエンリン, **福原 誠史**, 相原 卓磨, 山口 堅三, 福田 光男,
"WGM 共振器を介したビート信号光の観測",
2011 年春季 第 58 回応用物理学関連連合講演会,
2011 年 3 月 24 日-27 日, 神奈川工科大学
2. **福原 誠史**, ユー イエンリン, 相原 卓磨, 中川 恭平, 山口 堅三, 福田 光男,
"WGM を介した光周波数信号伝達の検討",
2012 年春季 第 59 回応用物理学関連連合講演会,
2012 年 3 月 15 日~18 日, 早稲田大学
3. 相原 卓磨, 中川 恭平, **福原 誠史**, 山口 堅三, 福田 光男,
"表面プラズモンを介した光周波数信号の伝達",
2012 年春季 第 59 回応用物理学関連連合講演会,
2012 年 3 月 15 日~18 日, 早稲田大学
4. 相原 卓磨, **福原 誠史**, 中川 恭平, 山口 堅三, 福田 光男,
"プラズモニック周波数信号の検出",
ナノオプティクス研究グループ研究討論会第 20 回記念シンポジウム,
2012 年 5 月 23 日, 慶應義塾大学, 日吉キャンパス
5. **福原 誠史**, 相原 卓磨, 山下 裕隆, 山口 堅三, 福田 光男
"2 波長 WGM による光ビート信号生成の解析",
ナノオプティクス研究グループ研究討論会第 20 回記念シンポジウム,
2012 年 5 月 23 日, 慶應義塾大学 日吉キャンパス
6. **福原 誠史**, ユー イエン リン, 相原 卓磨, 中川 恭平, 山下 裕隆, 山口 堅
三, 福田 光男,
"WGM を介した光周波数信号伝達の検討",
電子情報通信学会(電子デバイス研究会),
2012 年 5 月 17~18 日, 豊橋技術科学大学
7. 相原 卓磨, 中川 恭平, **福原 誠史**, 福田 光男,
"ナノスリットグレーティングを有する表面プラズモン検出器",
電子情報通信学会(レーザ・量子エレクトロニクス研究会),
2012 年 5 月 25 日, 福井大学 文京キャンパス
8. 相原 卓磨, **福原 誠史**, 中川 恭平, 石井 佑弥, 福田 光男,
"表面プラズモンのコヒーレンス性の伝搬特性",
2012 年 秋季 第 73 回応用物理学会学術講演会,
2012 年 9 月 11 日~14 日, 愛媛大学
9. 相原 卓磨, 武田 愛弓, **福原 誠史**, 石井 佑弥, 福田 光男,
"表面プラズモン検出器と MOSFET のモノリシック集積化",

研究業績

- 2013年 第74回応用物理学会秋季学術講演会,
2013年9月16~20日, 同志社大学京田辺キャンパス
10. 相原 卓磨, 武田 愛弓, 福原 誠史, 石井 佑弥, 福田 光男,
"表面プラズモン検出器-MOSFET集積回路における静的および動的特性",
電子情報通信学会(レーザ・量子エレクトロニクス研究会),
2014年1月23日, 同志社大学, 烏丸キャンパス
11. 武田 愛弓, 相原 卓磨, 福原 誠史, 石井 佑弥, 福田 光男,
"ナノスリットを有するショットキー型表面プラズモン検出器の感度向上",
2014年 電気学会 マイクロマシン・センサシステム研究会,
2014年5月27日~28日, 東京大学 生産技術研究所
12. 太田 雅, 福原 誠史, 酒井 宏基, 相原 卓磨, 石井 佑弥, 福田 光男,
"検出器構造を有する低損失表面プラズモン導波路",
2014年 電気学会 マイクロマシン・センサシステム研究会,
2014年5月27日~28日, 東京大学 生産技術研究所
13. 酒井 宏基, 相原 卓磨, 武田 愛弓, 福原 誠史, 太田 雅, 木村 優, 石井 佑弥,
福田 光男,
"導波路を伝搬した表面プラズモン信号による MOSFET の直流および交流動作",
電子情報通信学会 (電子デバイス研究会) ,
2014年5月28日~29日, 名古屋大学
14. 福原 誠史, 太田 雅, 相原 卓磨, 酒井 宏基, 木村 優, 武田愛弓, 石井 佑弥, 福
田 光男,
"表面プラズモン導波路の電氣的分離と光信号伝達の検討",
電子情報通信学会 (ソサイエティ大会) ,
2014年9月23日~26日, 徳島大学
15. 太田 雅, 福原 誠史, 住村 あさひ, 伊藤 基, 相原 卓磨, 石井 佑弥, 福田 光男,
"多モード干渉を利用した表面プラズモンポラリトン交差導波路",
2015年 第62回応用物理学会春季学術講演会,
2015年3月11-14日, 東海大学湘南キャンパス
16. 酒井 宏基, 岡久 真也, 相原 卓磨, 福原 誠史, 石井 佑弥, 福田 光男,
"表面プラズモンを介した光ビート信号による電子回路の動作",
2015年 第62回応用物理学会春季学術講演会,
2015年3月11-14日, 東海大学湘南キャンパス
17. 福原 誠史, 武田 愛弓, 相原 卓磨, 石井 佑弥, 福田 光男,
"表面プラズモン導波路における光信号 - 電気バイアス同時伝達可能性の検討",
2015年 第76回応用物理学会秋季学術講演会,
2015年9月13-16日, 名古屋国際会議場

研究業績

18. 眞野 毅大, 福原 誠史, 石井 佑弥, 福田 光男,
"LiNbO₃を用いた表面プラズモン変調器の検討",
平成 27 年度 電気・電子・情報関係学会東海支部連合大会,
2015 年 9 月 28-29 日, 名古屋工業大学

付録 A 光ファイバの解析

実験で用いた光ファイバをモデル化し 3 次元の電磁界解析を行った. 解析モデルの条件を表 A.1 にまとめる. ファイバモデルの設定値は, Adamant 社製のシングルモード先端球ファイバ(SLF R8 PMF AR FC/APC)を元に与えた. 光源は, ファイバのコア径と等しい直径 $10\ \mu\text{m}$ の円型光源とし, コア中に設置した.

図 A.1 に解析モデルと得られた光強度分布を示す. ファイバの焦点位置を見積もるために, 後軸上に観測線(Obs. line 1)を設置し, 光強度の距離依存性を取得した. 図 A.3(a) に示すように, ファイバ先端から $7.95\ \mu\text{m}$ の位置で最大強度が得られたため, この位置を焦点距離とした. 続いて, 焦点距離の位置に x 方向の観測線(Obs. line 2)を引きスポット径を見積もった. 図 A.3(b)に示すように, 焦点距離では, $2.9\ \mu\text{m}$ のスポット径が得られた.

以上の解析より, 本研究では, ファイバの焦点距離を約 $8\ \mu\text{m}$, スポット径を約 $3\ \mu\text{m}$ としてデバイス設計に反映させた.

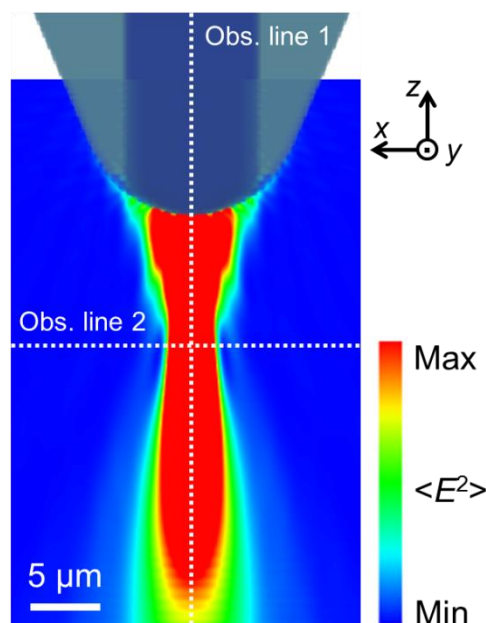
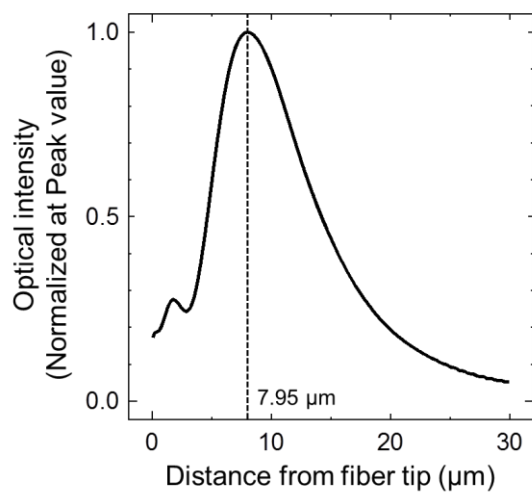


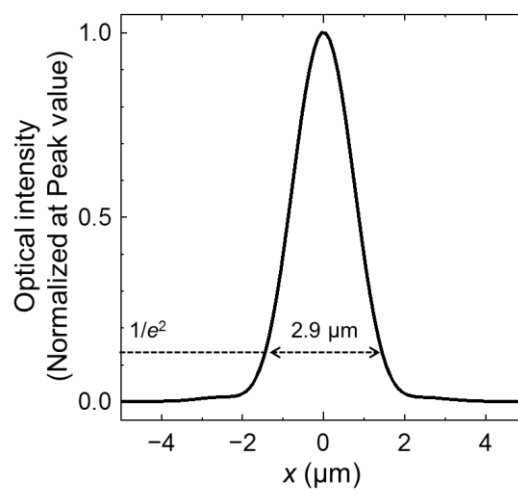
図 A.1 解析モデルと光強度分布

表 A.1 解析条件

基本設定	セルサイズ	$dx = dy = dz = 100\ \text{nm}$
	境界条件	x: Mur1 次, y: Mur1 次, z: Mur1 次
光源設定	波長	1550 nm
	偏光方向	x
	波形分布	平面波
屈折率	コア	1.468
	クラッド	1.462
ファイバ構造	コア径	$10\ \mu\text{m}$
	曲率半径	$8\ \mu\text{m}$
	テーパ角	45deg.



(a) 焦点距離



(b) スポット径

図 A.2 解析結果

付録 B 検出部最適膜厚の検討

本研究では、Si 基板上に堆積する Au 膜厚は 300 nm とした。これは、スリット幅 100 nm のマルチスリット型表面プラズモン検出器の最適膜厚である。この最適膜厚は、スリット内部を MIM 導波路で構成される Fabry-Perot 共振器と考えることで設計される。

図 B.1 のような導波構造を考えると、スリット端で反射し、入射端に戻ってきた波は、減衰を考えない場合、以下の式であらわされる。

$$E_r = r_1 r_2 \exp \left\{ -j \frac{2\pi}{\lambda_{sp}} (2L) \right\} \quad (\text{B.1})$$

ここで、 r_1 は MIM 導波路と Si 層界面間での電界反射率、 r_2 は MIM 導波路と空気層間での電界反射率、 λ_{sp} は表面プラズモンの波長、 L は導波路長を示す。スリット内部における表面プラズモンの波長 λ_{sp} は、MIM 導波路の分散関係式(2.15)を用いて算出することができる。図 B.1 に MIM 導波路の分散関係式より得られた表面プラズモンの波長(実線)と電磁界解析より見積もられた波長(プロット)のスリット幅依存性を示す。分散関係式と電磁界解析の結果はよく一致し、スリット内部を伝播する表面プラズモンは、MIM 導波路を伝播する表面プラズモンのモードと考えられることが確認される。

図 B.2 より、表面プラズモンの実効屈折率を見積もることができるため、式(B.1)の電界反射率は、式(4.7)を用いて計算することができる。スリット幅 100 nm の場合、表面プラズモンの実効屈折率は $n_{sp} = 1.22$ と算出されるため、各電界反射率は、 $r_1 = A_1 \exp(-j\pi)$ 、 $r_2 = A_2 \exp(-j0)$ と表される。ここで、 A_1 、 A_2 は反射率を表す定数とした。これは、低屈折率側(MIM 導波路)から高屈折率側(Si)へ進む波が反射するときは、位相が反転する固定端反射、逆に高屈折率側(MIM 導波路)から低屈折率側(air)へ進む波が反射するときは、位相が同相となる自由端反射が生じることを意味している。即ち、式(B.1)を元に考えると、反射波の位相が入射波と同相となるためには、

$$\frac{2\pi}{\lambda_{sp}} (2L) = \pi \quad (\text{B.2})$$

となる必要がある。従って、MIM 導波路長 L は $1270 \text{ nm} / 4 = 317.5 \text{ nm}$ と算出され、今回選定した膜厚約 300 nm が Fabry-Perot の共振条件を満たしていることが分かる。

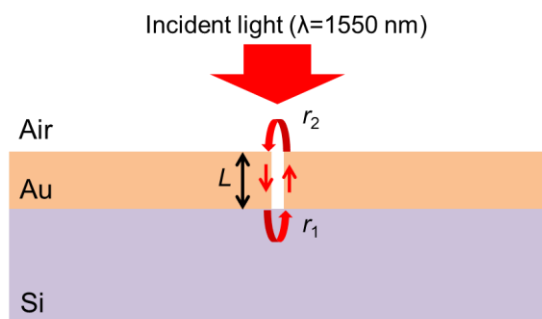


図 B.1 MIM 導波路による共振現象

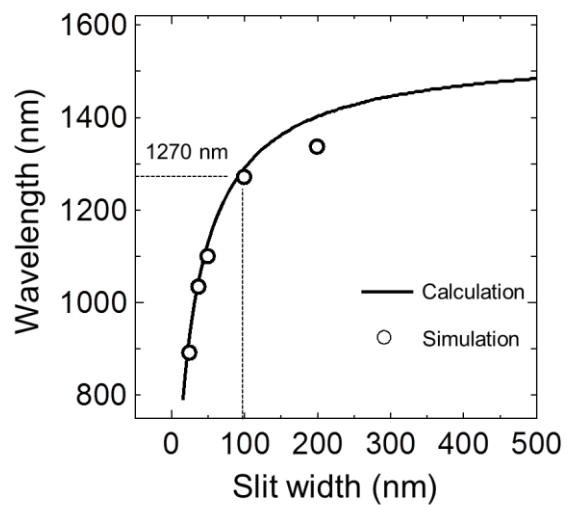


図 B.2 λ_{sp} のスリット幅依存性

付録 C デバイスの作製プロセス

表 C.1 プロセスチャート

No.	Step	Conditions	Time	Specs
1	Wafer preparation	N(100), 4inch, 3.95-4.36 Ωcm		
2	Pre clean	APM 70 deg C (1:1:6 = NH4OH : H2O2 : H2O) DIW overflow HPM 70 deg C (1:1:6 = HCl:H2O2:H2O) DIW overflow DHF DIW overflow Spin dry	10 min 10 min 10 min 20 s 5 min	Wet station
3	Oxidation	OX1: 1,000 deg C Dry O2 250 l/hr Anneal N2 250 l/hr	55 min 10 min	thickness:50 nm
4	Thickness check			
5	AM photo. (alignment mark) No.12	OAP-bake: 160 deg C OAP coat 1st 500 rpm 2nd 3,000 rpm PR coat: THMR-iP3100HS LB 15 cp 1st 500 rpm 2nd 3,000 rpm Coat-bake: 110 deg C Expose: i-Ray stepper Development: NMD3 Rinse: DW Dev-bake: 120 deg C	90 s 5 s 30 s 5 s 25 s 90 s (300 ms) 33 s 33 s 5 min	Coat recipe: No.8 Development recipe: No.21
6	Si etch	RIE (rank A) SF6=10 sccm, 1 Pa, 100 W	5-6 min	etch:300-450 nm
7	Etch check			
17	Pad Oxidation	OX1: 1,000 deg C Dry O2 250 l/hr Anneal N2 250 l/hr	55 min 10 min	thickness:50nm
18	Thickness check			
19	Pre clean	APM (1:1:6) 70 deg C DIW overflow HPM (1:1:6) 70 deg C DIW overflow Spin dry	10 min 10 min 10 min 10 min	
20	Si3N4 depo.	LPCVD	Time_____	thickness:150 nm
21	TEOS depo.	LPCVD 708 deg C, 0.3 Torr, B.G. 0.035 Torr TEOS/O2 = 30 sccm/0.3 (l/min)	Time_____	thickness:300 nm Add Ref. wafer
22	Thickness check			
23	AC photo. (Active area) No.2	OAP-bake: 160 deg C OAP coat 1st 500 rpm 2nd 3,000 rpm PR coat: THMR-iP3100HS LB 15 cp 1st 500 rpm 2nd 3,000 rpm Coat-bake: 110 deg C Expose: i-Ray stepper Development: NMD3 Rinse: DW Dev-bake: 120 deg C O2 asher	90 s 5 s 30 s 5 s 25 s 90 s (300 ms) 33 s 33 s 5 min 1 min 30 s	Coat recipe: No.8 Development recipe: No.21
24	TEOS etch	BHF	Time_____	

付録

		DIW overflow	10 min	
25	Etch check	Optical measurement Wf No. _____ Top _____ Center _____ Bottom _____ Left _____ Right _____ Average _____		Main Wafer :Pad + Si3N4
26	Si3N4 etch	RIE (Si) CF4/O2 = 20/5 sccm, 10 Pa, RF 100 W	2 min 45 s Time _____	
27	Etch check			
37	Pre clean	APM (1:1:6) 70 deg C DIW overflow HPM (1:1:6) 70 deg C DIW overflow Spin dry	10 min 10 min 10 min 10 min	
38	LOCOS Oxidation	OX1: 1,000 deg C Wet H2/O2 250/250 (l/hr) Dry O2 250 l/hr Anneal N2 250 l/hr	6 hr 40 min 10 min 10 min	
39	Thickness check Sheet resistance			
40	TEOS removal	BHF DIW overflow	10 min	
41	Si3N4 removal	H3PO4 160 deg C DIW 80 deg C DIW Overflow	10 min 10 min	
42	Etch check			
43	Cleaning	APM (1:1:6) 70 deg C DIW overflow HPM (1:1:6) 70 deg C DIW overflow Spin dry	10 min 10 min 10 min 10 min	
44	Oxidation	OX3: 1,000 deg C Dry O2 250 l/hr Anneal N2 250 l/hr	75 min 10 min	thickness:65 nm
45	Thickness check			
55	ND photo. No.5	OAP-bake: 160 deg C OAP coat 1st 500 rpm 2nd 3,000 rpm PR coat: THMR-iP3100HS LB 15 cp 1st 500 rpm 2nd 3,000 rpm Coat-bake: 110 deg C Expose: i-Ray stepper Development: NMD3 Rinse: DW Dev-bake: 120 deg C O2 asher	90 s 5 s 30 s 5 s 25 s 90 s (300 ms) 33 s 33 s 5 min 1 min 30 s	Coat recipe: No.8 Development recipe: No.21
56	ND I/I	As 85 keV, 4.0×1015 cm-2		
57	PR removal	O2 ashing SPM	30 min 10 min	
58	Cleaning	LPCVD 706 deg C, 0.3 Torr TEOS = 30 sccm, O2 = 0.3 l/min		
59	Thickness check			
60	TEOS densify anneal	OX4: 1,000 deg C Anneal N2:250 l/hr	20 min	
61	Thickness check Sheet resistance			
62	Cont. photo. (Contact) No.3	OAP-bake: 160 deg C OAP coat 1st 500 rpm 2nd 3,000 rpm PR coat: THMR-iP3100HS LB 15 cp 1st 500 rpm 2nd 3,000 rpm Coat-bake: 110 deg C	90 s 5 s 30 s 5 s 25 s 90 s	Coat recipe: No.8 Development recipe: No.21

付録

		Expose: i-Ray stepper Development: NMD3 Rinse: DW Dev-bake: 120 deg C O2 asher	(300 ms) 33 s 33 s 5 min 1 min 30 s	
63	SiO2 removal	RIE (rank A) + BHF		
64	Etch check			
65	PR removal	SPM 120 deg C (3:1 = H2SO4:H2O2) DIW	10 min 10 min	
66	Cleaning	APM (1:1:6) 120 deg C DIW overflow HPM (1:1:6) 120 deg C DIW overflow DHF (1:50) DIW overflow Spin dry	10 min 10 min 10 min 10 min 20 s 5 min	
67	Al depo.	target: Al-1% Si Ar 0.5 Pa (50 sccm), RF 1 kW	16 min	thickness: 1um
68	Thickness check			
69	Al photo. No.4	OAP-bake: 160 deg C OAP coat 1st 500 rpm 2nd 3,000 rpm PR coat: THMR-iP3100HS LB 15 cp 1st 500 rpm 2nd 3,000 rpm Coat-bake: 110 deg C Expose: i-Ray stepper Development: NMD3 Rinse: DW Dev-bake: 120 deg C O2 asher	90 s 5 s 30 s 5 s 25 s 90 s (300 ms) 33 s 33 s 5 min 1 min 30 s	Coat recipe: No.8 Development recipe: No.21
70	Al etch (+ O2 Asher)	RIE (rank B)	10-13 min	
71	Etch check			
72	PR removal	O2 asher	30 min	
73	Cont.2 photo. (Contact for Detector) No.10	OAP-bake: 160 deg C OAP coat 1st 500 rpm 2nd 3,000 rpm PR coat: THMR-iP3100HS LB 15 cp 1st 500 rpm 2nd 3,000 rpm Coat-bake: 110 deg C Expose: i-Ray stepper Development: NMD3 Rinse: DW Dev-bake: 120 deg C O2 asher	90 s 5 s 30 s 5 s 25 s 90 s (300 ms) 33 s 33 s 5 min 1 min 30 s	Coat recipe: No.8 Development recipe: No.21
74	SiO2 removal	BHF		
75	PR removal	Acetone IPA DIW overflow	>20 min 5 min 5 min	
76	LF photo. (Lift off for Detector) No.11	Pre bake: 170 deg.C LOR (30B)coat 1st 500 rpm 2nd 4500 rpm LOR bake: 170 degC PR coat: 1st 500 rpm 2nd 3000 rpm Coat-bake: 110 degC Expose: i-Ray stepper Development/LOR etch.: NMD3 Rinse: DIW Bake: 120 degC	5 min 5 s 45 s 5 min 5 s 25 s 90 s (270 ms) ~60 s 2 min 5 min	

付録

77	Au depo.	0.5 nm/s	10 min	thickness: 300 nm
78	Lift off	Removal PG IPA	1day 5 min	
	Dicing	15.75 mm × 15.75 mm		
79	FIB milling			

付録 D 電流電圧特性の温度依存性

作製したショットキーダイオードは、デバイス温度を 25°C として測定しているが、これは、結露の影響と暗電流の増加を考慮し決定した。

図 D.1 に、デバイス温度を 20°C とした場合に確認された結露時のデバイスの光学顕微鏡像を示す。Au パターン上に多数の水滴が確認されたため、デバイス測定温度は、結露の生じない温度とする必要 (25°C 程度) が生じた。

続いて、ダイオードに逆バイアス V_R を印加し、得られる暗電流の温度依存性を確認した。得られた特性を図 D.2 に示す。図より、温度が上昇する程、暗電流が増加する様子と、印加電圧が増加する程、温度変化の影響が大きくなることが確認される。フィッティングより得られた暗電流の温度依存性を表 D.1 にまとめる。本研究では、第 3 章で示したように、偏光角度依存性や回折構造依存性が無バイアスの状態で確認できたため、エラーバーの影響を小さくするために、無バイアスでの測定を行った。

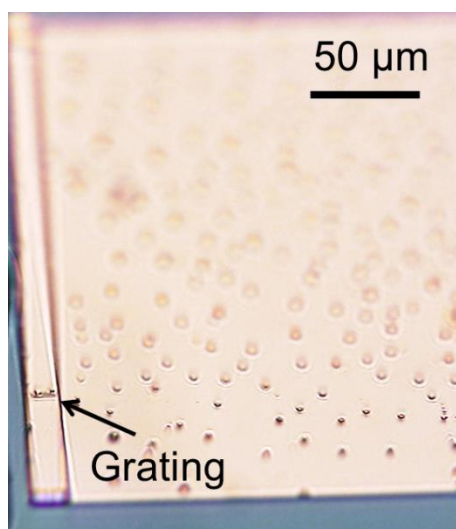


図 D.1 デバイスの結露

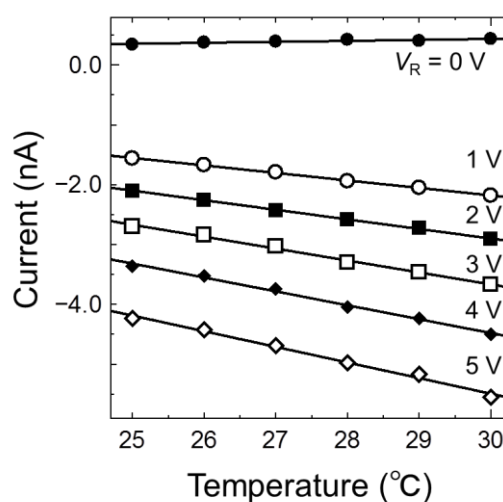


図 D.2 電流電圧特性の温度依存性

表 D.1 暗電流の温度依存性

逆バイアス (V)	温度依存性(nA/°C)
0	0.16
1	1.25
2	1.61
3	1.99
4	2.31
5	2.61

付録 E 金属薄膜透過光による光電流 検出可能性の検討

入射光が励起部のスリットを貫通して光電流が得られている可能性について検討した。図 C.1 のようなショットキー型検出器上に、励起部に用いた構造（スリットピッチ 1500 nm, スリット幅 700 nm）と同様加工を行い、表面から光を入射した。その結果、得られた光応答特性は 0.1 pA/mW 以下と見積もられ(光強度 10 mW の光を入射し, 1 pA 以下の光電流が取得された), スリットを貫通する光の影響は回折構造依存性と比較し, 十分小さいことが確認された。表 E.1 には, 第 3 章で実測した他の受光感度も同時に示した。

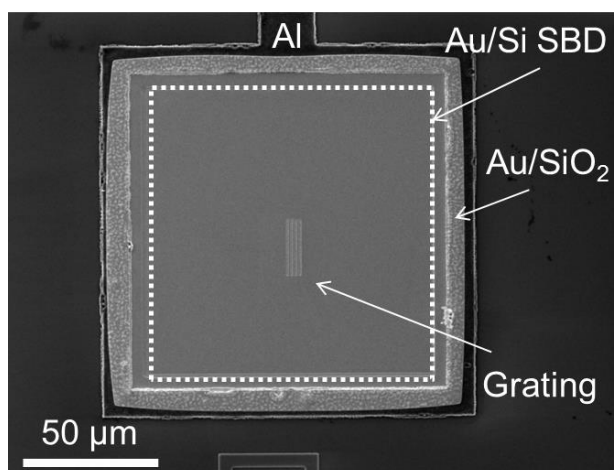


図 E.1 光透過確認デバイス

表 E.1 導波路終端の回折構造との比較

構造	受光感度(pA/W)
マルチスリット	37.58
ディスクアレイ	14.7
構造なし	1.42
光透過確認デバイス	< 0.1

付録 F 電流による表面プラズモンの変調可能性

流体中を伝播する縦波は，流体の流れの影響を受け，その速度が変化することが知られている．本現象は，超音波流速計では伝播時間差法として，流速を求める手法として知られているが，本現象が，自由電子中を伝播する縦波である表面プラズモンにも適用できないかと検討した．

図 F.1(a)のように，A，B 地点間で縦波が伝播するモデルにおいて，流速 v_f が存在する場合，速度 v_{ab} ， v_{ba} は，音速 u_0 を用いて以下のように表される．

$$v_{ab} = u_0 - v_f \quad (\text{F.1})$$

これを表面プラズモンに置き換えると，流入する電子の影響を受けた表面プラズモンの速度 v_{sp}' は以下のように表される．

$$v_{sp}' = \frac{v_{sp} - v_d}{1 - v_{sp}v_d/c} \quad (\text{F.2})$$

ここで， v_{sp} は変調を受ける前の表面プラズモンの速度， v_d は電子の速度， c は光速を表す．

また，表面プラズモンの位相速度と実効屈折率の関係より，表面プラズモンの速度の変化を実効屈折率の変化に対応させると，変調後の実効屈折率 n_{sp}' は，以下のように考えられる．

$$n_{sp}' = c/v_{sp}' \quad (\text{F.3})$$

一方，電子の速度 v_d は電流密度に依存する形で，以下の式で与えられる．

$$v_d = -\frac{J}{ne} \quad (\text{F.4})$$

ここで， n は Au の電子密度 $5.9 \times 10^{22} \text{ cm}^{-3}$ ， e は電荷素量 $1.6 \times 10^{-19} \text{ C}$ とした．

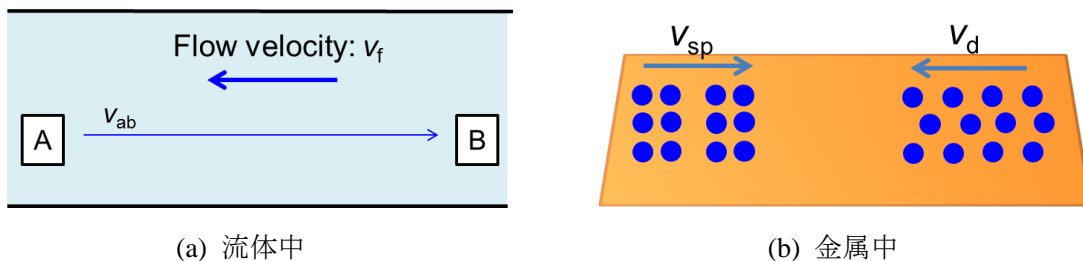


図 F.1 各媒質中における速度の考え方

付録

式(F.3)に式(F.2), (F.4)を代入し計算すると, 実効屈折率の変化 $\Delta n = n_{sp} - n_{sp}'$ は, 図 F.2 のように求められる. 図より, 3 MA/cm^2 の電流密度を与えた場合でも, 屈折率変化が 10^{-10} に満たないことが確認される. 以上の事から, 表面プラズモンに伝播時間差法で用いられるモデルが適用された場合でも, 電流の影響はほぼ無視できると考えられる.

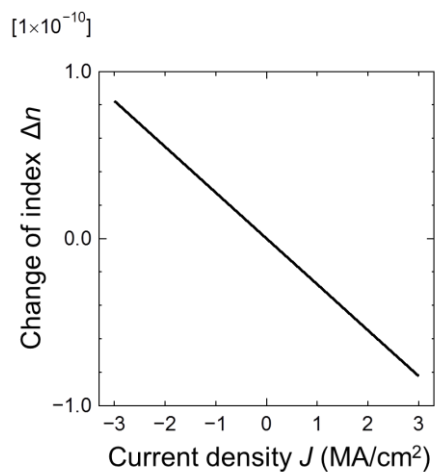


図 F.2 屈折率変化の電流密度依存性