

表面プラズモンを用いた高密度論理演算回路の要素技術
(Optical logic circuits using surface plasmons)

2019年1月

博士（工学）

太田 雅

豊橋技術科学大学

表面プラズモンを用いた高密度論理演算回路の要素技術

論文要旨

情報処理システムの基幹素子である半導体集積回路の性能向上のため、高速かつ大容量の情報処理および信号伝送が期待できる光配線技術が注目されている。光信号を用いた論理演算技術は、次世代集積回路の高機能化への応用が期待できる。しかし、伝播光はナノスケールの誘電体構造に集光することが困難であるため、光回路の高密度集積化は制限されている。上記課題を解決するために、光をナノスケールの誘電体に集光可能な、金属表面近傍の自由電子と光波が結合した量子である表面プラズモン (SP) を信号キャリアとする光集積回路の実現に向け、その要素技術の開発を行った。

SP回路の高機能化に向けて、金薄膜上の酸化シリコン細線パターンから成る、SP信号の干渉を用いた論理演算回路を開発した。伝播するSP信号の位相を調整する構造を開発し、多モード導波路から成るSP干渉素子と組み合わせることで、ANDとXORから成る2つの論理演算を同時に処理可能なSP論理演算回路を新規に提案した。SP強度分布の理論設計値と実験結果がよく一致することを確認し、約10 dBのオンオフ比で動作可能な論理演算回路の実現可能性を示した。

また、SP配線の更なる高密度化に向けて、金薄膜上の酸化シリコン細線を用いたSP配線の交差構造を開発した。多モード導波路から成るSP干渉素子を任意の角度で交差させ、入力SPを対角の出力配線へ低損失で伝送できる配線交差構造を新規に提案した。半導体製造プロセスを用いて提案構造を作製し、伝播するSPの強度分布を測定して交差損失とクロストークを評価した。SPの近接場光強度分布測定により、低交差損失(1 dB以下)かつ低クロストーク(ノイズレベル以下)のSP交差配線構造を実証した。

上述した干渉を用いた論理演算回路では、オンオフ比を維持したカスケード接続の際に位相を厳密に制御する必要があり、これが回路網への展開を困難にしていた。本課題を解決するために、金/空気/金界面から成るナノスケールギャップ構造を導波路としたギャッププラズモン(GP)配線を用いて、カスケード接続を可能とする非線形屈折率効果を利用した論理演算回路の開発を行った。はじめに、GPの高効率オンチップ励起構造を開発した。これまでに報告されているGP励起構造は、単一の偏光モードを光源として同じ偏光モードのGP励起を目的としたものであった。本研究では、光源に対して直交偏光のGPを高効率励起する構造を開発することを目的とした。酸化シリコンストライプ型のSP導波路上に設置した金ナノストライプへ局在するSPを、金/空気/金から成るギャップテーパー構造を介して集光することで、約79%の効率で直交偏光変換および導波路幅100 nmのGPモード励起が可能であることを解析的に確認した。また、SPおよびGPの近接場光強度分布測定結果より、解析結果と実験結果がよく一致することを確認し、直交偏光のGPモードが励起することを実験的に確認した。続いて、励起構造とMach-Zehnder干渉計、方向性結合器を組み合わせることで、屈折率変調を利用した論理演算回路の設計を行った。表面プラズモンの電場増強効果を利用することで、少なくとも5.2 dBのオンオフ比で光路切り換え動作が可能であること解析的に確認した。

以上の結果は、表面プラズモンを用いた高密度論理演算回路の実現可能性を示している。

Optical logic circuits using surface plasmons

Abstract

Silicon-based photonic integrated circuits (PICs) have been widely studied for high-speed and large capacity signal transmitting or processing using waveguide patterns. Surface plasmons (SPs), collective oscillations of free electrons at a metallic surface, can confine optical signal into dielectric/metallic interfaces beyond the diffraction limit of propagating light. Therefore, SPs are promising as signal carriers to realize high-density PICs comprising subwavelength-scale metallic structures, and plasmonic components.

I demonstrate a half-adder operation with simple phase adjustment using plasmonic multimode interference (MMI) devices, composed of dielectric stripes on a metal film. Plasmonic MMI devices, composed of dielectric multimode waveguides on a metal film, can be used to realize interference-based SP computing and optional phase shift adjustment in a simple structure. The simultaneous operations of XOR and AND gates were substantiated numerically and experimentally by combining 1×1 MMI based phase adjusters and 2×2 MMI based intensity modulators. In the phase adjusters, I controlled the phase shift of the plasmonic signal by determining the propagation coefficients of the fundamental guided modes of the waveguides. Obtained results confirm the feasibility of logic operations in simple plasmonic MMI structures with on/off ratio of approximately 10 dB.

To realize high-density interconnections in PICs, low-loss and low-crosstalk crossing waveguides are required for plasmonic device miniaturization and flexible patterning of the optical interconnections. I propose MMI crossing waveguides that use mirror image patterns for the silicon oxide stripes and evaluate their insertion losses and crosstalk both numerically and experimentally as a function of crossing angle. As a result, the low losses (lower than 1.0 dB) and the low crosstalk (lower than the background noise) have been confirmed experimentally.

I propose a novel gap-plasmon excitation structure for nonlinear plasmonic logic devices in PICs. The structure consists of a gold stripe and tapered gap for refractive index matching to a gap plasmonic waveguide and was fabricated at the top surface of a silicon-oxide-stripe-type plasmonic waveguide deposited on a gold film. Propagating surface-mode plasmons, confined into the dielectric-stripe waveguide, are localized at the corner of the gold stripe. Then, the localized lateral plasmons are converted to the orthogonal-polarized gap-plasmonic mode by increasing the effective refractive index of the gap waveguide using the tapered gap. The intensity ratio of the 100-nm gap-waveguide mode to the dielectric-stripe-waveguide mode was estimated to be of 0.79 through numerical simulations and plasmonic-field measurements. Finally, I propose and design an all-plasmonic nonlinear logic device comprising Mach-Zehnder interferometer and directional coupler. Numerical design results confirm the feasibility of logic operations using plasmonic field enhancement with on/off ratio of at least 5.2 dB.

These results indicate the feasibility of the high-density plasmonic logic circuits for PICs.

第1章 序論

| | |
|---------------------------------------|----|
| 1.1 研究背景..... | 1 |
| 1.1.1 情報処理速度の飽和と情報通信量の増加..... | 1 |
| 1.1.2 Extended CMOS による次世代情報通信技術..... | 1 |
| 1.1.3 光情報通信技術の高性能化に向けた研究動向..... | 4 |
| 1.2 光配線を用いた集積回路技術..... | 5 |
| 1.2.1 光配線および情報処理における利点と課題..... | 5 |
| 1.2.2 光集積回路技術に関する研究動向..... | 6 |
| 1.3 表面プラズモンを用いた集積回路技術..... | 7 |
| 1.3.1 表面プラズモン配線および情報処理における利点と課題..... | 7 |
| 1.3.2 表面プラズモン集積回路技術に関する研究動向..... | 9 |
| 1.4 本研究の目的..... | 10 |
| 1.5 本研究の位置づけ..... | 12 |
| 1.6 本論文の構成..... | 13 |
| 参考文献..... | 14 |

第2章 表面プラズモン素子の設計および測定原理

| | |
|--------------------------|----|
| 2.1 緒言..... | 20 |
| 2.2 表面プラズモン..... | 20 |
| 2.2.1 分散関係と存在条件..... | 21 |
| 2.2.2 伝播損失..... | 26 |
| 2.2.3 励起方法..... | 27 |
| 2.3 多モード干渉..... | 28 |
| 2.3.1 誘電体導波路とモード分散..... | 28 |
| 2.3.2 多モード干渉と自己結像現象..... | 30 |
| 2.4 ギャッププラズモン..... | 34 |
| 2.4.1 実効屈折率と存在条件..... | 34 |
| 2.4.2 励起方法..... | 37 |
| 2.5 非線形光学効果..... | 38 |
| 2.5.1 カー効果..... | 38 |
| 2.5.2 熱光学効果..... | 40 |

| | |
|-------------|----|
| 2.6 結言..... | 41 |
| 参考文献..... | 41 |

第3章 多モード干渉を用いた論理演算回路の開発

| | |
|-----------------------------------|----|
| 3.1 緒言..... | 44 |
| 3.1.1 多モード干渉を用いた論理演算回路の開発..... | 44 |
| 3.1.2 2モード干渉を用いた平面配線交差構造の開発..... | 45 |
| 3.2 多モード干渉による表面プラズモンの位相調整..... | 46 |
| 3.2.1 位相遅延理論式の導出..... | 46 |
| 3.2.2 位相遅延量の構造パラメータ依存性..... | 48 |
| 3.3 表面プラズモン半加算器の設計..... | 49 |
| 3.3.1 半加算器の構成..... | 49 |
| 3.3.2 2入力2出力多モード干渉計の設計..... | 50 |
| 3.3.3 電磁界解析による特性評価..... | 51 |
| 3.4 半加算器の作製と実験による特性評価..... | 53 |
| 3.4.1 半加算器の作製..... | 53 |
| 3.4.2 走査型近接場光学顕微鏡法による特性評価..... | 55 |
| 3.5 表面プラズモン配線平面交差構造の設計..... | 59 |
| 3.5.1 交差構造の構成..... | 59 |
| 3.5.2 2モード干渉に基づいた構造設計..... | 60 |
| 3.5.3 電磁界解析による挿入損失の交差角度依存性評価..... | 61 |
| 3.6 平面交差配線の作製と特性評価..... | 64 |
| 3.6.1 交差構造の作製..... | 64 |
| 3.6.2 走査型近接場光学顕微鏡法による特性評価..... | 66 |
| 3.7 結言..... | 70 |
| 参考文献..... | 70 |

第4章 ギャッププラズモンを用いた論理演算回路の開発

| | |
|-------------------------------------|----|
| 4.1 緒言..... | 72 |
| 4.1.1 オンチップ型ギャッププラズモン直交励起構造の開発..... | 72 |
| 4.1.2 ギャッププラズモンを用いた論理演算回路の開発..... | 73 |

| | | |
|-------|---|-----|
| 4.2 | 金ナノストライプへの表面プラズモンの局在..... | 76 |
| 4.2.1 | 誘電体導波路上金ナノストライプの構成..... | 76 |
| 4.2.2 | エバネッセント結合を介した表面プラズモンの局在..... | 77 |
| 4.3 | テーパー型導波路によるギャッププラズモン集光..... | 79 |
| 4.3.1 | テーパー型ギャップ導波路による ギャッププラズモン励起構造の概要..... | 79 |
| 4.3.2 | ギャップモード実効屈折率の構造パラメータ依存性と 励起効率のテーパー角度依存性..... | 81 |
| 4.4 | オンチップ型ギャッププラズモン直交励起構造の設計..... | 83 |
| 4.4.1 | 励起構造の構成..... | 83 |
| 4.4.2 | ギャップモードと局在モード間の周期結合..... | 85 |
| 4.5 | 励起構造の作製と特性評価..... | 86 |
| 4.5.1 | 励起構造の作製..... | 86 |
| 4.5.2 | 走査型近接場光学顕微鏡法による特性評価..... | 88 |
| 4.6 | ギャッププラズモンを用いた論理演算回路の設計..... | 91 |
| 4.6.1 | 論理演算回路の構成..... | 91 |
| 4.6.2 | 構造パラメータの設計..... | 93 |
| 4.6.3 | 電磁界解析によるオンオフ比評価..... | 97 |
| 4.7 | 結言..... | 98 |
| | 参考文献..... | 98 |
| | | |
| 第5章 | 結論..... | 101 |
| 5.1 | 総括..... | 101 |
| 5.2 | 今後の展望..... | 103 |
| 5.3 | 今後の課題..... | 103 |
| | | |
| | 謝辞..... | 105 |
| | | |
| | 研究業績..... | 106 |

| | |
|---|-----|
| 付録..... | 112 |
| A Metal-Insulator-Metal 構造の特性について..... | 112 |
| B 単一スリットを介した表面プラズモン励起強度の調節..... | 115 |
| C 多モード干渉を用いた論理演算回路のカスケード接続性..... | 117 |
| D 金属ロッドの周期配列を用いた表面プラズモン励起構造..... | 120 |
| E ハイブリッドプラズモニック導波路内の2モード干渉を用いた 表面プラズモン励起および散乱構造..... | 121 |
| F 金ロッド配列による表面プラズモンの電場増強..... | 133 |

1 序論

1.1 研究背景

1.1.1 情報通信量の増加と情報処理速度の飽和

スマートフォンやコンピュータの普及により、全世界の情報通信量は爆発的に増加し続けている。Cisco 社により見積もられた全世界の情報通信量の予測推移によると、全世界の Internet Protocol (IP) トラフィックは、今後 5 年間で約 3 倍に増加し、2005 年から 2021 年の間に 127 倍に達することが見込まれている^[1]。また、2021 年にはスマートフォンの情報通信量がパーソナルコンピュータを上回ると予測されている。さらに、ネットワークの高度化や Internet of Things (IoT) の実現に伴い、様々な事象をデータ化して活用することで、Information Communication Technology (ICT) 市場は活性化してきている^[2]。ビッグデータや IoT 技術の普及が急速に進展するに伴い^[3,4]、情報通信量は今後も爆発的に増加し続けると考えられる。

伝送された情報を処理する情報処理デバイスの処理速度は、主にプロセッサを構成するトランジスタの微細化によって向上してきた。トランジスタのゲート長は年々微細化を続けており、原子スケールに近づいて微細化の限界を迎え、NAND ゲートサイズも飽和することが予測されている^[5,6]。さらに、トランジスタのゲート長が原子スケールに近づくと、金属配線の抵抗及び配線間の容量成分による信号の伝送遅延が情報処理速度を律速する問題が生じる。そのため、トランジスタで構成される論理演算素子のサイズおよび情報処理速度は今後飽和していくことが予測されている^[7]。このような状況の中で、爆発的に増加し続ける情報通信量を処理できなくなる「情報爆発」と呼ばれる高速処理の限界が危惧されている^[8]。

上述した課題を解決するため、新たなアプローチによる次世代高速情報処理システムへの要請が高まっている。

1.1.2 Extended CMOS による次世代情報処理技術

微細化による相補型金属酸化膜半導体 (CMOS : Complementary Metal Oxide Semiconductor) 回路の限界を超えた、従来とは異なる物理現象を利用して電界効果トランジスタ (FET : Field-Effect Transistor) ベースの電子集積回路の性能を上回る新規情報処理システムの開発を目的とした次世代情報処理技術は、“Beyond CMOS” と総称されている^[7,9,10]。この Beyond CMOS には、バルク状態でキャリア移動度の高い III-V 族半導体を用いたデバイスや^[11]、強磁性体によるスピントロニクス^[12]等が代表例として挙げられる。これらの技術に基づいて、今後は Beyond CMOS を従来の CMOS 技術と組み合わせる” Extended CMOS” による次世代情報通信技術への展望が重要になると言われている^[7]。

表 1.1 に、主な Extended-CMOS 技術の利点と課題をまとめて示す。従来の CMOS 技術を発展させたデバイスとして、平面型 Metal-Oxide-Semiconductor FET (MOSFET) のチャンネルを Si ナノワイヤに置き換えた Nanowire FET (NWFET) が注目されている^[13,14]。ナノワイヤの直径が小さくなる

1 序論

表 1.1 主な Extended CMOS 技術の比較^[7,9-34]

| 技術 | 利点 | 課題 |
|---|--|--|
| Si (SiGe) NWFET ^[13,14,17] | <ul style="list-style-type: none"> 量子閉じ込め効果によるバリスティック輸送が可能 オールアラウンドゲート構造による短チャンネル効果の抑制 低い消費電力 | <ul style="list-style-type: none"> デバイスの歩留り, 均一性 高密度配列が困難 表面欠陥および寄生抵抗の影響 |
| III-V TFET ^[11,18,19] | <ul style="list-style-type: none"> 高いキャリア移動度 スタンバイ時のリーク電流を抑制可能 | <ul style="list-style-type: none"> 絶縁物/半導体の高い界面準位密度 |
| CNTFET ^[20,21] | <ul style="list-style-type: none"> 高いキャリア移動度 オールアラウンドゲート構造による短チャンネル効果の抑制 | <ul style="list-style-type: none"> バンドギャップエネルギー制御 ナノチューブの配置制御 電荷キャリア型と濃度の制御 ゲート絶縁膜の体積 低抵抗コンタクトの形成 |
| Graphene based FET ^[22,23] | <ul style="list-style-type: none"> CNT を超える高いキャリア移動度 CMOS プロセスによるパターンニングが可能 | <ul style="list-style-type: none"> 大量生産への展開 |
| Spin FET ^[12] Spin MOSFET ^[24] | <ul style="list-style-type: none"> 高いエネルギー効率 低い消費電力 | <ul style="list-style-type: none"> 半導体へのスピン注入効率 室温動作の実証 構造の微細化 |
| NEMS switch ^[25,26] | <ul style="list-style-type: none"> 待機電力がゼロ 低い消費電力 低い動作電圧 優れた高温耐性 | <ul style="list-style-type: none"> 接触による機械的な摩耗 高速動作および機械的遅延 |
| Atomic switch ^[27,28] | <ul style="list-style-type: none"> 高いオンオフ比 CMOS デバイスの金属配線層に直接形成可能 微細な構造 低い消費電力 | <ul style="list-style-type: none"> 高速動作 繰り返し耐久性 |
| Mott FET ^[29,30] | <ul style="list-style-type: none"> 電界や光, 熱励起によるスイッチ動作 低い消費電力 | <ul style="list-style-type: none"> 低いキャリア移動度 |
| Nanophotonic switch ^[31,32] | <ul style="list-style-type: none"> 低い消費電力 高速動作 | <ul style="list-style-type: none"> 室温動作の実証 高密度集積化 |
| Plasmonic wave device ^[9,33,34] | <ul style="list-style-type: none"> 回折限界を超えた集光が可能 高速動作 | <ul style="list-style-type: none"> 高い消費電力 高精度な作製プロセスが必要 |

1 序論

と、量子閉じ込め効果が顕著になり、電子の散乱が抑制されたバリスティック輸送が顕在化する^[15]。NWFET はオールアラウンドゲート構造を採用しており、ソースドレイン間が近接することで生じる短チャネル効果によるゲートしきい値電圧の低減やリーク電流を軽減することができる^[16,17]。また、代表的な Beyond CMOS 技術である III-V 族化合物半導体はシリコンと比較してキャリア移動度が高く、特に Sb 系半導体はバルク状態での正孔移動度がシリコンより約 1.6 倍高いことから、注目を集めている^[11,18]。III-V 族化合物半導体を用いたトンネル FET (TFET) は逆バイアスの p-i-n 接合から成り、ゲート電圧によってキャリアのトンネル確率を制御可能であることから、スタンバイ時のリーク電流を抑制することができる^[19]。カーボンナノチューブ (CNT : Carbon Nano Tube) を用いた FET は、高いキャリア移動度とオールアラウンドゲート構造による短チャネル効果の抑制が実現可能である^[20,21]。グラフェンはカーボンナノチューブを上回るキャリア移動度を有する可能性があり、従来の CMOS プロセスによるパターンニングが可能であることから、FET の高速動作への展望が期待されている^[22,23]。スピン FET および MOSFET は、トランジスタのソース領域から強磁性体を介してスピンを半導体へ注入してドレイン領域で検出を行うため、高エネルギー効率で低消費電力なデバイスへの応用が期待されている^[12,24]。Nano-Electro-Mechanical System (NEMS) を利用したスイッチは、静電力を用いて機械的に電気回路を形成するスイッチング素子であり、待機電力がゼロである点や低消費電力・低電圧動作が可能である点が主な特徴である^[25,26]。金属陽イオンの拡散と酸化・還元プロセスを利用した原子スイッチは、CMOS デバイスの金属配線層に直接作製することが可能であり、高いオンオフ比や低い消費電力での高密度プログラマブルロジックデバイスの開発を可能とする^[27,28]。電界印加によって絶縁体から金属への相転移を起こすことでスイッチングを行う Mott FET は、ナノスケールの構造で電界や光、熱励起によるスイッチおよびメモリとしての応用が期待されている^[29,30]。ナノフォトニックスイッチは、主に非線形光学効果や量子ドットのエネルギー移動を用いた構造が提案されており、低消費電力かつ高速なスイッチング動作を可能とする^[31,32]。表面プラズモンは金属表面近傍の自由電子と電磁波とが結合した集団振動の量子であり、表面プラズモンの干渉や非線形光学効果を用いたプラズモニックスイッチは、ナノスケールの高速スイッチの実現を可能とする^[33,34]。

1 序論

1.1.3 光情報通信技術の高性能化に関する研究動向

1.1.2 節で述べた情報処理技術は、光ファイバおよび無線ネットワーク等を介して伝送された情報を処理することを目的に発展してきている。光ファイバを用いた長距離情報通信における伝送媒体として、光ファイバ1本に対して導波モードが単一になるように設計されたシングルモードファイバが基本的に採用されてきた^[35]。

光情報通信システムは、光ファイバ通信技術はこれまでに時分割多重や波長多重、空間多重の3つの技術に基づいて大容量化してきている^[35,36]。時分割多重通信方式では、光の高速変調や伝送路の広帯域化、光検出器の高速化により、短い光パルスを各チャンネルに少しずつ時間をずらして重ねて伝送することで、大容量通信を可能とする。波長多重通信方式は、異なる波長の光を1本のファイバによって伝送することで大容量通信を可能とする通信方式である。空間多重通信方式は従来の光ファイバを複数本組み合わせたり、1本の光ファイバ中に複数のコア（マルチコア）や複数のモード（マルチモード）で異なる信号を伝送したりすることで、大容量通信を実現する手法である。

近年では、光通信に超高速デジタル信号処理を取り入れたデジタルコヒーレント光伝送技術を用いることで、1波長あたり100 Gbit/s以上の長期距離大容量伝送が実現されている^[37]。デジタルコヒーレント光伝送技術では、搬送波の周波数や位相に情報を載せており、高感度検出が可能なコヒーレント検波方式が適用できるため、長距離信号伝送において Signal-Noise Ratio (SNR)改善が可能となる。また、偏波多重分離（PDM: Polarization Division Multiplexing）が実現できるため、従来の波長多重システムの周波数利用効率を2倍以上に向上することが可能となる。これらの技術を用いることで、更なる大容量光通信を実現している。

これらの光通信技術をシリコンベース集積回路の光配線に応用することで、更なる高速通信および情報処理への展開が期待できる。現在、光ファイバベース光通信システムの受光部として、平面光回路と光検出器とを組み合わせたオンチップ構造を利用した受光性能向上が報告されている^[38]。

1.2 光配線を用いた集積回路技術

1.2.1 光配線を用いた集積回路技術における利点と課題

光配線は高速・高密度・低消費電力な信号伝送が可能であり、従来の電子集積回路における電気配線が抱える配線遅延や消費電力等の課題を解決するために、現在では主に集積回路チップ間スケールの信号伝送に用いられている。CPU 間や CPU - メモリ間を高密度かつ低消費電力で相互接続可能な光トランシーバーは、チップ内電気配線を一部光配線に置き換えて電力消費と配線遅延を低減するために、基板上に集積する構造 (On-package 型) で実現されている^[39]。

チップ内信号伝送や信号処理に光配線を採用する研究が進められている。チップ上光情報通信および情報処理技術の実現に向けたアプローチとして、信号キャリアに光を用いる情報処理技術が注目を集めている^[40-42]。光配線および導波路は、誘電体多層膜の導波層に沿った方向に光を伝播させるスラブ導波路 [図 1.1(a)] と、光波を横方向にも閉じ込めるチャンネル導波路 [図 1.1(b)] の 2 種類に分類することができる。導波路をベースとした光信号による情報処理技術は、高速情報処理が可能で、低消費電力であるという特徴がある。現状では、シリコンに代表される高屈折率誘電体を細線状の導波路またはチャンネル導波路状に加工し、光信号の伝送路および情報処理デバイスへ応用する研究が活発に進められている^[43-45]。高屈折率誘電体ベースの光配線は外来電磁ノイズに対する耐性が高く、設計がシンプルであるという特徴を有する。また、1.1.3 節で述べた大容量通信技術が導入可能であるために伝送容量が大きく、配線層数やピン数の削減が可能である^[46]。誘電体ベースの光配線は、半波長未満のナノスケール領域への集光が困難であるため、現存する電子集積回路との整合性を確保することが難しく、光デバイスはその集積化および微細化に関して課題がある。周期的な屈折率変化を用いて強い光閉じ込めを実現するフォトニック結晶を用いた研究も同様な課題を包含しているが、近年では盛んに実施されている[図 1.1(c)]^[47]。

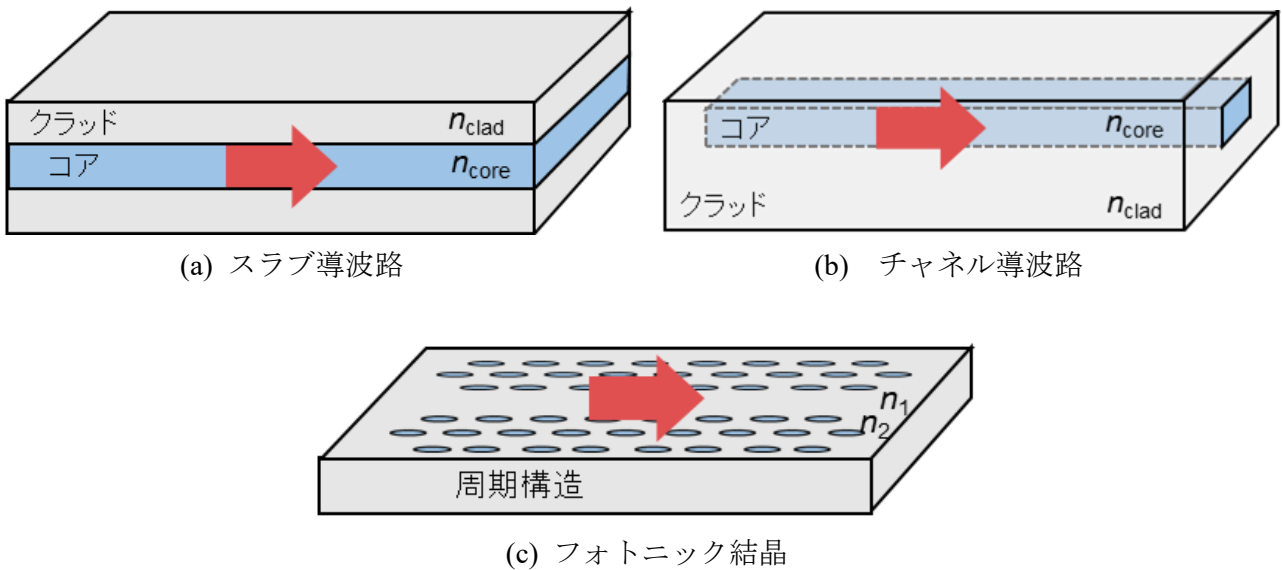


図 1.1 誘電体光導波路の種類 (矢印は光の伝播方向)

1.2.2 光配線を用いた集積回路技術に関する研究動向

集積回路上に光配線から成る光回路を構築するために、光導波路やコヒーレント光源、変調器、検出器等の要素素子に関する研究が報告されている^[47-50]。導波路材料はシリコンや酸化シリコン、窒化シリコン、ゲルマニウム等が用いられている。シリコンは通信波長帯で屈折率が約 3.5 と高く^[51]、小さい導波路幅（波長 1550 nm の光において約 200~300 nm）での配線を可能とする^[52]。酸化シリコンは通信波長帯で屈折率が約 1.45 であり^[53]、光ファイバとの低損失な接続が可能であるため、受信デバイスの平面光回路や導波路のクラッド材料等として採用されている^[54]。通信波長帯で屈折率が約 2.0 である窒化シリコンは^[55]、屈折率がシリコンと酸化シリコンとの間の値であるために、加工誤差に強く比較的集積度の高い光回路の形成が可能となる^[54]。ゲルマニウムはバンドギャップが約 0.7 eV とシリコン（約 1.1 eV）より小さく^[56]、高速かつ低電圧で動作可能な光スイッチや光検出器への応用が研究されている^[57]。また、シリコンプラットフォームとの相性が良いため、光デバイスのモノリシック集積化が可能である。

図 1.1 に示した導波路形状をベースとして、高速・低電圧・低消費電力で動作可能な光集積回路の要素素子を開発することを目的とし、あらゆるアプローチで研究が行われている。モノリシック集積可能なコヒーレント光源について、シリコン基板上にシリコンゲルマニウム合金のバッファ層を介して形成した、ガリウムヒ素ベースの化合物半導体を利用したレーザによる室温連続発振が報告されている^[58]。シリコンは量子効率の低い間接遷移型のバンド構造を有しているが、光学フォノンによる光子の非弾性散乱を利用したシリコンラマンレーザーや、シリコンへ希土類元素を添加することによる発光デバイスに関する研究が行われている^[59]。また、ゲルマニウムを利用した光源について、本来ゲルマニウムは間接遷移型のバンド構造を有しているが、ゲルマニウムにひずみを与えバンド構造を変形すること、あるいはスズとの合金を形成する等により、直接遷移に起因する発光を得られることが報告されている^[60-62]。

光導波路と接続可能な変調器は、キャリアプラズマ効果やポッケルス効果、カー効果、熱光学効果等を利用して強度や位相、偏光方向を変調することで光信号を生成する^[63]。キャリアプラズマ効果を用いた変調器は、自由キャリアの集中による導波路材料の屈折率および吸収係数の変化を変調に利用している。結晶に電界を印加することによって電子分極が変化して光吸収は変化せず屈折率が変化する電気光学効果は、電界に線形に比例するポッケルス効果と 2 乗に比例するカー効果に分類される^[64]。電子分極に基づく変調であるため、高速の光制御に応用可能である。

光検出器は、基板上に pn 接合や pin 接合、ショットキー接合を導波路終端に作り付けることで光信号を電気信号へ変換し、電気信号による電子デバイス動作を可能とする^[65]。近年では、通信波長帯の吸収係数がシリコンより高いゲルマニウムを用いた高速応答・広帯域・高効率光検出器に関する研究が多く報告されており、その性能は III-V 族半導体に匹敵している^[66]。また、ゲルマニウムは通信波長帯の屈折率が約 4.3 であり^[67]、導波路材料にゲルマニウムシリコン合金を用いることで高密度配線とゲルマニウム光検出器の一体集積化を可能としている^[68]。

1.3 表面プラズモン配線を用いた集積回路技術

1.3.1 表面プラズモン配線の利点と課題

前述したように、光導波路では半波長未満のナノスケール領域への集光が困難であるため、ナノスケールの電子集積回路との整合性を確保することが難しく、光デバイスはその集積化および微細化に関して課題がある。この課題を解決するため、金属表面の自由電子が光波との結合によって集団励起された状態の量子である、表面プラズモンという現象が注目を集めている^[69]。図 1.2 に表面プラズモンの模式図を示す。表面プラズモンは金属表面の自由電子と光波とが結合することでナノスケールの誘電体構造へ光波を閉じ込めることができる。表面プラズモンデバイスは、伝播光の回折限界を超えたナノスケールの微細な光回路を形成できる可能性を有しており、さらに電子回路の金属配線における抵抗や配線間容量成分による信号の伝播遅延の影響が少ないため、光速で伝播する信号を用いた情報処理の実現可能性を有している。

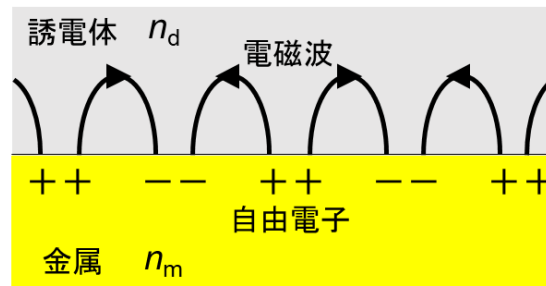


図 1.2 表面プラズモンの概念図

表面プラズモン信号を伝送するための導波路（プラズモニック導波路）は誘電体光導波路のようにコア中に光を閉じ込めるのではなく、金属と誘電体の界面に沿って表面プラズモンを導波させる。そのため、プラズモニック導波路の構造的自由度は高く、界面の形状を変更した多くのアプローチによる検討が行われている^[70]。図 1.3 に、代表的なプラズモニック導波路の形態を示す。

これらの導波路構造における表面プラズモンの伝播特性は、複数の金属と誘電体との界面に励起される複数の表面プラズモン間の相互作用によって決定される。中でも、スラブ型、トレンチ型、メサ型、V 溝形、ウェッジ型は金属を任意の形状に加工することで、表面プラズモンの電場を金属のエッジに集中させて高い閉じ込め効果を実現している。一方で、誘電体コア型導波路は、Dielectric loaded surface plasmon polariton waveguide と呼ばれ、シンプルな誘電体ストライプで構成される。誘電体コア型導波路は金属面に対して垂直方向と水平方向に閉じ込め効果を持ち、表面プラズモンの伝播損失が比較的低いという特徴を有する^[71]。また、スロット型とギャップ+誘電体コア型のプラズモニック導波路は、誘電体コアを金属で挟み込む構造から成り、サブ波長スケールの厚さの誘電体への集光と高い閉じ込め効果を実現可能である。このとき、2 層の金属間で電磁波が結合している状態はギャッププラズモンと呼ばれており、ナノスケール光回路への応用研究が多く報告されている^[72]。

1 序論

本研究では、構造およびプロセスが単純な誘電体コア型導波路ベースの表面プラズモン回路とナノスケールギャッププラズモン回路を採用した。

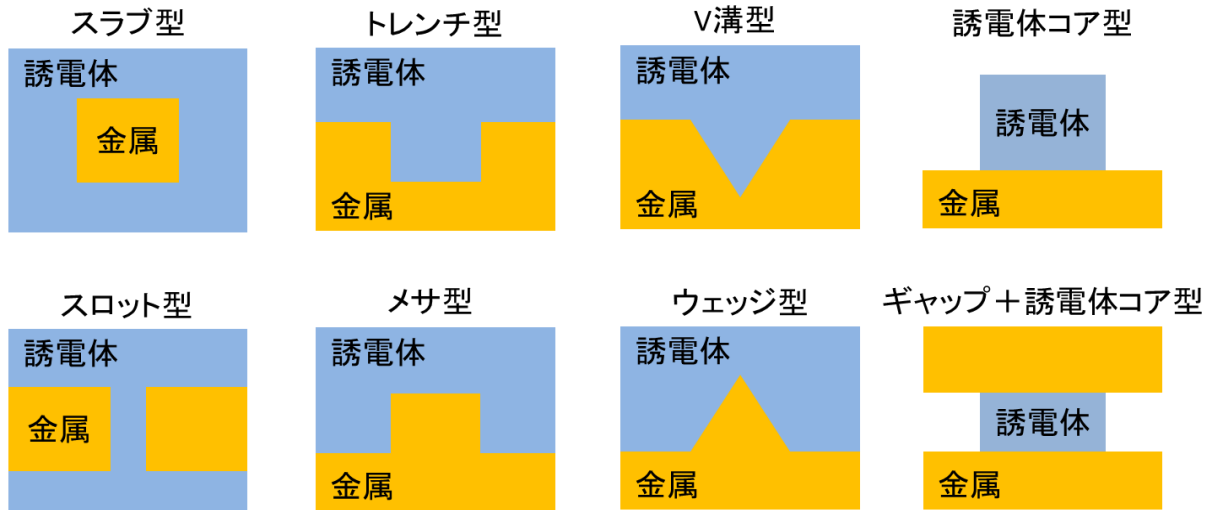


図 1.3 代表的な金属プラズモニック導波路

プラズモニック導波路には、電子の集団振動に起因する伝播損失（オーミック損失）に関する課題が存在する^[70-72]。金属中の自由電子と光波との結合状態について、金属に対する光波の侵入長（表皮深さ）が大きくエネルギー密度（実効屈折率）が高いほど損失が大きくなる傾向がある^[73]。

1.3.2 表面プラズモン配線を用いた集積回路技術に関する研究動向

配線にプラズモニック導波路を用いることで、集積回路上にナノスケールの配線から成るプラズモニック回路を構築することが可能になる。これまでに、プラズモニック導波路ベースのコヒーレント光源、変調器、検出器等の要素素子に関する研究が報告されている^[74-76]。金属材料は、自由電子の集団振動によって生じるオーミック損失低減の観点から、主に金や銀、銅、アルミニウム等が用いられている^[77,78]。誘電体材料は、金属との界面で発生するショットキー障壁を考慮して波長ごとに適した材料を選択する。通信波長帯では、主に酸化シリコンや窒化シリコン等が採用されることが多い^[79,80]。

図 1.3 に示した導波路形状をベースとして、高密度な光集積回路の要素素子を開発することを目的とし、あらゆるアプローチで研究が行われている。コヒーレントプラズモニック光源では、レーザ発振に対するアプローチとして表面プラズモンの閉じ込めを採用しており、表面プラズモンモードを介した共振構造や局在プラズモンモードを介した共鳴構造を利用したレーザ光源が報告されている^[81,82]。

プラズモニック変調器では、表面プラズモンやギャッププラズモンの電場増強および閉じ込め効果を用いて非線形光学効果を微小領域で利用することを目的としている。最も基本的な構造である Mach-Zehnder 型のプラズモニック変調構造は、ギャップ構造の金属層を電極として電気光学効果を利用することで、10 μm 以下の変調領域長での強度変調や^[75]、30 μm 以下のデバイス長での位相変調が実現されている^[83]。また、非線形屈折率効果を用いたポンプ光（または表面プラズモン）による全光スイッチングが報告されており、プラズモニック導波路のみを用いた再構成可能な回路の実現が期待できる^[84]。

プラズモニック検出器では、プラズモニック導波路終端にプラズモン信号検出器を設けることで、プラズモン信号で電子デバイス動作を実現することを目的としている。プラズモニック導波路の終端に金属/半導体界面から成るショットキーバリアダイオードを作り付けることによる、プラズモニック検出器のモノリシック集積化が報告されている^[85]。また、シリコンベースの光検出器について、表面プラズモンの電場増強を利用することによって光応答性能が 325 倍に向上することが報告されている^[86]。

1.4 本研究の目的

1.2 節および 1.3 節より、チップ上で大容量信号伝送が可能な光導波路とナノスケールのプラズモニック導波路とを組み合わせることで、高密度かつ高速・大容量な情報処理システムの実現が期待できる。本研究では、プラズモニック導波路を用いた論理演算回路要素技術の確立を目的とし、(1) 表面プラズモンの干渉を用いた論理演算回路、(2) 非線形屈折率効果を用いたギャッププラズモン論理演算回路について検討を行った。

表面プラズモンの干渉を用いた論理演算回路について、これまでに銀ナノロッドを複数縦列接続して単一モード導波路内で複数の表面プラズモン信号が干渉することによる NOR 演算や^[87]、ストライプ状のポリビニルアルコールコア型プラズモニック導波路の長さを調節して複数の表面プラズモン信号を干渉させた比較器動作^[88]、スロット型プラズモニック導波路を用いた干渉による XOR 演算の実証が報告されている^[89]。これまでに実証されてきた論理演算素子は、共通して単一モード導波路内での干渉を利用している。そのため、1つの論理演算入力を複数の演算に用いるためには、分波器を設けて信号を分割する必要がある。本研究では、プラズモニック導波路で複数の論理演算をパッシブ処理可能な論理素子の開発を目的として、1つの入力を複数分割可能な多モード干渉を用いた誘電体コア型導波路ベースの多モード導波路構造に着目した。2入力2出力の多モード干渉計と位相調整構造を組み合わせることで、XOR 演算と AND 演算から成るプラズモニック半加算器を開発した。特に AND 演算について、入力状態に依らずオンオフ比が一定な新規演算手法を新規に提案した。また、これまでに報告されている多モード干渉素子の出力に放射ダンピングポートを設けることで、逆位相の干渉によって生じる放射モードプラズモンに起因するクロストークノイズを抑制することが可能となる。続いて、プラズモニック導波路の高密度化および配線自由度向上を目的として、網目状の配線デザインを可能とする交差配線構造の開発を行った。1入力1出力の2モード干渉計を任意の角度で交差させることで、任意の角度での配線交差構造を介した低挿入損失表面プラズモン信号伝送が可能となる。

非線形屈折率効果を用いたプラズモニック論理演算回路について、異なる波長を有する信号用とポンプ用の表面プラズモンを、金属薄膜と非線形光学材料の界面に沿って同時に伝播させて非線形光学材料の光学定数を変化させることで、表面プラズモン信号を変調する素子の実証が報告されている^[90,91]。また、ナノスケールの光閉じ込めを可能とするギャッププラズモンを用いた論理演算回路は、表面プラズモン素子と比較して電場増強効果が高いため、素子構造の更なる小型化が期待できる^[92]。表面プラズモンおよびギャッププラズモンを用いた論理演算回路は、異なる波長を有するポンプ用プラズモンまたは電気光学効果を用いて実証されており、単一波長によるカスケード接続可能な全プラズモニックナノ論理演算回路に関する研究について、我々の知見の範囲では、これまでに実験実証に関する報告は確認されていない。本研究では、単一波長で動作可能な、ギャッププラズモン導波路による電場増強効果と強い閉じ込め効率を利用した微細なスイッチング素子の開発を目的として、シリコンの屈折率変化を利用した Mach-Zehnder 型のプラズモニック変調構造に着目した。はじめに、ギャッププラズモンの高効率オンチップ励起構造の開発を行った。誘電体コア型導波路との接続性を確保するため、エバネッセント結合を介して金属ナノロッドへ表面プラズ

1 序論

モン信号を局在させる構造の設計を行った。金属ナノロッドへ局在した表面プラズモンに対して、金属ナノテーパー構造を用いてギャッププラズモンモードの実効屈折率を増大させることで、高効率でギャッププラズモンモードへの集光および変換を可能とする構造を新規に提案した。続いて、ギャッププラズモンモードを利用したナノスケールスイッチング素子の開発を行った。伝送信号と同一波長のポンプ光を変調領域へ照射することで、単一波長によるスイッチングを可能とする素子構造を新規に提案した。単一波長によるスイッチングを実現することで、素子のカスケード接続性を確保することが可能になる。

図 1.4 および図 1.5 に、本研究で想定しているデバイス構造の概略図を示す。図 1.4 は、光ファイバから受信する回路への応用を想定しており、導波路材料として屈折率がファイバに近い酸化シリコンを採用している。一方で、図 1.5 は半導体集積回路へ導入する回路を想定しており、シリコンフォトニクススペースの光回路との接続性を確保している。構想デバイスは、集積可能な受光部およびコヒーレント光源、誘電体ベース光回路、光/プラズモン変換部、金属ギャッププラズモン回路、プラズモニック検出器および電子回路から成る。金属をベースとしたプラズモニック導波路は、電気信号と光信号を同時に伝送可能であるため^[93]、これらを相補的に利用した集積回路が実現できる。構想デバイスの基盤技術を確立することで、高速・大容量信号伝送が可能な高密度集積回路を実現することを本研究の目的としている。

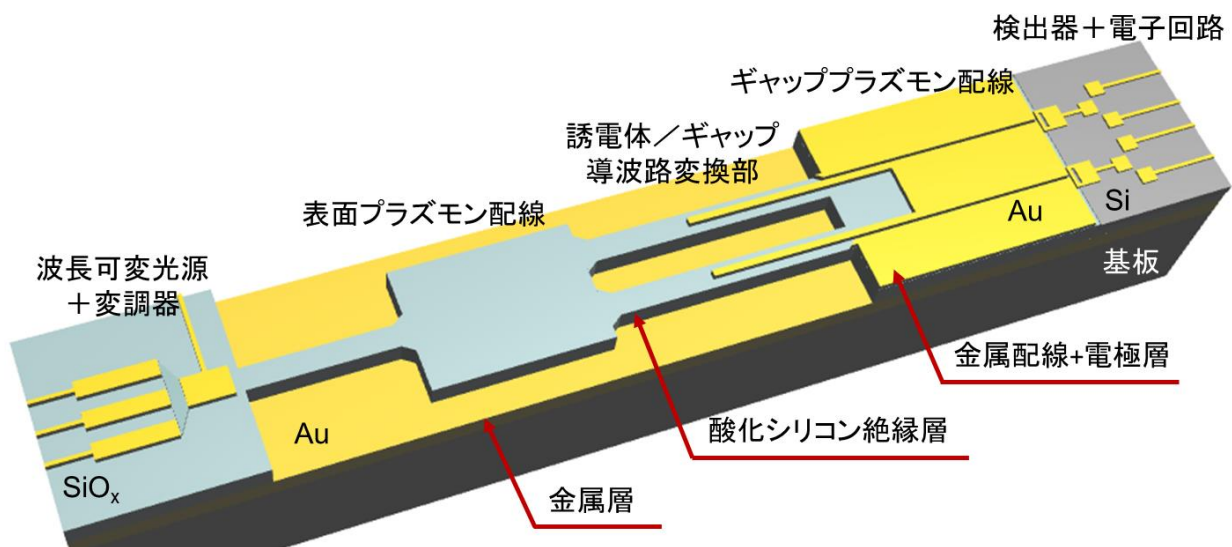


図 1.4 酸化シリコンベースの構想デバイス

1 序論

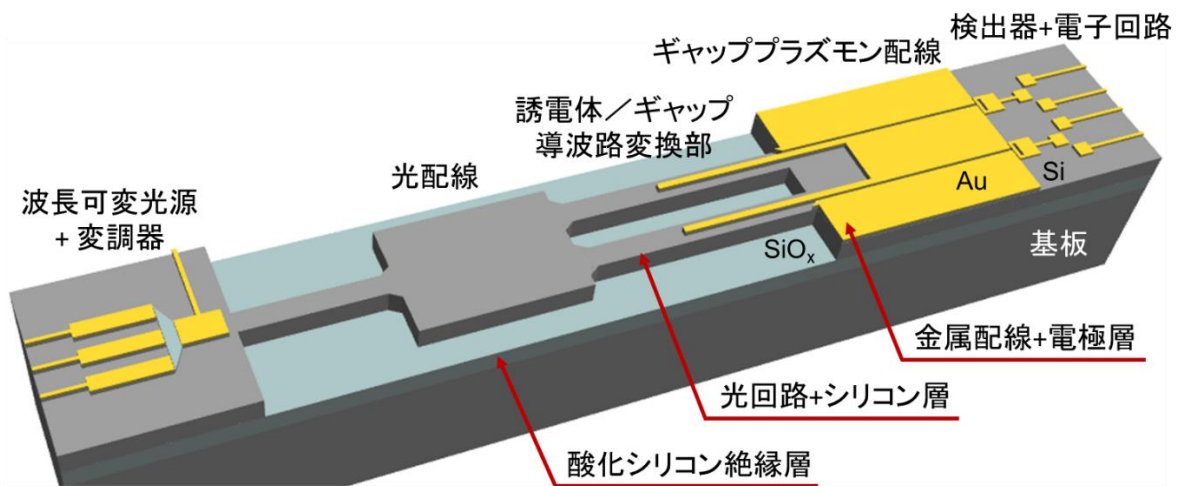


図 1.5 シリコンベースの構想デバイス

1.5 本研究の位置づけ

本研究では、Extended CMOS の考え方に基づいて、ナノスケールの集光を可能とするプラズモニック導波路と従来の電子集積回路の整合性を確保する新規プラズモニック素子の開発を行った。図 1.6 に、Extended CMOS に対する本研究の位置づけをまとめて示す。現在、半導体集積回路チップへ光配線を導入する研究が進められている。しかし、誘電体コア型光導波路の幅は伝搬光の半波長以下のスケールで設計することが困難であるという課題がある。本研究では、前述の課題を解決するため、光の回折限界の制約を受けず波長以下のスケールへ集光可能であり、高い光閉じ込め効果を有する表面プラズモンおよびギャッププラズモンを信号キャリアとした。情報処理性能向上と配線内でのパッシブ信号処理の実現を目的として、高密度プラズモニック配線ベースの論理演算回路を開発した。

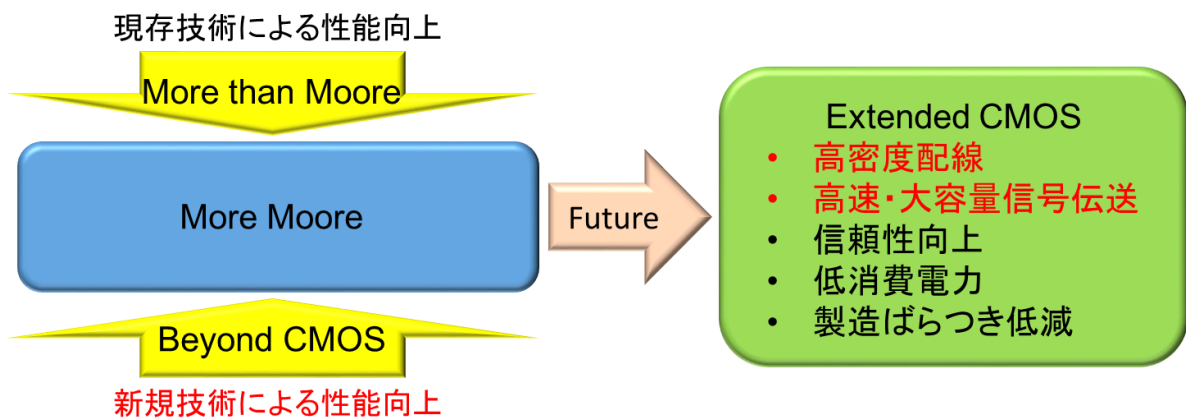


図 1.6 本研究の位置づけ

1.6 本論文の構成

これまでに述べた研究背景より、本論文では、信号キャリアとして表面プラズモンを用いた情報処理デバイスを実現するため、その基幹技術である高密度表面プラズモン論理演算技術の開発を目的とした。

本論文は以下の通り構成される。

第2章では、表面プラズモンおよびギャッププラズモンの理論と、論理演算回路の開発に用いた表面プラズモンの多モード干渉と非線形光学効果の原理について述べる。表面プラズモンおよびギャッププラズモンの理論については、表面プラズモンおよびギャッププラズモンの存在条件や伝播損失、閉じ込め効率、実効屈折率について述べ、表面プラズモンを実際に励起する際に用いたグレーティング結合法とギャッププラズモンを励起するためのエンドファイア法および金属ギャップを介した集光について詳細に記述する。最後に、多モード干渉の原理について、伝播光を信号キャリアとした場合における多モード導波路内の伝播特性について述べた後、多モード導波路内で生じている異なるモード間干渉および自己結像現象の原理について述べる。

第3章では、多モード干渉を利用した表面プラズモン論理演算回路の開発について述べる。はじめに、表面プラズモン信号の干渉を用いて論理演算を行うために必要な、複数の異なる表面プラズモン信号間の位相差を構造パラメータで任意に調節可能な位相調整素子の開発について詳細に記述する。続いて、開発した論理演算回路の基幹部品である位相調整素子と2入力2出力多モード干渉計を組み合わせたプラズモニック半加算器の動作原理について述べる。最後に、FDTD法による電磁界解析結果と近接場光学顕微鏡による実験結果の対応と、演算結果のオンオフ比評価について述べる。また、高密度配線技術として、網目状に表面プラズモン配線を形成することができる配線交差構造について述べる。2モード干渉を表面プラズモンモードに適用し、小型で低損失な配線交差構造の開発および設計を行った。また、より高密度な網目状配線を形成するためには、交差角度を 10° から 90° までの任意に設定した際の低損失交差が重要である。理論的な設計結果に基づいて、FDTD法による電磁界解析結果と、近接場顕微鏡法による実験結果から得られた交差構造の挿入損失交差角度依存性とクロストークノイズについて述べる。

第4章では、ギャッププラズモンを用いた論理演算回路の開発について述べる。はじめに、ギャッププラズモンの励起に必要な、誘電体コア型導波路上の金属ナノロッドと金属ナノテーパー構造を用いたオンチップギャッププラズモン直交励起構造の開発について詳細に記述する。続いて、非線形屈折率効果を利用した Mach-Zehnder 型のプラズモニック変調構造の理論設計について述べた後、FDTD法による電磁界解析結果と近接場顕微鏡法による実験結果との対応と、オンオフ比に基づいた演算動作特性について記述する。

第5章では、本研究を総括する。

参考文献

- [1] Cisco Systems: “Cisco Visual Networking Index: Global Mobile Data Traffic Forecast, 2016–2021”, Technical report, Cisco (2017).
- [2] 総務省 : “平成 30 年版 情報通信白書”, pp. 6–16 (2018)
- [3] M. Hilbert: “Big Data for Development: From Information- to Knowledge Societies”, *Development Policy Review*, Vol. 34, Iss. 1, pp. 135–174 (2016).
- [4] J. Gubbi, R. Buyya, S. Marusic, and M. Palaniswami: “Internet of Things (IoT): A vision, architectural elements, and future directions”, *Future Generation Computer Systems*, Vol. 29, pp. 1645–1660 (2013)
- [5] D. J. Frank, “Power-constrained CMOS scaling limits”, *IBM Journal of Research & Development.*, Vol. 46, Iss. 2.3, pp. 235–244 (2002).
- [6] C. R. A. John Chelliah, and Rajesh Swaminathan: “Current trends in changing the channel in MOSFETs by III–V semiconducting nanostructures”, *Nanotechnology Reviews*, Vol. 6, pp. 613–623 (2017).
- [7] ITRS: International Technology Roadmap for Semiconductors 2013 Edition (2013).
- [8] M. Hilbert, and P. López: “The World’s Technological Capacity to Store, Communicate, and Compute Information”, *Science*, Vol. 332, 60 (2011).
- [9] K. Bernstein, R. K. Cavin, W. Porod, A. Seabaugh, and J. Welser, “Device and Architecture Outlook for Beyond CMOS Switches”, *Proceedings of the IEEE*, Vol. 98, No. 12, 2169 (2010).
- [10] S. A. Wolf, D. D. Awschalom, R. A. Buhrman, J. M. Daughton, S. von Molnár, M. L. Roukes, A. Y. Chtchelkanova, and D. M. Treger: “Spintronics, “A Spin-Based Electronics Vision for the Future”, *Science*, Vol. 294, No. 5546, 1488 (2001).
- [11] M. Xu, R. Wang, P. D. Ye: “GaSb Inversion-Mode PMOSFETs With Atomic-Layer-Deposited Al₂O₃ as Gate Dielectric”, *IEEE Electron Device Letters*, Vol. 32, No. 7, pp. 883–885 (2011).
- [12] S. Datta and B. Das: “Electronic analog of the electro-optic modulator”, *Applied Physics Letters*, Vol. 56, 665 (1990).
- [13] D. D. D. Ma, C. S. Lee, F. C. K. Au, S. Y. Tong, and S. T. Lee: “Small-Diameter Silicon Nanowire Surfaces”, *Science*, Vol. 299, pp. 1874–1877 (2003).
- [14] J. Xiang, W. Lu, Y. Hu, Y. Wu, H. Yan, and C. M. Lieber: “Ge/Si nanowire heterostructures as high-performance field-effect transistors”, *Nature*, Vol. 441, pp. 489–493 (2006).
- [15] 平本俊郎 : “微細 MOS トランジスタの動作原理”, 応用物理, 第 67 巻, 第 5 号, pp. 571–575 (1998).
- [16] M. De Marchi, D. Sacchetto, S. Frache, J. Zhang, P. E. Gaillardon, Y. Leblebici, and G. De Micheli: “Polarity Control in Double-Gate, Gate-All-Around Vertically Stacked Silicon Nanowire FETs”, in *Proc. IEEE International Electron Devices Meeting*, pp. 183–186 (2012).
- [17] A. Nainani, D. Kim, T. Krishnamohan, and K. Saraswat: “Hole Mobility and Its Enhancement with Strain for Technologically Relevant III-V Semiconductors”, in *Proc. International Conference on Simulation of Semiconductor Processes and Devices*, pp. 47–50 (2009).

- [18] M. G. Ancona, B. R. Bennett, J. B. Boos: “Scaling projections for Sb-based p-channel FETs”, *Solid-State Electronics*, Vol. 54, pp. 1349–1358 (2010).
- [19] Q. Zhang, W. Zhao, and A. Seabaugh, “Low-subthreshold-swing tunnel transistors”, *IEEE Electron Device Letters*, Vol. 27, No. 4, pp. 297–300 (2006).
- [20] A. D. Franklin, M. Luisier, S. J. Han, G. Tulevski, C. M. Breslin, L. Gignac, M. S. Lundstrom, and W. Haensch: “Sub-10 nm Carbon Nanotube Transistor”, *Nano Letters*, Vol. 12, No. 2, 758–762 (2012).
- [21] A. D. Franklin, S. O. Koswatta, D. B. Farmer, J. T. Smith, L. Gignac, C. M. Breslin, S. J. Han, G. S. Tulevski, H. Miyazoe, W. Haensch, and J. Tersoff: “Carbon Nanotube Complementary Wrap-Gate Transistors”, *Nano Letters*, Vol. 13, No. 6, pp. 2490–2495 (2013).
- [22] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva, and A. A. Firsov: “Electric Field Effect in Atomically Thin Carbon Films”, *Science*, Vol. 306, Iss. 5696, pp. 666–669 (2004).
- [23] G. Gu, S. Nie, R. M. Feenstra, R. P. Devaty, W. J. Choyke, W. K. Chan, and M. G. Kane: “Field effect in epitaxial graphene on a silicon carbide substrate”, *Applied Physics Letters*, Vol. 90, 253507 (2007).
- [24] S. Sugahara and M. Tanaka: “A spin metal-oxide-semiconductor field-effect transistor using half-metallic ferromagnet contacts for the source and drain”, *Applied Physics Letters*, Vol. 84, 2307 (2004).
- [25] K. Akarvardar, D. Elata, R. Parsa, G. C. Wan, K. Yoo, J. Provine, P. Peumans, R. T. Howe, and H. -S. P. Wong : “Design considerations for complementary nanoelectromechanical logic gates”, *International Electron Devices Meeting*, pp. 299–302 (2007).
- [26] F. Chen, H. Kam, D. Markovic, T. J. K. Liu, V. Stojanovic and E. Alon: “Integrated circuit design with NEM relays”, *2008 IEEE/ACM International Conference on Computer-Aided Design*, pp. 750–757 (2008).
- [27] R. Waser and M. Aono: “Nanoionics-based resistive switching memories”, *Nature materials*, Vol. 6, p. 833 (2007).
- [28] T. Sakamoto, K. Lister, N. Banno, T. Hasegawa, K. Terabe, and M. Aono: “Electronic transport in Ta₂O₅ resistive switch”, *Applied Physics Letters*, Vol. 91, Iss. 9, 092110 (2007).
- [29] C. Zhou, D. M. Newns, J. A. Misewich, and P. C. Pattnaik, “A field effect transistor based on the Mott transition in a molecular layer”, *Applied Physics Letters*, Vol. 70, Iss. 5, pp. 598–600 (1997).
- [30] D. M. Newns, J. A. Misewich, C. C. Tsuei, A. Gupta, B. A. Scott, and A. Schrott: “Mott transition field effect transistor”, *Applied Physics Letters*, Vol. 73, Iss. 6, pp. 780–782 (1998).
- [31] T. Strudley, R. Bruck, B. Mills, and O. L. Muskens: “An ultrafast reconfigurable nanophotonic switch using wavefront shaping of light in a nonlinear nanomaterial”, *Light: Science & Applications*, Vol. 3, e207 (2014).
- [32] T. Kawazoe, K. Kobayashi, and S. Sangu: “Demonstration of a nanophotonic switching operation by optional near-field energy transfer”, *Applied Physics Letters*, Vol. 82, 2957 (2003).

- [33] K. Song and P. Mazumder: “Active tera hertz (THz) spoof surface plasmon polariton (SPP) switch comprising the perfect conductor meta-material”, in Proc. IEEE Conference on Nanotechnology, Genoa, Italy, Jul. pp. 98–101 (2009).
- [34] J. Chen, Z. Li, X. Zhang, J. Xiao, and Q. Gong: “Submicron bidirectional all-optical plasmonic switches”, *Scientific Reports*, Vol. 3, 1451 (2013).
- [35] 宮本裕, 川村龍太郎: “大容量光ネットワークの進化を支える空間多重光通信技術”, *NTT 技術ジャーナル*, pp. 8–12 (2017).
- [36] 末松安晴, 伊賀健一: “光ファイバ通信入門”, オーム社, pp. 249–253 (2006).
- [37] 宮本裕, 佐野明秀, 吉田英二, 坂野寿和: “超大容量デジタルコヒーレント光伝送技術”, pp. 13–18 (2011).
- [38] P. Dong, X. Liu, S. Chandrasekhar, L. L. Buhl, R. Aroca, and Y. K. Chen: “Monolithic Silicon Photonic Integrated Circuits for Compact 100+ Gb/s Coherent Optical Receivers and Transmitters”, *IEEE Journal of Selected Topics in Quantum Electronics*, Vol. 20, 6100108 (2014).
- [39] 早川明憲, 江部広治, C. Yanfei, 森俊彦: “LSI 間を高速・高密度・低消費電力で接続するシリコンフォトニクス光トランシーバー”, *FUJITSU*, Vol. 66, No. 5, pp.19–25 (2015).
- [40] R. Soref: “The Past, Present, and Future of Silicon Photonics”, *IEEE Journal of Selected Topics in Quantum Electronics*, Vol. 12, No. 6, 1678 (2006).
- [41] S. Aleksic: “Analysis of Power Consumption in Future High-Capacity Network Nodes”, *Journal of Optical Communications and Networking*, Vol. 1, Iss. 3, 245 (2009).
- [42] M. S. Guidiksen, L. J. Lauhon, J. Wang, D. C. Smith, and C. M. Lieber: “Growth of nanowire superlattice structures for nanoscale photonics and electronics”, Vol. 415, 617 (2002).
- [43] Q. Liu, Z. Ouyang, C. J. Wu, C. P. Liu, and J. C. Wang: “All-optical half adder based on cross structures in two-dimensional photonic crystals”, *Optics Express*, Vol. 16, No. 23, 18992 (2008).
- [44] L. Zhang, J. Ding, Y. Tian, R. Ji, L. Yang, H. Chen, P. Zhou, Y. Lu, W. Zhu, and R. Min: “Electro-optic directed logic circuit based on microring resonators for XOR/XNOR operations”, *Optics Express*, Vol. 20, No. 11, 11605 (2012).
- [45] Y. Zhang, Y. Zhang, and B. Li: “Optical switches and logic gates based on self-collimated beams in two-dimensional photonic crystals”, *Optics Express*, Vol. 15, No. 15, 9287 (2007).
- [46] 大橋啓之, 最上徹: “LSI チップ光配線開発の現状と課題”, *電子情報通信学会技術研究報告. ICD, 集積回路*, Vol. 110, pp. 31–36 (2010).
- [47] S. J. McNab, N. Moll, and Y. A. Vlasov: “Ultra-low loss photonic integrated circuit with membrane-type photonic crystal waveguides”, *Optics Express*, Vol. 11, No. 22, pp. 2927–2939 (2003).
- [48] J. Liu, X. Sun, D. Pan, X. Wang, L. C. Kimerling, T. L. Koch, and J. Michel: “Tensile-strained, n-type Ge as a gain medium for monolithic laser integration on Si”, *Optics Express*, Vol. 15, No. 18, pp. 11272–11277 (2007).

- [49] J. Liu, M. Beals, A. Pomerene, S. Benardis, R. Sun, J. Cheng, L. C. Kimerling, and J. Michel: “Waveguide-integrated, ultra-low energy GeSi electro-absorption modulators”, *Nature Photonics*, Vol. 2, pp. 433–437 (2008).
- [50] D. Ahn, C. Hong, J. Liu, W. Giziewicz, M. Beals, L. C. Kimerling, and J. Mizhel: “High performance, waveguide integrated Ge photodetectors”, *Optics Express*, Vol. 15, No. 7, pp. 3916–3921 (2007).
- [51] H. W. Icenogle, B. C. Platt, and W. L. Wolfe, “Refractive indexes and temperature coefficients of germanium and silicon”, *Applied Optics*, Vol. 15, No. 10, pp. 2348–2351 (1976).
- [52] T. Shoji, T. Tsuchizawa, T. Watanabe, K. Yamada, and H. Morita: “Low loss mode size converter from 0.3 μm square Si wire waveguides to singlemode fibres”, *Electronics Letters*, Vol. 38, No. 25, pp. 1669–1670 (2002).
- [53] I. H. Malitson: “Interspecimen Comparison of the Refractive Index of Fused Silica”, *Journal of the Optical Society of America*, Vol. 55, No. 10, pp. 1205–1209 (1965).
- [54] 渡辺啓, 倉田優生, 西英隆, 開達郎: “超小型・高密度集積に向けた光導波路技術”, *NTT 技術ジャーナル*, pp. 14–17 (2016).
- [55] K. Luke, Y. Okawachi, M. R. E. Lamont, A. L. Gaeta, and M. Lipson: “Broadband mid-infrared frequency comb generation in a Si_3N_4 microresonator”, *Optics Letters*, Vol. 40, No. 21, pp. 4823–4826 (2015).
- [56] E. S. M. Goh, T. P. Chen, C. Q. Sun, and Y. C. Liu: “Thickness effect on the band gap and optical properties of germanium thin films”, *Journal of Applied Physics*, Vol. 107, 024305 (2010).
- [57] S. Fama, L. Colace, G. Masini, and G. Assanto: “High performance germanium-on-silicon detectors for optical communications”, *Applied Physics Letters*, Vol. 81, 586 (2002).
- [58] M. E. Groenert, C. W. Leits, A. J. Pitera, and V. Yang: “Monolithic integration of room-temperature cw GaAs/AlGaAs laser on Si substrates via relaxed graded GeSi buffer layers”, *Journal of Applied Physics*, Vol. 93, No. 1, pp. 362–367 (2003).
- [59] D. Liang and J. E. Bowers: “Recent progress in lasers on silicon”, *Nature Photonics*, Vol. 4, pp. 511–517 (2010).
- [60] M. E. Kurdi, H. Bertin, E. Martincic, M. de Kersauson, G. Fishman, S. Sauvage, A. Bosseboeuf, and P. Boucaud: “Control of direct band gap emission of bulk germanium by mechanical tensile strain”, *Applied Physics Letters*, Vol. 96, 041909 (2010).
- [61] S. Gupta, B. Magyari-Kope, Y. Nishi, and K. C. Saraswat: “Achieving direct band gap in germanium through integration of Sn alloying and external strain”, *Journal of Applied Physics*, Vol. 113, 073707 (2013).
- [62] R. E. C. Agullera, Y. Cal, N. Patel, J. T. Bessette, M. Romagnoll, L. C. Kimerling, and J. Michel, “An electrically pumped germanium laser”, *Optics Express*, Vol. 20, No. 10, 11316 (2012).
- [63] G. T. Reed, G. Mashanovich, F. Y. Gardes, and D. J. Thomson, “Silicon optical modulators”, *Nature Photonics*, Vol. 4, pp. 518–526 (2010).

- [64] 栖原敏明：“光波工学”，コロナ社，pp. 197–210 (2011).
- [65] R. G. Hunsperger: “Integrated Optics: Theory and Technology”, Springer-Verlag, pp. 252–276 (1991).
- [66] L. Vivien, A. Polzer, D. M. Morini, J. Osmond, J. M. Hartmann, P. Crozat, E. Cassan, C. Kopp, H. Zimmermann, J. M. Fedeli: “Zero-bias 40Gbit/s germanium waveguide photodetector on silicon”, *Optics Express*, Vol. 20, No. 2, pp. 1096–1101 (2012).
- [67] A. Ciesielski, L. Skowronski, W. Pacuski, and T. Szoplik: “Permittivity of Ge, Te, and Se thin films in the 200–1500 nm spectral range. Predicting the segregation effects in silver”, *Materials Science in Semiconductor Processing*, Vol. 81, pp. 64–67 (2018).
- [68] P. Chaisakul, D. M. Morini, J. Frigerio, D. Chrastina, M. S. Rouified, S. Cecchi, P. Crozat, G. Isella, and L. Vivien: “Integrated germanium optical interconnects on silicon substrates”, *Nature Photonics*, Vol. 8, pp. 482–488 (2014).
- [69] R. Zia, J. A. Schuller, A. Chandran, and M. L. Brongersma: “Plasmonics: the next chip-scale technology”, *Materials today*, Vol. 9, Iss. 7–8, 20 (2006).
- [70] V. J. Sorger, R. F. Oulton, R. M. Ma, and X. Zhang, “Toward integrated plasmonic circuits”, *MRS Bulletin*, Vol. 37, 728 (2012).
- [71] T. Holmgaard, and S. I. Bozhevolnyi, “Theoretical analysis of dielectric-loaded surface plasmon-polariton waveguides”, *Physical Review B*, Vol. 75, Iss. 24, 245405 (2007).
- [72] T. J. Davis, D. E. Gomez, and A. Roberts: “Plasmonic circuits for manipulating optical information”, *Nanophotonics*, Vol. 6, No. 3, pp. 543–559 (2017).
- [73] J. A. Dionne, L. A. Sweatlock, and H. A. Atwater: “Planar metal plasmon waveguides: frequency-dependent dispersion, propagation, localization, and loss beyond the free electron model”, *Physical Review B*, Vol. 72, 075405 (2005).
- [74] R. M. Ma, R. F. Oulton, V. J. Sorger, and X. Zhang: “Plasmon lasers: coherent light source at molecular scales”, *Laser and Photonics Reviews*, Vol. 7, Iss. 1, pp. 1–21 (2012).
- [75] C. Haffner, W. Heni, Y. Fedoryshyn, J. Niegemann, A. Melikyan, D. L. Elder, B. Baeuerle, Y. Salamin, A. Josten, U. Koch, C. Hoessbacher, F. Ducry, L. Juchli, A. Emboras, D. Hillerkuss, M. Kohl, L. R. Dalton, C. Hafner, and J. Leuthold: “All-plasmonic Mach-Zehnder modulator enabling optical high-speed communication at the microscale”, *Nature Photonics*, Vol. 9, pp. 525–529 (2015).
- [76] P. Berini: “Surface plasmon photodetectors and their applications”, *Laser and Photonics Reviews*, Vol. 8, Iss. 2, pp. 1–24 (2013).
- [77] W. L. Barnes, A. Dereux, and T. W. Ebbesen: “Surface plasmon subwavelength optics”, *Nature*, Vol. 424, pp. 824–831 (2003).
- [78] 岡本隆之，梶川浩太郎：“プラズモニクス—基礎と応用”，講談社，pp. 28–32 (2010).
- [79] J. A. Dionne, L. A. Sweatlock, and H. A. Atwater: “Planar metal plasmon waveguides: frequency-dependent dispersion, propagation, localization, and loss beyond the free electron model”, *Physical Review B*, Vol. 72, 075405 (2005).

- [80] J. Chen, Z. Li, S. Yue, and Q. Gong: “Hybrid long-range surface plasmon-polariton modes with tight field confinement guided by asymmetrical waveguides”, *Optics Express*, Vol. 17, No. 26, pp. 23603–23609 (2009).
- [81] M. A. Noginov, G. Zhu, A. M. Belgrave, R. Bakker, V. M. Shalaev, E. E. Narimanov, S. Stout, E. Herz, T. Suteewong, and U. Wiesner: “Demonstration of a spaser-based nanolaser”, *Nature*, Vol. 460, pp. 1110–1113 (2009).
- [82] R.F. Oulton, V.J. Sorger, T. Zentgraf, R.M. Ma, C. Gladden, L. Dai, G. Bartal, and X. Zhang: “Plasmon laser at deep subwavelength scale”, *Nature*, Vol. 461, pp. 629–632 (2009).
- [83] A. Mellikyan, L. Alloatti, A. Muslija, D. Hillerkuss, P. C. Schindler, J. Li, R. Palmer, D. Korn, S. Muehlbrandt, D. V. Thourhout, B. Chen, R. Dinu, M. Sommer, C. Koos, M. Kohl, W. Freude, and J. Leuthold: “High-speed plasmonic phase modulators”, *Nature Photonics*, Vol. 8, pp. 229–233 (2014).
- [84] M. Kauranen and A. V. Zayats: “Nonlinear plasmonics”, *Nature Photonics*, Vol. 6, pp. 737–748 (2012).
- [85] T. Aihara, M. Fukuhara, A. Takeda, B. Lim, M. Futagawa, Y. Ishii, and M. Fukuda: “Monolithic Integration of Surface Plasmon Detector and Metal-Oxide-Semiconductor Field-Effect Transistors”, *IEEE Photonics Journal*, Vol. 5, No. 4, 6800609 (2013).
- [86] M. W. Ryu, K. S. Kim, J. S. Lee, K. Park, J. R. Yang, S. T. Han, and K. R. Kim: “Performance Enhancement of Plasmonic Sub-Terahertz Detector Based on Antenna Integrated Low-Impedance Silicon MOSFET”, *IEEE Electron Device Letters*, Vol. 36, No. 3, pp. 220–222 (2015).
- [87] H. Wei, Z. Wang, X. Tian, M. Käll, and H. Xu: “Cascaded logic gates in nanophotonic plasmon networks”, *Nature Communications*, Vol. 2, 387 (2011).
- [88] C. Lu, X. Hu, H. Yang, and Q. Gong: “Chip-integrated ultrawide-band all-optical logic comparator in plasmonic circuits”, *Scientific Reports*, Vol. 4, 3869 (2014).
- [89] M. Cohen, Z. Zalevsky, and R. Shavit: “Towards integrated nanoplasmonic logic circuitry”, *Nanoscale*, Vol. 5, 5442 (2013).
- [90] D. Pacifici, H. J. Lezec, and H. A. Atwater: “All-optical modulation by plasmonic excitation of CdSe quantum dots”, *Nature Photonics*, Vol. 1, pp. 402–406 (2007).
- [91] A. V. Krasavin, T. P. Vo, W. Dickson, P. M. Bolger, and A. V. Zayats: “All-Plasmonic Modulation via Stimulated Emission of Copropagating Surface Plasmon Polaritons on a Substrate with Gain”, *Nano Letters*, Vol. 11, pp. 2231–2235 (2011).
- [92] C. Haffner, W. Heni, Y. Fedoryshyn, J. Niegemann, A. Melikyan, D. L. Elder, B. Baeuerle, Y. Salamin, A. Josten, U. Koch, C. Hoessbacher, F. Ducry, L. Juchli, A. Emboras, D. Hillerkuss, M. Kohl, L. R. Dalton, C. Hafner, and J. Leuthold: “All-plasmonic Mach-Zehnder modulator enabling optical high-speed communication at the microscale”, *Nature Photonics*, Vol. 9, pp. 525–529 (2015).
- [93] M. Fukuhara, M. Ota, A. Takeda, T. Aihara, H. Sakai, Y. Ishii, and M. Fukuda: “Surface-plasmon waveguides as transmission lines for optical signal and electrical bias”, *Journal of Lightwave Technology*, Vol. 32, No. 23, pp. 3888–3893 (2014).

2 表面プラズモン素子の設計および測定原理

2.1 緒言

本章ではまず、高速・高密度情報処理へ信号キャリアとして適用可能で、金属表面に沿って伝播する表面プラズモンの原理について述べる。また、プラズモニック導波路の設計に用いる多モード干渉の原理、光の回折限界を超えてサブ波長領域の金属/誘電体/金属界面に集光可能なギャッププラズモンの原理、ギャッププラズモン論理演算回路の原理として利用した非線形光学効果についても述べる。

2.2 表面プラズモン

2.2.1 分散関係と存在条件

金属中の自由電子の集団振動はプラズマ波とみなすことができ、プラズマ波が量子化されたものをプラズモンと呼ぶ。このとき、プラズモンは電子の疎密波となり、縦波になる。そのため、横波である光波とプラズモンとの相互作用は生じない。しかし、図 1.2 に示した様に、金属表面に発生するプラズモンは光波と結合した状態であるため、横波として扱うことができる。また、光波は通常分極と電磁波の混合状態である“ポラリトン”状態のため、表面プラズモンは“表面プラズモンポラリトン”とも呼ばれる。本論文では、“ポラリトン”を省略して表面プラズモンと表記する。

表面プラズモンを励起するためには、金属表面の自由電子が光波と結合し、エネルギーのやりとりを行う必要がある。波の伝播における角周波数 ω と波数 k との関係を分散関係といい、金属表面のプラズモンと光波との分散関係が一致することで両者が結合し、表面プラズモンの励起が可能となる。図 2.1 に、表面プラズモン伝播の概念図を示す。ここで誘電率 ϵ_D をもつ誘電体と誘電率 ϵ_{ND} を

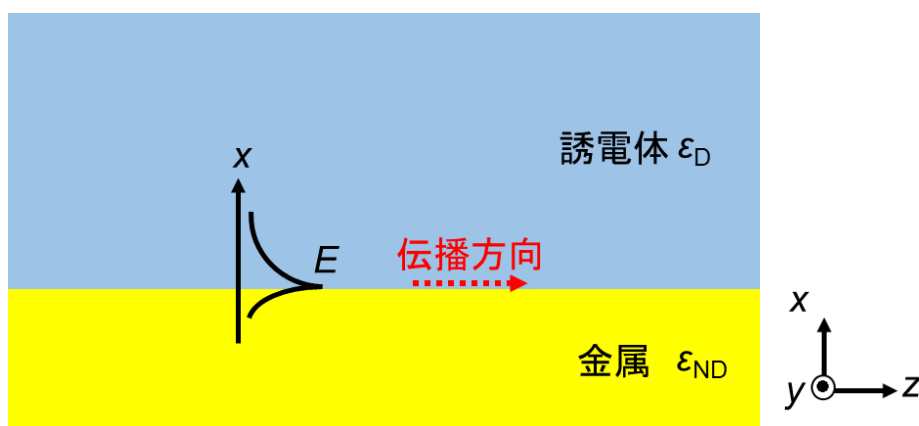


図 2.1 表面プラズモンの概念図

2 表面プラズモン素子の設計および測定原理

もつ金属の界面を波数 β でz方向に伝播する表面プラズモンについて、誘電体($x \geq 0$)と金属($x \leq 0$)が界面($x = 0$)で接している状態を考える。表面プラズモンの電界は金属表面に強度ピークをもち、境界面から離れるに従って指数関数的に強度が減衰する特徴をもつ（エバネッセント場）^[1]。直交座標系における電場成分と磁場成分は、マクスウェルの方程式と回転成分の関係を用いて説明できる。

$$\nabla \times \mathbf{E} = -j\omega\mu\mathbf{H} \quad (2.1)$$

$$\nabla \times \mathbf{H} = j\omega\varepsilon\mathbf{E} \quad (2.2)$$

$$\nabla \times \mathbf{A} = \left(\frac{\partial A_z}{\partial y} - \frac{\partial A_y}{\partial z}, \frac{\partial A_x}{\partial z} - \frac{\partial A_z}{\partial x}, \frac{\partial A_y}{\partial x} - \frac{\partial A_x}{\partial y} \right) \quad (2.3)$$

(2.3)式を用いることで、(2.1)式と(2.2)式は以下のように分離できる。

$$j\beta E_y = -j\omega\mu H_x \quad (2.4)$$

$$-j\beta H_x - \frac{\partial H_z}{\partial x} = j\omega\varepsilon E_y \quad (2.5)$$

$$\frac{\partial E_y}{\partial x} = -j\omega\mu H_z \quad (2.6)$$

$$j\beta H_y = j\omega\varepsilon E_x \quad (2.7)$$

$$-j\beta E_x - \frac{\partial H_z}{\partial x} = -j\omega\mu H_y \quad (2.8)$$

$$\frac{\partial H_y}{\partial x} = j\omega\varepsilon E_z \quad (2.9)$$

ここで、(2.4)式～(2.6)式は電磁場の成分として(E_y, H_x, H_z)を有しているため、電場が伝播軸に対して横方向の成分 E_y のみで構成されることから TE (Transverse Electricfield)モードと呼ばれる。また、(2.7)式～(2.9)式は電磁場の成分として(E_x, E_z, H_y)を有しているため、磁場が伝播軸に対して横方向の成分 H_y のみで構成されることから TM (Transverse Magneticfield)モードと呼ばれる^[2]。これらを整理すると、(2.4)式～(2.6)式より TE モードは以下の式で示される。

$$H_x = \frac{-\beta}{\omega\mu} E_y \quad (2.10)$$

$$H_z = \frac{-1}{j\omega\mu} \frac{\partial E_y}{\partial x} \quad (2.11)$$

$$\frac{\partial^2 E_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_r \mu_r \right) E_y \quad (2.12)$$

2 表面プラズモン素子の設計および測定原理

また, (2.7)式~(2.9)式より TM モードは以下の式で示される。

$$E_x = \frac{\beta}{\omega\epsilon} H_y \quad (2.13)$$

$$E_z = \frac{1}{j\omega\epsilon} \frac{\partial H_y}{\partial x} \quad (2.14)$$

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \epsilon_r \mu_r \right) H_y \quad (2.15)$$

ここで,

$$\gamma^2 = \beta^2 - \frac{\omega^2}{c^2} \epsilon_r \mu_r \quad (2.16)$$

とする。(2.12)式および(2.15)式を解析的に求めることで, TE および TM モードの電磁場成分を求めることができる。

表面プラズモンは金属/誘電体界面に沿って伝播する表面波であるため, 入射面 (xz 平面) に電界成分をもつ TM モードの電磁波について, (2.15)式は以下のように示される^[3]。ここで, 誘電体の誘電率 ϵ_D は正の値, 金属の誘電率 ϵ_{ND} は負の値, 透磁率 μ は1としている。

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \epsilon_{rD} \right) H_y = \gamma_D^2 H_y \quad (x > 0) \quad (2.17)$$

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \epsilon_{rND} \right) H_y = \gamma_{ND}^2 H_y \quad (x < 0) \quad (2.18)$$

金属領域では $\epsilon_{rND} < 0$ であるため, γ_{ND}^2 は常に正の値である。よって, 金属領域における(2.18)式の一般解は, 以下ようになる。

$$H_{yND}(x) = Ae^{\gamma_{ND}x} + Be^{-\gamma_{ND}x} \quad (2.19)$$

ここで, A および B は任意定数である。金属領域において, 電磁波はエバネッセント波となるため指数関数的に減衰する。 $\gamma_{ND} > 0$ とすると, (2.19)式の第二項は $x \rightarrow -\infty$ で発散するため, $B = 0$ である。

一方で, 誘電体領域における一般解は, γ_D^2 の正負で場合分けをする必要がある。 $\gamma_D^2 > 0$ の条件における一般解は, 以下ようになる。

2 表面プラズモン素子の設計および測定原理

$$H_{yD}(x) = Ce^{\gamma_D x} + De^{-\gamma_D x} \quad (2.20)$$

ここで、 C および D は任意定数である。(2.19)式と同様に、 $\gamma_D > 0$ とすると、(2.20)式の第一項は $x \rightarrow \infty$ で発散するため、 $C = 0$ である。 $x = 0$ の境界で、 $H_{yD}(0) = H_{yND}(0)$ であるため、 $A = D$ となる。図 2.1 に示しているように、電磁場は金属/誘電体界面で最大値をとり、 x 軸の正および負の方向に向かってそれぞれ指数関数的に減衰する。界面に対して垂直方向に局在する解は表面波モードと呼び、界面に沿って伝播する。

(2.19)式および(2.20)式を(2.14)式へ代入して E_z を求めると、

$$E_{zD} = \frac{1}{j\omega\epsilon_D} \frac{\partial H_y}{\partial x} = \frac{-\gamma_D}{j\omega\epsilon_D} A e^{-\gamma_D x} \quad (x > 0) \quad (2.21)$$

$$E_{zND} = \frac{1}{j\omega\epsilon_{ND}} \frac{\partial H_y}{\partial x} = \frac{\gamma_{ND}}{j\omega\epsilon_{ND}} A e^{\gamma_{ND} x} \quad (x < 0) \quad (2.22)$$

となり、 $x = 0$ の境界条件を考えると、以下の特性方程式が求まる。

$$\frac{\epsilon_{rD}}{\gamma_D} + \frac{\epsilon_{rND}}{\gamma_{ND}} = 0 \quad (2.23)$$

$\gamma_D^2 < 0$ の条件における一般解は、 γ_D が虚数であることから $\gamma_D = jk_D$ なるため、以下のようになる。

$$H_{yD}(x) = C \sin(k_D x) + D \cos(k_D x) \quad (2.24)$$

(2.21)式は表面波モードではなく金属表面での反射によって伝播するモードであるため、表面プラズモンを示す式ではない。

続いて、TEモードについて、TMモードと同様の手法で以下の特性方程式を得ることができる。

$$\frac{\epsilon_{rD}}{\gamma_D} + \frac{\epsilon_{rND}}{\gamma_{ND}} = 0 \quad (2.23)$$

(2.23)式に示したTMモードの特性方程式は解析的に解を求めることができ、

$$\beta = \left(\frac{\omega}{c} \right) \left(\frac{\epsilon_D \epsilon_{ND}}{\epsilon_D + \epsilon_{ND}} \right)^{\frac{1}{2}} \quad (2.24)$$

が得られる。ここで、 c は真空中の光速である。(2.24)式は表面プラズモンの波数を示しており、波

2 表面プラズモン素子の設計および測定原理

数を実数値をとるためには、 $\frac{\varepsilon_D \varepsilon_{ND}}{\varepsilon_D + \varepsilon_{ND}}$ が正の値をとる必要がある。このことから、以下に示す表面プラズモンの存在条件が得られる。

$$\varepsilon_{rND} < -\varepsilon_{rD} < 0 \quad (|\varepsilon_{rND}| > \varepsilon_{rD}) \quad (2.25)$$

表面プラズモンが金属／誘電体界面を伝播するためには、負の誘電率のみならず、(2.25)式を満たす必要がある。

続いて、以下に示す Drude の式^[4]で与えられる理想金属の誘電率 $\varepsilon_{ND}(\omega)$ を考える。

$$\varepsilon_{ND}(\omega) = 1 - \frac{\omega_P^2}{\omega^2} \quad (2.26)$$

ここで、 ω_P はプラズマ周波数である。(2.26)式を(2.24)式へ代入し、 ω^2 に関して解くと、次の関係が得られる。

$$\left(\frac{\omega}{\omega_P}\right)^2 = \frac{1}{2\varepsilon_D} \left\{ (1 + \varepsilon_D) \left(\frac{\beta}{k_P}\right)^2 + \varepsilon_D \pm \sqrt{\left[(1 + \varepsilon_D) \left(\frac{\beta}{k_P}\right)^2 + \varepsilon_D \right]^2 - 4\varepsilon_D \left(\frac{\beta}{k_P}\right)^2} \right\} \quad (2.27)$$

ただし、 $k_P = \omega_P/c$ である。誘電体を真空として、 $\varepsilon_D = 1$ とおくと、(2.27)式は図 2.2 の曲線 I のように描ける。図 2.2 中における曲線 I および II は、それぞれ(2.27)式の複号の-と+に対応している。ライトライン右側の曲線 I が表面プラズモンの分散関係に対応する。また、ライトライン左側の曲線 II はブリュースター角に対応しており、図 2.1 を入射面とした場合における p 偏光の無反射条件を満たしている。表面プラズモンの分散関係より、表面プラズモンは $\omega_P/\sqrt{2}$ 以上の周波数領域では存在せず、表面プラズモンの波長は真空中を伝播する光の波長よりも常に短いことがわかる。また、周波数が $\omega_P/\sqrt{2}$ へ近づくと、表面プラズモンの波長が無限に小さくなる（実効的な屈折率が発散する）ことがわかる。

2 表面プラズモン素子の設計および測定原理

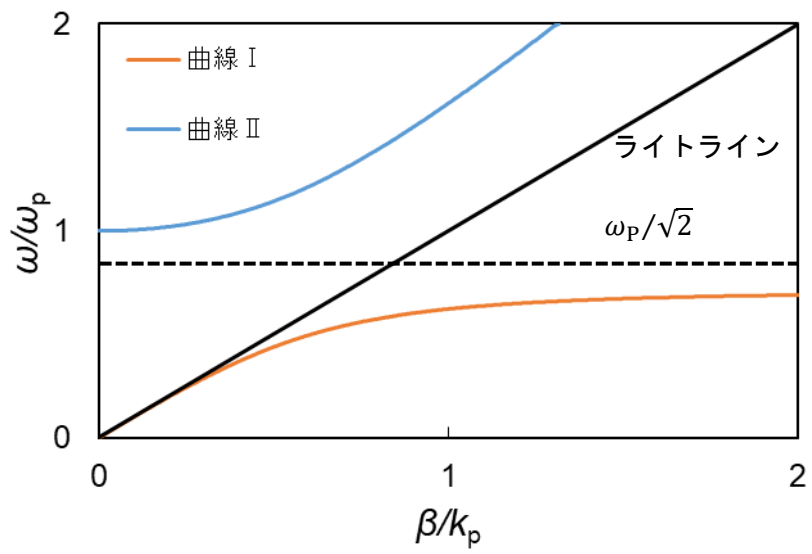


図 2.2 理想金属 - 真空界面における表面プラズモンの分散関係

2 表面プラズモン素子の設計および測定原理

2.2.2 伝播損失

金属は誘電率に虚部をもつため、表面プラズモンの強度は金属と誘電体との界面に沿って伝播しながら減衰する。この減衰は、主に電子の集団振動によるオーミック損失や金属の吸収によって生じる^[5,6]。金属の誘電率を $\epsilon_{ND} = \epsilon_{ND}' + i\epsilon_{ND}''$ と置きなおすと、(2.24)式を次の様子に書き換えることができる。

$$\beta = \left(\frac{\omega}{c}\right) \left(\frac{\epsilon_D(\epsilon_{ND}' + i\epsilon_{ND}'')}{\epsilon_D + \epsilon_{ND}' + i\epsilon_{ND}''}\right)^{\frac{1}{2}} \quad (2.28)$$

ここで、 $|\epsilon_{ND}'| \gg \epsilon_{ND}''$ が成り立つため ϵ_{ND}'' が含まれる項を無視すると、

$$\beta = \left(\frac{\omega}{c}\right) \left(\frac{\epsilon_D \epsilon_{ND}' (\epsilon_{ND}' + \epsilon_{ND}'') + i\epsilon_D \epsilon_{ND}''}{(\epsilon_D + \epsilon_{ND}')^2}\right)^{\frac{1}{2}} \quad (2.29)$$

となる。これをテイラー展開して1次の項まで考慮すると、次式が得られる。

$$\beta \approx \left(\frac{\omega}{c}\right) \left(\frac{\epsilon_D \epsilon_{ND}'}{\epsilon_D + \epsilon_{ND}'}\right)^{\frac{1}{2}} \left(1 + \frac{1}{2} \frac{i\epsilon_{ND}''}{\epsilon_{ND}'^2} \frac{\epsilon_D \epsilon_{ND}'}{\epsilon_D + \epsilon_{ND}'}\right) \quad (2.30)$$

よって、 $\beta = \beta' + i\beta''$ とすると、表面プラズモンの波数ベクトルの大きさは、

$$\beta' = \left(\frac{\omega}{c}\right) \left(\frac{\epsilon_D \epsilon_{ND}'}{\epsilon_D + \epsilon_{ND}'}\right)^{\frac{1}{2}} \quad (2.31)$$

$$\beta'' = \left(\frac{\omega}{c}\right) \left(\frac{\epsilon_D \epsilon_{ND}'}{\epsilon_D + \epsilon_{ND}'}\right)^{\frac{3}{2}} \left(\frac{\epsilon_{ND}''}{2\epsilon_{ND}'^2}\right) \quad (2.32)$$

となる。(2.32)式より、表面プラズモンの波数ベクトルの虚部の大きさは金属の誘電率の虚部の大きさに比例することがわかる。この波数ベクトルの虚数成分は表面プラズモンの減衰成分に相当する。

この伝播損失による減衰で表面プラズモンの強度が $1/e$ になる距離を、表面プラズモンの伝播長 L と呼び、次式で与えられる。

$$L = (2\beta'')^{-1} \quad (2.33)$$

2 表面プラズモン素子の設計および測定原理

2.2.3 励起方法

図 2.2 の分散関係で示した様に，表面プラズモンの波数は自由空間中を伝播する光の波数より大きい。そのため，伝播光を用いて表面プラズモンを励起するためには，ライトラインと表面プラズモンの各周波数と波数を一致させる工夫が必要となる^[7]。

代表的な励起方法に，回折格子を利用した結合方法がある。図 2.3 に，回折格子による表面プラズモン励起の概念図を示す。

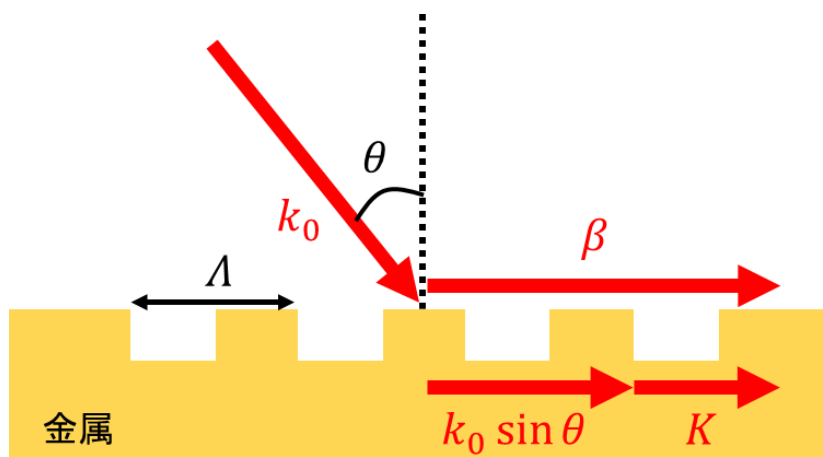


図 2.3 回折格子による表面プラズモンの励起

回折格子ベクトル K をもつ金属の回折格子に，波数 k_0 をもつ回折格子に対して直交する偏光の光波を入射する場合を考える。ここで，回折格子ベクトルは格子定数 Λ を用いて次式で表される。

$$K = \frac{2\pi}{\Lambda} \quad (2.34)$$

このとき，回折格子を介して入射光は散乱および回折され，ライトラインは K の整数倍だけシフトする。これを式で表すと次のようになる。

$$\beta = k_0 \sin \theta \pm mK \quad (2.35)$$

ここで， β は表面プラズモンの波数， θ は入射角， m は任意の整数である。図 2.2 内のライトラインが右側にシフトすることで，表面プラズモンの分散関係との交点を持つようになり，その交点の条件で表面プラズモンを励起することができる。

2.3 多モード干渉

2.3.1 誘電体導波路とモード分散

ある光導波路が幅方向に1つ以上の節をもつ横モード定在波の形成を許容するとき、その導波路は**多モード導波路**と呼ばれる^[8]。図2.4に、伝播軸をz軸にしたときの多モード導波路の概念図を示す。

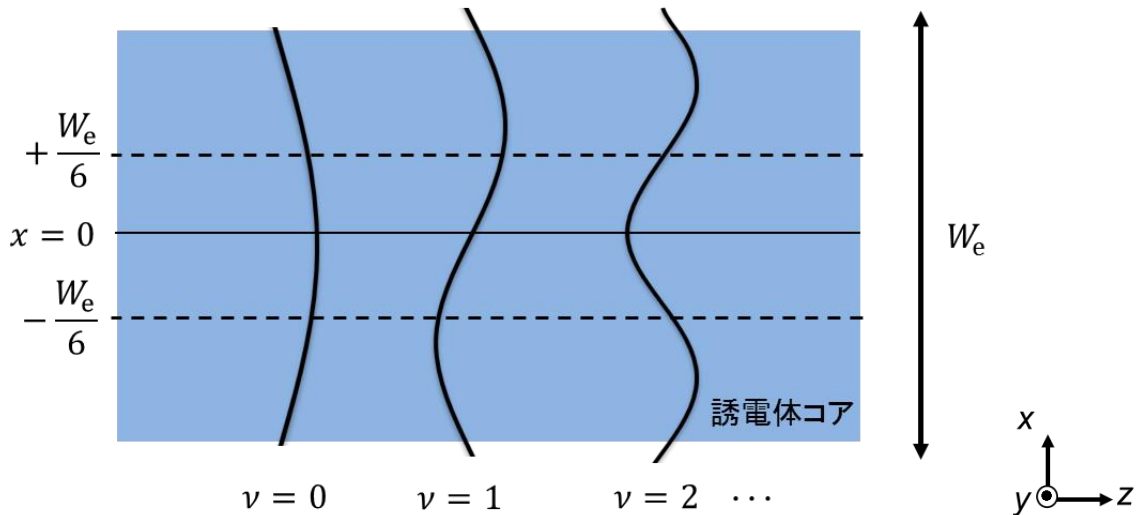


図 2.4 多モード導波路の概念図

ここで、図2.4中の W_e は光の浸透深さを考慮した実効導波路幅を示す（浸透深さは、導波路端での浸透波の電界に対して $1/e$ となる深さ）。実効導波路幅は、モード次数によってわずかに変化する。また、 ν は定在波が導波路内に形成する節の数に相当し、これをモード次数と呼ぶ。一般的に、0次モードは基本モード、1次以上のモードは高次モードとも呼ばれる。光導波路が内包するモード次数の上限は、導波路幅と導波路の屈折率、伝播する光の波長によって決定される。

各モードは導波路内を独立して伝播すると考えることができる。このとき、各モードの波数を導波路伝播方向（z軸）と幅方向（x軸）に分けて考え、それぞれ κ_ν 、 β_ν とすると、以下の様に表現することができる^[9]。

$$\kappa_\nu = \frac{(\nu + 1)\pi}{W_{ev}} \quad (2.36)$$

$$\kappa_\nu^2 + \beta_\nu^2 = n_r^2 k_0^2 \quad (2.37)$$

$$\beta_\nu \approx n_r k_0 - \frac{(\nu + 1)^2 \pi \lambda_0}{4n_r W_{ev}^2} \quad (2.38)$$

ここで、 n_r は導波路の屈折率である。

(2.36)式はモード次数で決まる導波路横モードの波数を表しており、 κ_ν を用いて波数の成分を(2.37)式の様にと考えると、二項展開を用いて近似的に(2.38)式が求まる。これらの式より、モード次

2 表面プラズモン素子の設計および測定原理

数によって伝播定数（等価屈折率）が異なることがわかり，それぞれが独立して伝播するためにモード間に遅延が生じる。これをモード分散と呼ぶ。図 2.5 に，誘電体コア型表面プラズモン導波路の分散曲線を示す。図 2.5 中の規格化周波数は，光の波長に対する導波路の相対的な幅を示すパラメータであり，分散曲線は実効的な屈折率の導波路幅依存性を示す。この分散曲線を用いることで，誘電体コア型光およびプラズモニック導波路の設計が可能となる。

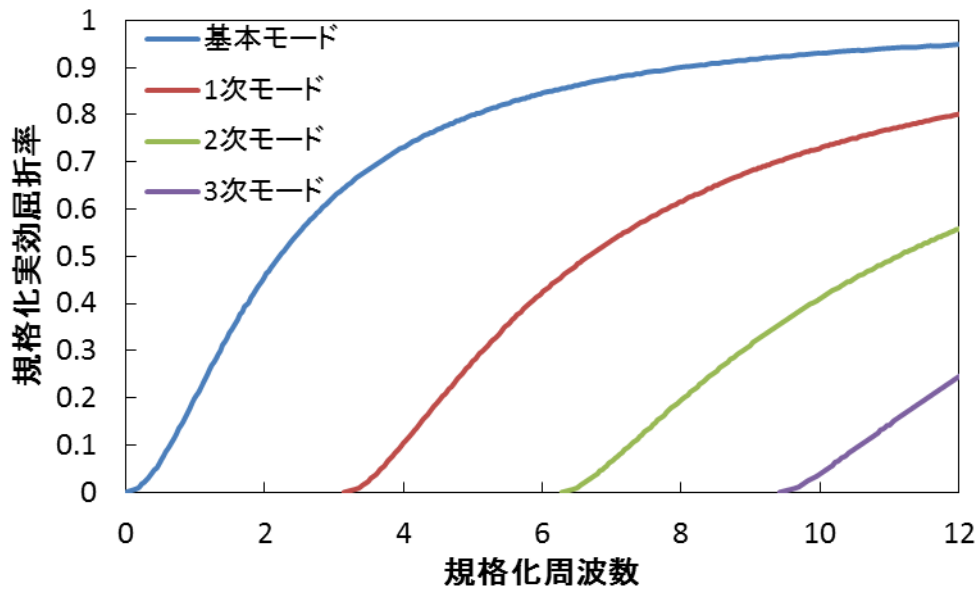


図 2.5 特性方程式から算出した規格化実効屈折率

2 表面プラズモン素子の設計および測定原理

2.3.2 多モード干渉と自己結像現象

多モード導波路に対して、基本モードのみを内包する導波路を単一モード導波路と呼ぶ。1つの多モード導波路の前後に複数の単一モード導波路を入力／出力ポートとして作り付けることで、入力光が形成する干渉パターン（像）を任意の出力ポートから取り出すことが可能な、合波器や分波器を形成することができる^[10-12]。このデバイスは、入力光がつくる複数のモード間での干渉（多モード干渉：Multi-Mode Interference (MMI)）を利用していることから、多モード干渉計と呼ばれる。また、入力ポートを複数設けることで、複数の入力光信号同士を干渉させることもできる。ここでは、多モード干渉の原理について述べる。

前述した様に、多モード導波路内の各モードはそれぞれ独立して伝播する。よって通常の伝播光と同様に各モード間で干渉し、強度パターンを形成する。このとき、各次数によって伝播定数が異なるため、モード間には位相差が生じる。よって、モード間干渉が形成する強度パターンも各モード間の位相差に従う。つまり、多モード干渉計はモード分散を利用した素子であるといえる。図 2.6 に 2 入力 2 出力多モード干渉計の概略図を示す。

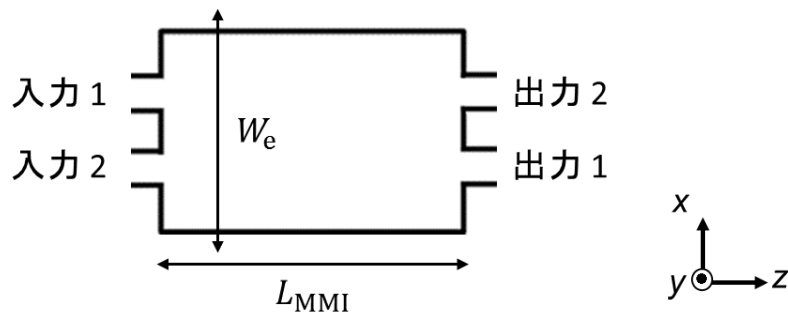


図 2.6 多モード干渉計の概要図（2 入力 2 出力）

多モード干渉計内を伝播する光の電界 $\Psi(x, z)$ は、各次数の導波モードの足し合わせで表現することができ、(2.39)式で表現される。

$$\psi(x, z) = \sum_{v=0}^{m-1} C_v \psi_v(x) \exp[j(\beta_0 - \beta_v)z] \quad (2.39)$$

ここで、上述の干渉計は $0 \sim (m - 1)$ 次までの m 個の定在波を内包するものとする。 $\Psi_v(x)$ は v 次モードの定在波が形成する幅方向の電界（図 2.4 内に示す分布）、 C_v は入力電界の位置と v 次の定在波によって決定される定数であり、 β_0 および β_v は各次数の伝播定数を示している。

2 表面プラズモン素子の設計および測定原理

(2.39)式内の指数関数で示される様に， xz 平面内の任意の点での電界は，各次数モードと基本モードとの伝播定数差に依存している。ここで，(2.39)式内の変数が z と x のみであると考えると，幅方向の位置 x が一定であるとき，光の伝播方向は z であるため， ν 次モードの電界は基本モードとの伝播定数差に従って伝播方向に沿って周期的に繰り返す。つまり，多モード導波路内の各次数の導波モードの電界は伝播方向に沿って周期的に繰り返す，これらの足し合わせである強度パターンも周期的に繰り返すことがわかる。

簡単な例として， $W_e = 1$ とした場合における，基本モードと1次モードの合計2モードのみを許容する2モード干渉計を考える。図2.7に2モード干渉計の概略図を，図2.8および図2.9に $z = 0$ および $z = L_{MMI}$ における近似的な電界の横モードを示す。

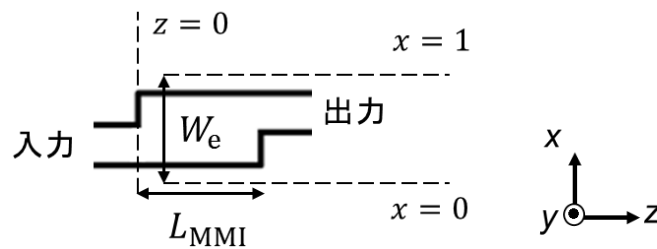


図 2.7 2モード干渉計の概要図

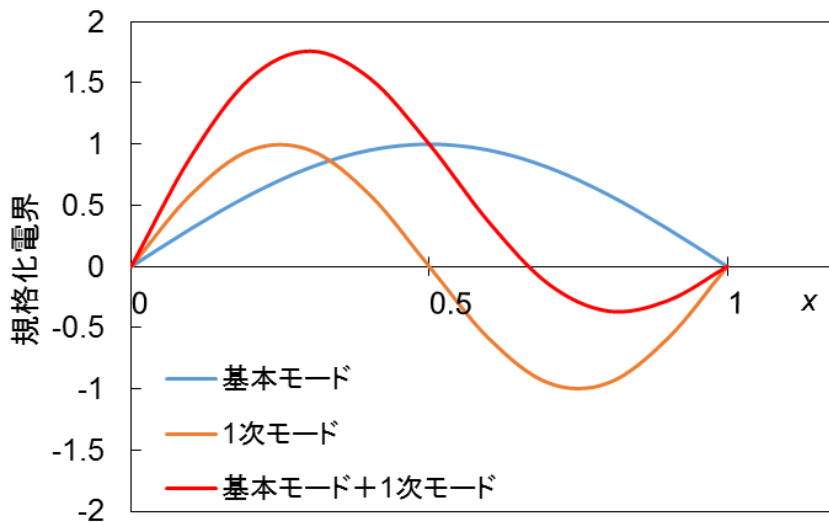


図 2.8 $z = 0$ における近似的な電界の横モード

2 表面プラズモン素子の設計および測定原理

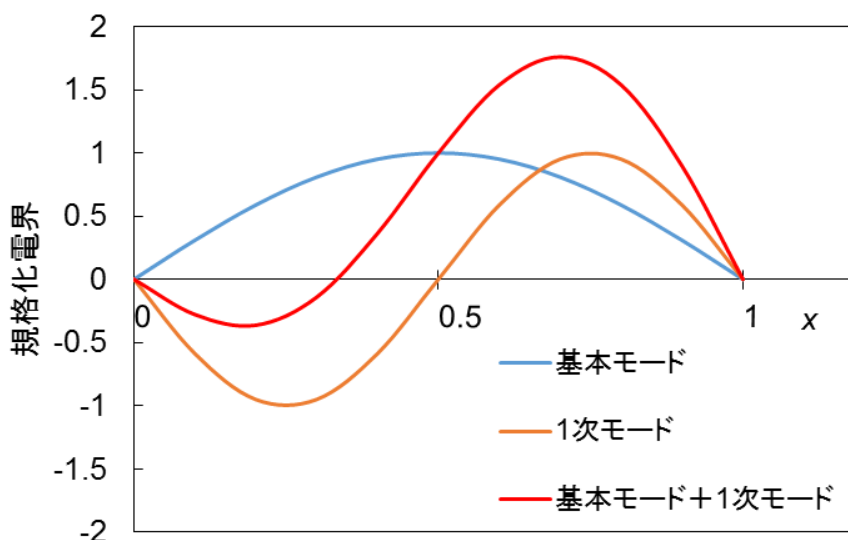


図 2.9 $z = L_{\text{MMI}}$ における電界の横モード

図 2.8 は，入力部 ($z = 0$) における電界の横モードである。このとき，各次数における横モードは入力光分布に従い，このときのモード間位相差は 0 である（基本モードと 1 次モードの位相差はゼロである）と考えることができる。図 2.9 は，出力部 ($z = L_{\text{MMI}}$) における電界の横モードである。このときのモード間位相差は π であり，2 モード干渉によって，入力光は干渉計の中心に対して対称の位置に強度ピークを形成する。この様に，基本モードに対する位相差を 0 または π の整数倍になる条件に L_{MMI} を設定することで，入力光は，出力部で干渉計の中心に対して対称の位置または同じ位置に像を形成する。この現象を自己結像現象⁹⁾と呼ぶ（入力光と同じ強度分布を形成するときは自己結像，干渉計中心に対して対称の分布を形成するときは鏡像結像と呼ぶ場合もある）。

上述した様に，多モード干渉計内で基本モードと ν 次モード間の位相差が 0 または π となる干渉計の長さを L_ν とすると，入力光と同じまたは干渉計中心に対して対称の光強度分布（像）が L_ν の位置で形成される。この条件は以下の式で表すことができる。

$$L_\nu = m \frac{\pi}{\beta_0 - \beta_\nu} \cong \frac{4n_r W_e^2}{\nu(\nu + 2)\lambda_0} \quad (2.40)$$

ここで， m は正の整数であり，最小の L_ν をビート長と呼ぶ。ビート長の整数倍で，基本モードと ν 次モード間の位相差が π の整数倍となり，入力光に対応した出力像が得られる。ただし，導波路が内包する定在波の数が多い場合，鮮明な像を得るためには複数の次数のモードすべての位相を基本モードと一致させる必要があるため，一般的に導波路幅が長くなるほど内包する導波モードの数が増加し，自己結像長は長くなる（導波路幅の 2 乗に比例する）。

導波路幅が波長に対して十分大きく，多くのモードを内包する多モード干渉計の長さは，(2.40)

2 表面プラズモン素子の設計および測定原理

式を用いて近似的に(2.41)式のように求められる。

$$L_{\text{MMI}} \approx \frac{4mn_r W_e^2}{N\lambda_0} \quad (2.41)$$

ここで、 N は結像の数であり、複数の像を同時に得ることが可能となる。ただし、 $N = m$ では単一像が得られ、複数の像を得る条件にはならない。

続いて、入力ポートの位置を変更した場合、導波モードはどの様に変化するかについて述べる。多モード干渉計内の電界強度パターンは、各次数モードの定在波の足し合わせで表現される。そこで、(2.39)式内の C_ν で、入力ポートの x 軸の位置に対応する重みづけが表現されている。この C_ν は入力電界の位置と ν 次の定在波によって決定される定数である。入力光の電界を $\Psi(x, 0)$ とすると、 C_ν は重なり積分を用いて(2.42)式で決定される。

$$C_\nu = \frac{\int \Psi(x, 0) \psi_\nu(x) dx}{\int \psi_\nu^2(x) dx} \quad (2.42)$$

この C_ν を用いると、入力光は(2.43)式のように示すことができる。

$$\Psi(x, 0) = \sum_{\nu=0}^{m-1} C_\nu \psi_\nu(x) \quad (2.43)$$

(2.39)式は、(2.43)式を伝播方向（ z 軸）へ拡張したものである。

上述した様に、多モード干渉計内の電界の横モードは、入力電界と定在波との重なり積分に依存する。入力電界がガウシアンビームの様に対称の分布を形成する場合、ある次数の導波モードの定在波が入力ポートの z 軸中心に対して奇関数である（定在波の節が入力ポートの中心に位置する）ならば、(2.42)式内の分子の偶関数と奇関数の掛け算によって積分が0となり、 C_ν は0となる。そのため、入力ポートの位置をある次数の横モード定在波の節の位置に設けることで、係数 C_ν を0にすることができ、導波モードを選択することが可能となる。例えば、図2.4の内、 $\nu = 1$ のモードは導波路中心に、 $\nu = 2$ は導波路中心から $\pm W_e/6$ 離れた位置に定在波の節を有している。これら節の位置に入力ポートを設けることで、多モード干渉を考える際に、選択したモードを考慮する必要がなくなる。また、横モード定在波の節の位置に入力ポートを設けることで、基本モードに対して位相を合わせるモードの必要数が低減できるため、自己結像に必要な導波路長さを短くすることができる。

2.4 ギャッププラズモン

2.4.1 実効屈折率と存在条件

ギャップ型およびスロット型のプラズモニック導波路は，金属／誘電体（絶縁体）／金属の3層構造から成る。図 2.10 に，ギャップ型プラズモニック導波路の概念図を示す。ここで，ギャッププラズモンは z 軸に沿って伝播するものとする。ここで，図 2.10 中の h は誘電体の厚さを，破線は $x = 0$ の位置をそれぞれ示している。

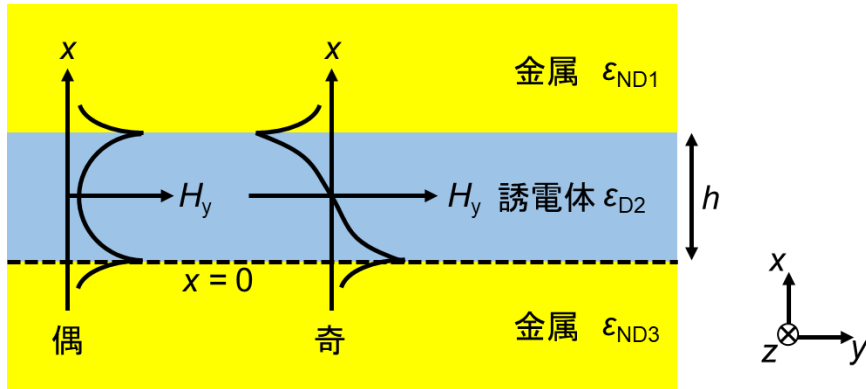


図 2.10 ギャップ型プラズモニック導波路のモデル図

はじめに，3層の対称なギャップ構造中を伝播する TM モードのギャッププラズモンを考える。2.2.1 節で記述した(2.17)式および(2.18)式を $x = 0$ および $x = h$ の各金属／誘電体界面について適用すると，以下の3式で示される。

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_{rND1} \right) H_y = \gamma_{ND1}^2 H_y \quad (x > h) \quad (2.44)$$

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_{rD2} \right) H_y = \gamma_{D2}^2 H_y \quad (0 < x < h) \quad (2.45)$$

$$\frac{\partial^2 H_y}{\partial x^2} = \left(\beta^2 - \frac{\omega^2}{c^2} \varepsilon_{rND3} \right) H_y = \gamma_{ND3}^2 H_y \quad (x < 0) \quad (2.46)$$

図 2.10 に示したエバネッセント解のみを考えると，各層の一般解は次のように示される。

$$H_{yND1} = X e^{-\gamma_{ND1}(x-h)} \quad (x > h) \quad (2.47)$$

$$H_{yD2} = A \cosh(\gamma_{D2}x) + B \sinh(\gamma_{D2}x) \quad (0 < x < h) \quad (2.48)$$

$$H_{yND3} = C e^{\gamma_{ND3}x} \quad (x < 0) \quad (2.49)$$

2 表面プラズモン素子の設計および測定原理

ここで、 A , B , C は任意の定数である。また、 γ の定義は(2.16)式に基づいている。(2.47)式における磁場の係数 X について、 $X = 1$ として各層に転送することで、ギャッププラズモンモードの特性方程式を求めることができる。 $x = 0$ および $x = h$ の境界条件から、以下の式が得られる。

$$1 = A \cosh(\gamma_{D2} h) + B \sinh(\gamma_{D2} h) \quad (x = h) \quad (2.50)$$

$$C = A \cosh(\gamma_{D2} 0) + B \sinh(\gamma_{D2} 0) = A \quad (x = 0) \quad (2.51)$$

(2.50)式および(2.51)式を(2.14)式へ代入して E_z を求めると、

$$E_{zD1} = \frac{1}{j\omega\epsilon_{ND1}} \frac{\partial H_{yND1}}{\partial x} = \frac{-\gamma_{ND1}}{j\omega\epsilon_{ND1}} e^{-\gamma_{D1}(x-h)} \quad (x > h) \quad (2.52)$$

$$E_{zND2} = \frac{1}{j\omega\epsilon_{D2}} \frac{\partial H_{yD2}}{\partial x} = \frac{\gamma_{D2}}{j\omega\epsilon_{D2}} [A \sinh(\gamma_{D2} x) + B \cosh(\gamma_{D2} x)] \quad (0 < x < h) \quad (2.53)$$

$$E_{zD3} = \frac{1}{j\omega\epsilon_{ND3}} \frac{\partial H_{yND3}}{\partial x} = \frac{\gamma_{ND3}}{j\omega\epsilon_{ND3}} C e^{-\gamma_{D3} x} \quad (x > 0) \quad (2.54)$$

$x = 0$ および $x = h$ の境界条件から定数 A , B , C を求めることで、以下に示す TM モードの特性方程式が得られる。

$$\tanh(\gamma_{D2} h) + \frac{\epsilon_{rD2} \gamma_{D2} (\epsilon_{rND1} \gamma_{ND3} + \epsilon_{rND3} \gamma_{ND1})}{\epsilon_{rND1} \epsilon_{rND3} \gamma_{D2}^2 + \epsilon_{r2} \gamma_{ND1} \gamma_{ND3}} = 0 \quad (2.55)$$

一方で、TE モードについても同様に伝播定数 β について実数解が得られる特性方程式を求めると、以下の式が得られる。

$$\tanh(\gamma_{D2} h) + \frac{\gamma_{D2} (\gamma_{ND1} + \gamma_{ND3})}{\gamma_{D2}^2 + \gamma_{ND1} \gamma_{ND3}} = 0 \quad (2.56)$$

(2.56)式において、伝播定数 β の実数解は $\gamma_{D2}^2 < 0$ の条件で得ることができる。よって、 $\gamma_{D2} = jk_{D2}$ とおくと(2.56)式は

$$\tan(k_{D2} h) + \frac{k_{D2} (\gamma_{ND1} + \gamma_{ND3})}{k_{D2}^2 + \gamma_{ND1} \gamma_{ND3}} = 0 \quad (2.57)$$

となる。金属/誘電体/金属から成るギャップ構造に TE モードが存在できる条件は、 $k_{D2}^2 > \gamma_{ND1} \gamma_{ND3}$ である。これは、金属表面で反射を繰り返して伝播する通常の導波モードに対応している。

(2.55)式および(2.57)式を解析的に解くことで、ギャッププラズモンモードの伝播定数 β を見積も

2 表面プラズモン素子の設計および測定原理

ることができる。図 2.11 に、(2.55)式および(2.57)式を解くことで得られた金／空気／金の 3 層構造から成るギャッププラズモンモード実行屈折率の空気ギャップ幅依存性を示す。ここで、金の屈折率は $0.41+j8.37$ を用いた^[13]。

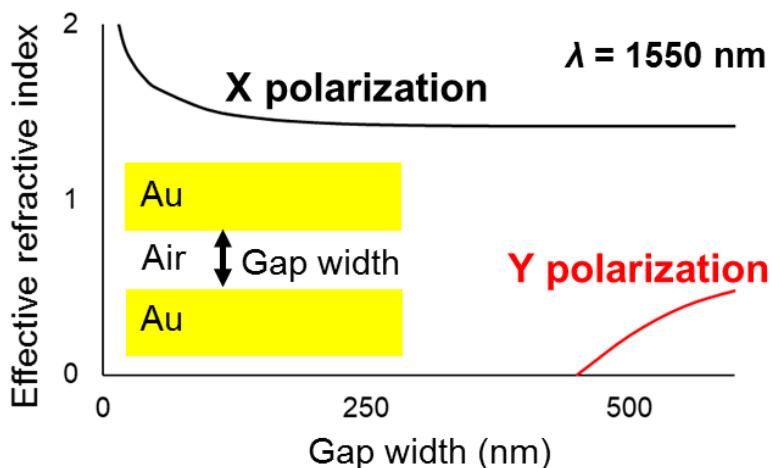


図 2.11 ギャッププラズモンモード実行屈折率 n_{eff} の空気幅 h 依存性

ギャッププラズモンは、 $n_{\text{eff}} = 1$ を境に異なる特性の複数の導波モードを有する。回折限界を超えて深いサブ波長領域へ集光可能なモードは、TMモードのみが存在する条件であり、 $h \rightarrow 0$ で n_{eff} は発散する。一方で、 $n_{\text{eff}} < 1$ のモードはTMおよびTEモードが金属表面で反射を繰り返して伝播する通常の導波モードに対応しており、 h を小さくするとカットオフが存在する^[14]。TMモードのギャッププラズモンを用いることで、実効屈折率をギャップ幅で調節することが可能となるため、ギャッププラズモンはナノ光導波路への応用に適しているといえる。また、2.2.2節で示した表面プラズモンの伝播損失と同様に、金属／誘電体／金属構造から成るギャッププラズモン導波路の伝播損失は、金属材料における負の誘電率に大きく影響を受ける。また、導波モードの金属に対する光波の侵入深さ（ギャップ導波路幅）によって伝播損失は決定される^[15]。

2.4.2 励起方法

ギャッププラズモン導波路は、ナノスケールの領域へ集光可能であることから、光集積回路への応用が検討されている^[16-18]。このことから、オンチップ型のギャッププラズモン励起構造の開発があらゆるアプローチで行われている。代表的な励起構造として、誘電体平面光導波路からの集光による励起^[19,20]やナノアンテナによる励起^[21,22]等が報告されている。2.2.3 節で示した表面プラズモンと同様に、ギャッププラズモンを高効率で励起するためには、導波路構造を工夫することで実効屈折率を調節し、波数マッチングを行う必要がある。

誘電体ベースの誘電体光導波路内を伝播する光波は、金属テーパー構造を介してギャッププラズモンの実効屈折率および波数マッチングを行うことで、高効率で金属ギャップ導波路へ結合される。Ono らは、シリコン基板表面に対して水平方向に励振するシリコン導波路内を伝播する光波について、金属テーパー構造を介して幅 20 nm かつ金属膜厚 50 nm の金/空気/金から成るギャップ導波路へギャッププラズモンを 84%の効率で励起できることを示した^[19]。ここで、入力光の波長は通信波長帯でシリコンに吸収されない 1550 nm を採用している。一方で Choo らは、金属/酸化シリコン/金属から成るギャップ導波路を用いて、シリコン基板表面に対して直交方向に励振する表面プラズモンモードの超集束を実験的に確認し、酸化シリコン膜厚 14 nm かつ幅 80 nm のギャップ導波路へギャッププラズモンを 74%の効率で励起できることを報告した^[20]。

ナノアンテナベースのギャッププラズモン励起構造では、基本的に空間中を伝播する光波を金属アンテナへ局在させて、局在モードとギャッププラズモンモードの実効屈折率および波数マッチングを行うことでギャッププラズモンを励起している。Wen らは、石英基板上にパターンニングした金属ナノアンテナに対して伝播光を上方より垂直入射することで、ギャッププラズモンの伝播モードが励起することを理論的に示し^[21]、実験的に動作を確認している^[22]。

2.5 非線形光学効果

2.5.1 光カー効果

非線形光学効果をプラズモニクスへ応用した非線形プラズモニクスは、表面プラズモンおよびギャッププラズモンの電場増強やナノスケールへの集光を利用した新規のプラズモニックデバイスの開発を目的として、研究が進められている^[23-25]。ここでは、物質に光および表面プラズモンが入力された際に生じる非線形分極に起因する非線形光学効果について述べる。

物質に光および表面プラズモンが入力された際に生じる分極 \mathbf{P} は、電気双極子近似の条件で一般的に以下のように示される。

$$\mathbf{P} = \varepsilon_0 \chi^{(1)} \mathbf{E} \quad (2.58)$$

ここで、 $\chi^{(1)}$ は電気感受率を示す。しかし、入力光および表面プラズモンの強度が強い場合は、電場に対する分極の応答に非線形性が生じる^[26]。よって、以下の式で示すことができる。

$$\mathbf{P} = \varepsilon_0 (\chi^{(1)} \mathbf{E} + \chi^{(2)} \mathbf{E} \mathbf{E} + \chi^{(3)} \mathbf{E} \mathbf{E} \mathbf{E} + \dots) \quad (2.59)$$

(2.59)式の第2項以降が非線形光学効果へ影響する項となり、それぞれ電界の次数に対応して2次および3次の非線形光学効果と呼ばれている。また、 $\chi^{(n)}$ を n 次の非線形感受率と呼ぶ。非線形光学効果では \mathbf{E} と \mathbf{P} が同じ周波数であるとは限らない。非線形光学効果には、ポッケルス効果やカー効果、過飽和吸収、多光子吸収等の現象があり、これらの現象を利用することで光制御や光変調、双安定性を利用することによる光メモリ等へ応用することができる^[27]。

光カー効果は、光強度（電場の2乗）に比例して屈折率が変化する3次の非線形光学効果であり、光で光を変調・制御することができる。一方で、電圧を材料に印加した場合において、印加された静電場の2乗に比例して屈折率が変化する現象は、電気カー効果（または2次の電気光学効果）と呼ばれる。また、偶数次の非線形光学効果は、反転対称性のある材料（等方性材料）では発生しない場合がある。ただし、金属などでは反転対称性があっても2次の非線形光学効果が観測される^[28]。ここで、電場方向に生じる非線形分極（電気双極子）を考える。簡単のために全ての成分をスカラーで表すと、2次の非線形分極 P は以下のように示される。

$$P = \varepsilon_0 \chi^{(2)} E E \quad (2.60)$$

反転操作を考えると、(2.60)式は(2.61)式で示される。

$$-P = \varepsilon_0 (-\chi^{(2)}) (-E) (-E) = -\varepsilon_0 \chi^{(2)} E E \quad (2.61)$$

2 表面プラズモン素子の設計および測定原理

ここで、材料に反転対称性がある場合には $-\chi^{(2)}$ は $\chi^{(2)}$ に置き換えられるため、次の関係を満たす。

$$P = \varepsilon_0(-\chi^{(2)})E^2 = -\varepsilon_0\chi^{(2)}E \quad (2.62)$$

(2.61)式と(2.62)式を両方満たすためには、 $\chi^{(2)} = 0$ である必要があり、2次の非線形光学効果が発生しないことを示している。よって、偶数次の非線形光学効果を利用したデバイスは、反転対称性のない材料（異方性材料）で構成される。

(2.60)式と同様に、3次の非線形光学効果である光カー効果の分極成分は(2.63)式で示される。

$$P = \varepsilon_0\chi^{(3)}EEE \quad (2.63)$$

また、電界強度を I とすると、光カー効果による屈折率の変化量 Δn は(2.64)式で示すことができる[29]。

$$\Delta n = n_2I = [\text{Re}\{\chi^{(3)}\}/cn^2\varepsilon_0]I \quad (2.64)$$

ここで、 n_2 は非線形屈折率、 n は材料の屈折率、 c は光速を示している。屈折率の変調構造を Mach-Zehnder 干渉計などのシンプルな干渉デバイスと組み合わせることで、光信号を光信号でスイッチング可能なデバイスが実現可能となる。

2 表面プラズモン素子の設計および測定原理

2.5.2 熱光学効果

熱光学効果は、応答速度が遅いものの、大きな屈折率変化を起こすことができる。材料の誘電率 ϵ は、以下に示すクラウジウス・モソッティの式で表すことができる^[30]。

$$\frac{1}{3\epsilon_0} N\alpha = \frac{\epsilon - 1}{\epsilon + 2} \quad (2.65)$$

ここで、 N は単位体積当たりの原子および分子の数、 α は原子および分子の分極率である。材料の温度が高くなると、材料の熱膨張により N が変わり、誘電率が変化する。

熱光学効果を利用するシリコン熱光スイッチは、単位長さあたりの位相シフト量を確保し易く、低損失かつ高密度なスイッチが実現できるため、Mach-Zehnder 干渉計やリング共振器を用いて多くの研究が報告されている^[31-33]。シリコンの熱膨張を考慮すると、波長 $1.5 \mu\text{m}$ における単位温度変化あたりの屈折率変化量は(2.66)式で示される^[34]。

$$\left(\frac{dn}{dT}\right)_{\text{Si}@1.5 \mu\text{m}} = 1.86 \times 10^{-4} \text{ K}^{-1} \quad (2.66)$$

熱源をヒーターとした場合における熱光学スイッチの応答速度はマイクロ秒オーダーであり、シリコンの屈折率変化量は 10^{-4} K^{-1} から 10^{-6} K^{-1} の範囲であることが報告されている^[34,35]。

2.6 結言

第2章では、表面プラズモンの励起および伝播の原理について述べ、表面プラズモンおよび光波の多モード干渉の原理について記述した。はじめに、表面プラズモンの分散関係から、光波と金属表面の自由電子とが結合する条件について述べた。次に、表面プラズモンの伝播定数に含まれる虚数成分から、表面プラズモンの伝播損失の式を示し、その損失が金属の誘電率の虚数成分に依存することを記述した。さらに、表面プラズモンを励起させる構造として、回折格子によってライトラインと表面プラズモンを分散関係上で交差させる方法について説明した。さらに、光波の多モード干渉について、導波路内の電磁波の振る舞いを説明し、複数のモード間の干渉を利用する自己結像現象について記述した。続いて、金属/誘電体/金属構造から成るギャッププラズモン導波路について、実効屈折率の算出手法および励起主砲について述べた。最後に、プラズモニック変調器の動作原理である非線形光学効果について、本研究で用いた光カー効果と熱光学効果の概要を述べた。

参考文献

- [1] 岡本隆之, 梶川浩太郎, “プラズモニクス—基礎と応用”, 講談社, p. 34 (2010).
- [2] 梶川浩太郎, 岡本隆之, 高原淳一, 岡本晃一: “アクティブ・プラズモニクス”, コロナ社, pp. 38–45 (2013).
- [3] 梶川浩太郎, 岡本隆之, 高原淳一, 岡本晃一: “アクティブ・プラズモニクス”, コロナ社, pp. 52–60 (2013).
- [4] P. Drude, “Zur Elektronentheorie der metalle”, *Annalen der Physik*, Vol. 306, No. 3, 566 (1900).
- [5] W. L. Barnes, A. Dereux, and W. Ebbesen, “Surface plasmon subwavelength optics”, *Nature*, Vol. 424, 824 (2003).
- [6] D. K. Gramotnev, and S. I. Bozhevolnyi, “Plasmonics beyond the diffraction limit”, *Nature Photonics*, Vol. 4, 83 (2010).
- [7] M. Fukuhara, M. Ota, H. Sakai, T. Aihara, Y. Ishiim and M. Fukuda, “Low-loss waveguiding and detecting structure for surface plasmon polaritons”, *Applied Physics Letters*, Vol. 104, 081111 (2014).
- [8] 末松安晴, 伊賀健一, “光ファイバ通信入門”, pp. 13–34, オーム社 (2006).
- [9] L. B. Soldano, and E. C. M. Pennings, “Optical Multi-Mode Interference Devices Based on Self-Imaging: Principles and Applications”, *Journal of Lightwave Technology*, Vol. 13, No. 4, 615 (1995).
- [10] J. Leuthold, J. Eckner, E. Gamper, P. A. Besse, and H. Melchior, “Multimode Interference Couplers for the Conversion and Combining of Zero- and First-Order Modes”, *Journal of Lightwave Technology*, Vol. 16, No. 7, 1228 (1998).
- [11] H. C. Lu, and W. S. Wang, “Analysis of Multimode Interference Coupler With a Width of Arbitrary-Exponent Binomial Function”, *Journal of Lightwave Technology*, Vol. 25, No. 9, 2874 (2007).
- [12] Q. Deng, L. Liu, X. Li, and Z. Zhou, “Arbitrary-ratio 1×2 power splitter based on asymmetric multimode interference”, *Optics Letters*, Vol. 39, No. 19, 5590 (2014).

- [13] P. B. Johnson and R. W. Christy: “Optical Constants of the Noble Metals”, *Physical Review B*, Vol. 6, pp. 4370–4379 (1972).
- [14] P. Ginzburg, D. Arbel, and M. Orenstein, “Gap Plasmon Polariton Structure for Very Efficient Micro to Nano Scale Interfacing”, *Optics Letters*, Vol. 31, pp. 3288–3290 (2006).
- [15] J. A. Dionne, L. A. Sweatlock, and H. A. Atwater: “Plasmon slot waveguides: Towards chip-scale propagation with subwavelength-scale localization”, *Physical Review B*, Vol. 73, 035407 (2006).
- [16] M. Cohen, Z. Zalevsky, and R. Shavit: “Towards integrated nanoplasmonic logic circuitry”, *Nanoscale*, Vol. 5, pp. 5442–5449 (2013).
- [17] M. T. Hill, M. Marell, E. S. P. Leong, B. Smalbrugge, Y. Zhu, M. Sun, P. J. van Veldhoven, E. J. Geulok, F. Karouta, Y. S. Oei, R. Notzel, C. Z. Ning, and M. K. Smit: “Lasing in metal-insulator-metal sub-wavelength plasmonic waveguides”, *Optics Express*, Vol. 17, No. 13, pp. 11107–11112 (2009).
- [18] P. Neutens, P. V. Dorpe, I. D. Vlamincx, L. Lagae, and G. Borghs: “Electrical detection of confined gap plasmons in metal-insulator-metal waveguides”, *Nature Photonics*, Vol. 3, pp. 283–286 (2009).
- [19] M. Ono, H. Taniyama, H. Xu, M. Tsunekawa, E. Kuramochi, K. Nozaki, and M. Notomi: “Deep-subwavelength plasmonic mode converter with large size reduction for Si-wire waveguide”, *Optica*, Vol. 3, No. 9, pp. 999–1005 (2016).
- [20] H. Choo, M. K. Kim, M. Staffaroni, T. J. Seok, J. Bokor, S. Cabrini, P. J. Schuck, M. C. Wu, and E. Yablonovitch: “Nanofocusing in a metal-insulator-metal gap plasmon waveguide with a three-dimensional linear taper”, *Nature Photonics*, Vol. 6, pp. 838–844 (2012).
- [21] J. Wen, S. Romanov. And U. Peschel: “Excitation of plasmonic gap waveguides by nanoantennas”, *Optics Express*, Vol. 17, No. 8, pp. 5925–5932 (2009).
- [22] J. Wen, P. Banzer, A. Kriesch, D. Ploss, B. Schmauss, and U. Peschel: “Experimental cross-polarization detection of coupling far-field light to highly confined plasmonic gap modes via nanoantennas”, *Applied Physics Letters*, Vol. 98, 101109 (2011).
- [23] M. Kauranen and A. V. Zayats: “Nonlinear plasmonics”, *Nature Photonics*, Vol. 6, pp. 737–748 (2012).
- [24] M. Ren, E. Plum, J. Xu, and N. I. Zheludev: “Giant nonlinear optical activity in a plasmonic metamaterial”, *Nature Communications*, Vol. 3, 833 (2012).
- [25] C. Haffner, W. Heni, Y. Fedoryshyn, J. Niegemann, A. Melikyan, D. L. Elder, B. Baeuerle, Y. Salamin, A. Josten, U. Koch, C. Hoessbacher, F. Ducry, L. Juchli, A. Emboras, D. Hillerkuss, M. Kohl, L. R. Dalton, C. Hafner, and J. Leuthold: “All-plasmonic Mach-Zehnder modulator enabling optical high-speed communication at the microscale”, *Nature Photonics*, Vol. 9, pp. 525–529 (2015).
- [26] 黒田和男 : “非線形光学”, コロナ社, pp. 1–20 (2008).
- [27] 梶川浩太郎, 岡本隆之, 高原淳一, 岡本晃一 : “アクティブ・プラズモニクス”, コロナ社, pp. 95–98 (2013).
- [28] F. Hache, D. Ricard, C. Flytzanis, and U. Kreibig: “The optical kerr effect in small metal particles and metal colloids: The Case of Gold”, *Applied Physics A*, Vol. 47, Iss. 4, pp. 347–357 (1988).
- [29] 久保寺憲一 : “非線形光学材料の性能測定”, *高分子*, 39 巻, 11 月号, pp. 820–824 (1990).

2 表面プラズモン素子の設計および測定原理

- [30] 梶川浩太郎, 岡本隆之, 高原淳一, 岡本晃一: “アクティブ・プラズモニクス”, コロナ社, pp. 98–101 (2013).
- [31] 仲村滋: “集積化シリコン導波路光スイッチ技術”, 光学, Vol. 42, pp. 242–248 (2013).
- [32] N. S. Droz, H. Wang, L. Chen, B. G. Lee, A. Biberman, K. Bergman, M. Lipson: “Optical 4x4 hitless silicon router for optical Networks-on-Chip (NoC)”, *Optics Express*, Vol. 16, No.20, pp. 15915–15922 (2008).
- [33] T. Nikolajsen, K. Leosson, and S. I. Bozhevolnyi: “Surface plasmon polariton based modulators and switches operating at telecom wavelengths”, *Applied Physics Letters*, Vol. 85, pp. 5833–3813 (2008).
- [34] G. Cocorullo, F. G. D. Corte, I. Rendina, and P. M. Sarro: “Thermo-optic effect exploitation in silicon microstructures”, Vol. 71, Iss. 1–2, pp. 19–26 (1998).
- [35] 渡辺啓, 笠原亮一, 橋詰泰彰: “シリコン-石英ハイブリッド光スイッチ”, *NTT 技術ジャーナル*, 21 巻, 12 号, pp. 24–27 (2009).

3 多モード干渉を用いた論理演算回路の開発

3.1 緒言

3.1.1 多モード干渉を用いた論理演算回路の開発

表面プラズモンを用いた高速・高密度情報処理デバイスの実現に向けて、その基幹デバイスである論理演算素子の開発は、多様なアプローチで行われている。Weiらは、銀ナノロッドを複数縦列接続して論理回路を形成し、単一モード導波路内で複数の表面プラズモン信号が干渉することによる NOR 演算を実現している^[1]。Luらは、ストライプ状のポリビニルアルコールコア型プラズモニック導波路を複数接続させ、導波路の長さを調節して表面プラズモンの位相を調節し、複数信号間を干渉させることで比較器の動作を実証している^[2]。また、Cohenらはナノスケールの金属配線で構成されるスロット型プラズモニック導波路を用いて、表面プラズモンの干渉による XOR 演算を実証している^[3]。これまでに実証されてきた論理演算素子は、共通して単一モード導波路内での干渉を利用している。そのため、1つの論理演算入力を複数の演算に用いるためには、分波器を設けて信号を分割する必要がある。また、これらは表面プラズモンの干渉を利用しているため、縦列接続の論理演算回路を形成するためには、信号間の位相差を調整する必要がある。現在、曲げ導波路^[4,5]や共振器^[6,7]、変調器^[8,9]などによる複雑な回路構造を要する位相調整方法が報告されているが、これらの構造を多用することは回路の複雑化につながり、論理演算素子の縦つなぎによる多段接続を制限してしまう。さらに、上述した複雑な回路構造のため、再現性の良い任意のパターンを作製することが困難であり、シンプルな回路構造および素子作製プロセスで形成可能なプラズモニック論理演算回路の開発が求められている。

本章前半では、表面プラズモンの多モード干渉を利用したシンプルな構造による位相調整方法を提案し、その位相調整素子を利用した論理演算の実証について述べる。さらに、干渉を利用した表面プラズモン信号の強度変調部に2入力2出力多モード干渉計を用いることで、1つの入力信号を2つの論理演算に利用可能な論理演算素子の設計および動作について記述する。はじめに、多モード干渉による表面プラズモンの位相調整方法について述べ、位相調整素子の設計手法と効果について述べる。次に、FDTD法による電磁界解析を用いた、位相調整素子を利用したプラズモニック半加算器の設計について記述する。最後に、設計したプラズモニック半加算器の作製と、その論理演算特性の実験的評価について述べる。

3 多モード干渉を用いた論理演算回路の開発

3.1.2 2モード干渉を用いた平面配線交差構造の開発

近年、表面プラズモン回路をより高密度に集積するため、多モード干渉を用いて網目状に配線可能な配線交差構造に関する研究が報告されている^[10-12]。誘電体コア型プラズモニック導波路ベースの配線交差構造の開発も同様に行われているが^[13,14]、これまでに報告されている配線交差構造は、その交差構造が大きいことから、多モード干渉計内における伝播損失の影響を強く受けるため、高い挿入損失を有していた。Liらは、誘電体コア型導波路を用いた多モード干渉による平面配線交差構造を提案しており、その交差損失が約4.9 dBであることを解析的に示した（交差損失の実験値は12 dB）^[13]。また、Tsilipakosらは誘電体コア型プラズモニック導波路ベースの多モード干渉計のエッジ部を丸めて楕円状にパターンニングすることで、交差損失を1.0 dB未満に低減させた配線直角交差構造を提案した^[14]。

本章後半では、表面プラズモンを用いた2モード干渉計の小型化を行うことで、より低損失かつ任意の交差角度で網目状の交差配線を形成可能にする平面配線交差技術の開発について述べる。導波路構造として、シンプルな構造で表面プラズモンの閉じ込めが強く、比較的低い伝播損失を有する誘電体コア型プラズモニック導波路を採用した。表面プラズモンを励起させる光源の波長は、現状の通信波長帯である1.31 μm を用いた。はじめに、多モード干渉による表面プラズモンの鏡像結像を利用した配線交差構造の設計について述べる。次に、FDTD法による電磁界解析を用いた交差特性（挿入損失およびクロストークノイズの交差角度依存性）の評価について述べる。最後に、実際に作製した提案構造について、近接場顕微鏡法を用いた実験から得られた交差特性を記載する。

3.2 多モード干渉による表面プラズモンの位相調整

3.2.1 位相遅延理論式の導出

前述した様に、表面プラズモンの干渉を論理演算に応用するためには、信号の位相を調整する技術が重要である。はじめに、シンプルな多モード干渉計で表面プラズモンの位相を構造的に調節可能な位相調整素子の開発を行った。図 3.1 に、提案したプラズモニック位相調整素子の概略図を示す。ここで、誘電体材料として CMOS の形成プロセスで用いられており、バンドギャップが約 9.0 eV と十分に大きい SiO₂ を採用した。さらに、金属材料として化学的に安定した Au を採用した。提案構造では、Au 薄膜上の SiO₂ コア型導波路をベースとして、1 入力 1 出力多モード干渉計を用いて位相を調整している。多モード干渉によって表面プラズモンの光路長が増大し、伝播する信号に位相遅延が生じる。この位相遅延を多モード干渉計の構造パラメータで制御することで、複数の入力表面プラズモン信号間の位相差を構造的に調整することが可能になる。さらに、多モード干渉の鏡像結像を利用しているため、複数のプラズモニック配線の間隔を変更できる。配線間隔の変更によって、出力先のプラズモニックデバイスへの入力ポートを本来方向性結合が生じて混信してしまうほどの狭い間隔で設けることができる。

提案した位相調整構造について、単一モード導波路との間で任意の位相差 $\Delta\varphi_a$ を構造的に調整する式を導出した [(3.1)式]。(3.1)式は、(2.38)式を用いて単一モード導波路と位相調整構造を伝播する表面プラズモンの相対的な位相遅延（伝播定数の差分×伝播長）を求めることで得られる。

$$\Delta\varphi_a = (\beta_s - \beta_a)L_a \sim \left(\frac{1}{W_{se}^2} - \frac{1}{W_{ae}^2} \right) \frac{\pi\lambda_0}{4n_r} L_a \quad (3.1)$$

ここで、 β_s および β_a はそれぞれ単一モード導波路および位相調整素子内を伝播する表面プラズモンの基本モードの伝播定数である。また W_{se} および W_{ae} はそれぞれ単一モード導波路および位相調整素子における表面プラズモンの浸透深さを考慮した基本モードの実効的な導波路幅を、 L_a は位相調整素子の長さを示している。

3 多モード干渉を用いた論理演算回路の開発

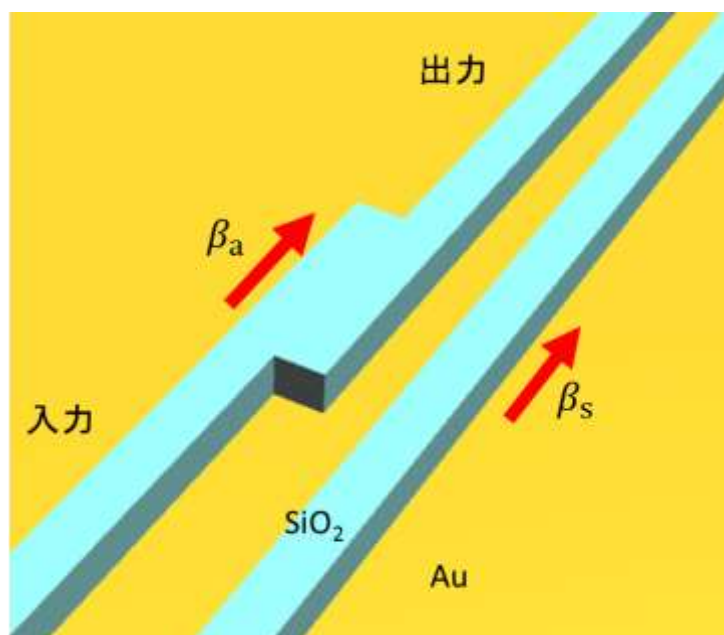


図 3.1 表面プラズモンの位相調整構造

3.2.2 位相遅延量の構造パラメータ依存性

(3.1)式に基づいて、今回採用した単一モード導波路に対して 90° の位相差を設ける位相調整素子の設計を行う。1入力1出力多モード干渉計の設計方法と(3.1)式が示す位相遅延特性から、位相調整素子の幅 900 nm 、長さ 1900 nm が得られた。設計した位相調整素子内を伝播する表面プラズモンの強度分布を、FDTD法を用いた電磁界解析によって算出した。解析の計算条件を表 3.1 に、解析結果を図 3.2 に示す。ここで、 SiO_2 および Au の屈折率を $1.447^{[15]}$ および $0.41 + 8.37i^{[6]}$ とした。

図 3.2 より、設計した位相調整素子へ入力された表面プラズモンが多モード干渉計を介して対角の位置に設けられた出力側導波路へ結合し、単一モード導波路内を伝播する表面プラズモンに対して 90° 位相が遅れることを解析的に確認した。

表 3.1 FDTD 法による解析の計算条件

| | |
|-------------|------------|
| セルサイズ (nm) | 20 |
| 境界条件 | PML |
| 光源タイプ | Gaussian |
| ステップ時間 (fs) | 0.04448448 |

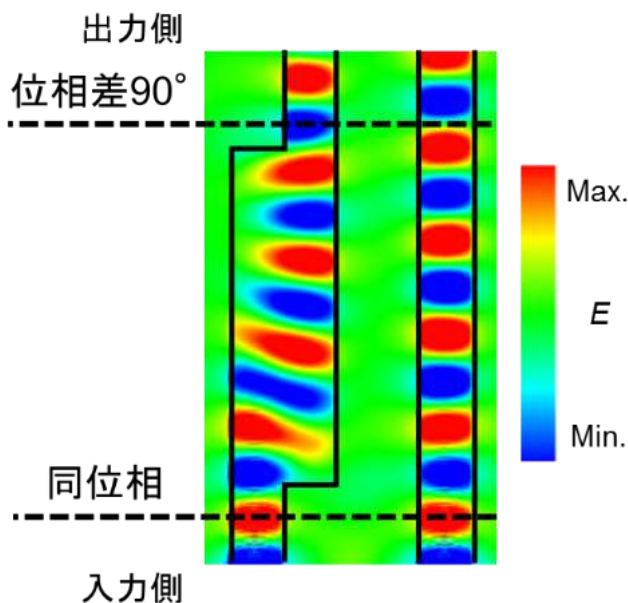


図 3.2 設計した位相調整素子内の電界分布

3.3 表面プラズモン半加算器の設計

3.3.1 半加算器の構成

3.2 節で設計した位相調整素子と 2×2 多モード干渉計の組み合わせを用いて、表面プラズモン論理演算素子を設計した。本論文では、AND と XOR 演算の組み合わせから成る半加算器の設計を行う。図 3.3 に、提案する表面プラズモン半加算器の概略図を示す。

上述した様に、位相調整素子と 2×2 多モード干渉計を二段に組み合わせることで、表面プラズモン半加算器を構築した。入力 A および B の入力表面プラズモンに対して 4 分の 1 の強度を持つ参照信号を、2 段目の 2×2 多モード干渉計へ入力することで、AND 出力のオン状態を、入力の状態によらず一定に保つことができる。また、2 段目の 2×2 多モード干渉計の放射ポートは、入力 $A \cdot B$ と参照信号が全て同位相で足し合わさった出力である。放射ポートは AND 出力に対して逆位相となる様に位相が調整されているため、 $A+B$ の出力信号として活用することができる。

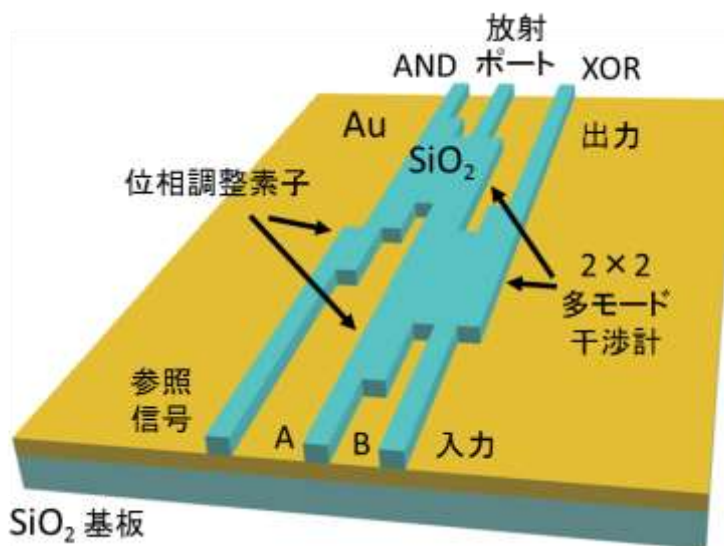


図 3.3 提案するプラズモニック半加算器の概略図

3 多モード干渉を用いた論理演算回路の開発

3.3.2 2入力2出力多モード干渉計の設計

位相調整素子を介した表面プラズモンの位相遅れが、多モード干渉に与える影響を解析的に検討した。多モード干渉計の中心以外の位置から入力した光波が出力側で2分割像を形成するとき、その位相差は 90° になることが知られている^[7]。図3.4に、設計した多モード干渉部と位相調整部を組み合わせたモデルの概略図を示す。ここで、2つの出力ポートと2つの入力ポートを有する多モード干渉部に対して、設計した位相調整素子を多モード干渉部の入力に設けた場合と設けていない場合における表面プラズモン強度分布の変化を確認した。解析結果を図3.5に示す。位相調整素子を設けることで、入力表面プラズモン間の位相差は 90° となる。 2×2 多モード干渉計内で更に 90° の位相差が生じるため、 2×2 多モード干渉計の出力では、同位相と逆位相の干渉がそれぞれの出力ポートで生じる。

以上より、入力ポートに位相遅延量 90° の位相調整素子を設けることで、 2×2 多モード干渉計の出力ポートにおいて、入力された表面プラズモンが同位相で強め合う出力と逆位相の干渉で弱め合う出力が得られることを解析的に確認した。

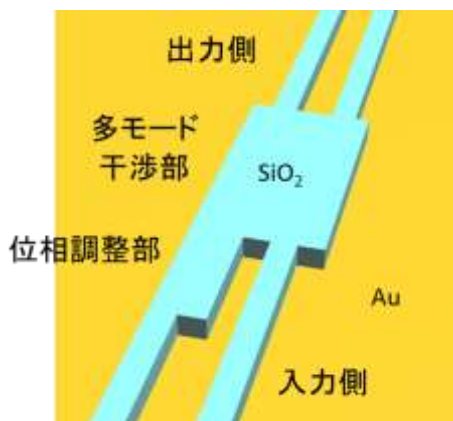
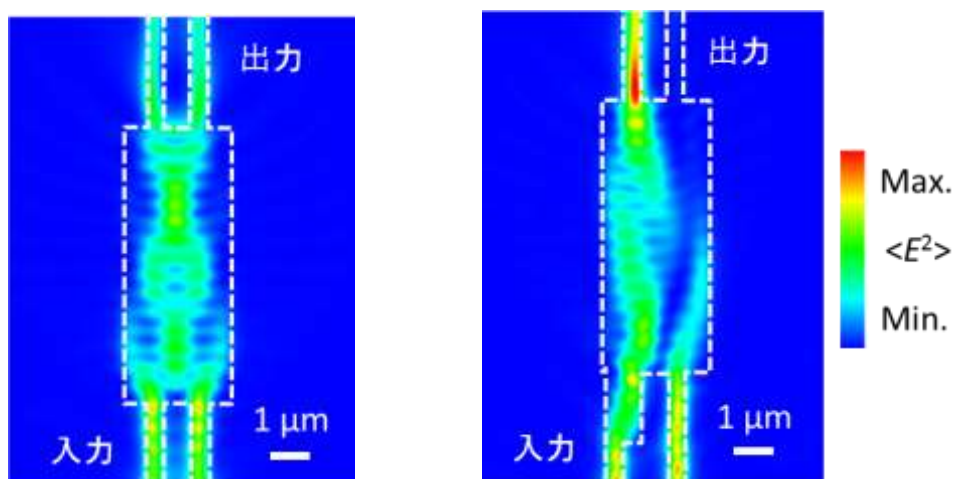


図3.4 位相調整部+多モード干渉部の概略図



(a) 位相調整部なし

(b) 位相調整部あり

図3.5 2×2 多モード干渉計内の表面プラズモン強度分布

3 多モード干渉を用いた論理演算回路の開発

3.3.3 電磁界解析による特性評価

FDTD 法による電磁界解析を用いて、設計した表面プラズモン半加算器の入出力特性を解析した。設計した表面プラズモン半加算器の真理値表および出力特性の解析結果を表 3.2 に示す。ここで、解析出力は、論理出力における表面プラズモン強度の最大値で規格化している。また、解析結果から得られた表面プラズモン強度分布の入力状態依存性を図 3.6 に示す。図 3.6 の上部には、半加算器の出力部の断面に沿った表面プラズモンのパワー分布を示している。

表 3.2 および図 3.6 より、表面プラズモン半加算器の動作を解析的に確認した。解析結果より、AND で少なくとも 8.9 dB、XOR で少なくとも 21.82 dB のオンオフ比を確認した。

表 3.2 半加算器演算の真理値表および解析結果

| 論理入力 | | 参照信号 | 論理出力 | | 解析結果 | |
|------|---|------|------|-----|------|------|
| A | B | | XOR | AND | XOR | AND |
| 0 | 0 | 0.25 | 0 | 0 | 0.00 | 0.12 |
| 0 | 1 | 0.25 | 1 | 0 | 0.72 | 0.13 |
| 1 | 0 | 0.25 | 1 | 0 | 0.71 | 0.11 |
| 1 | 1 | 0.25 | 0 | 1 | 0.01 | 1.00 |

3 多モード干渉を用いた論理演算回路の開発

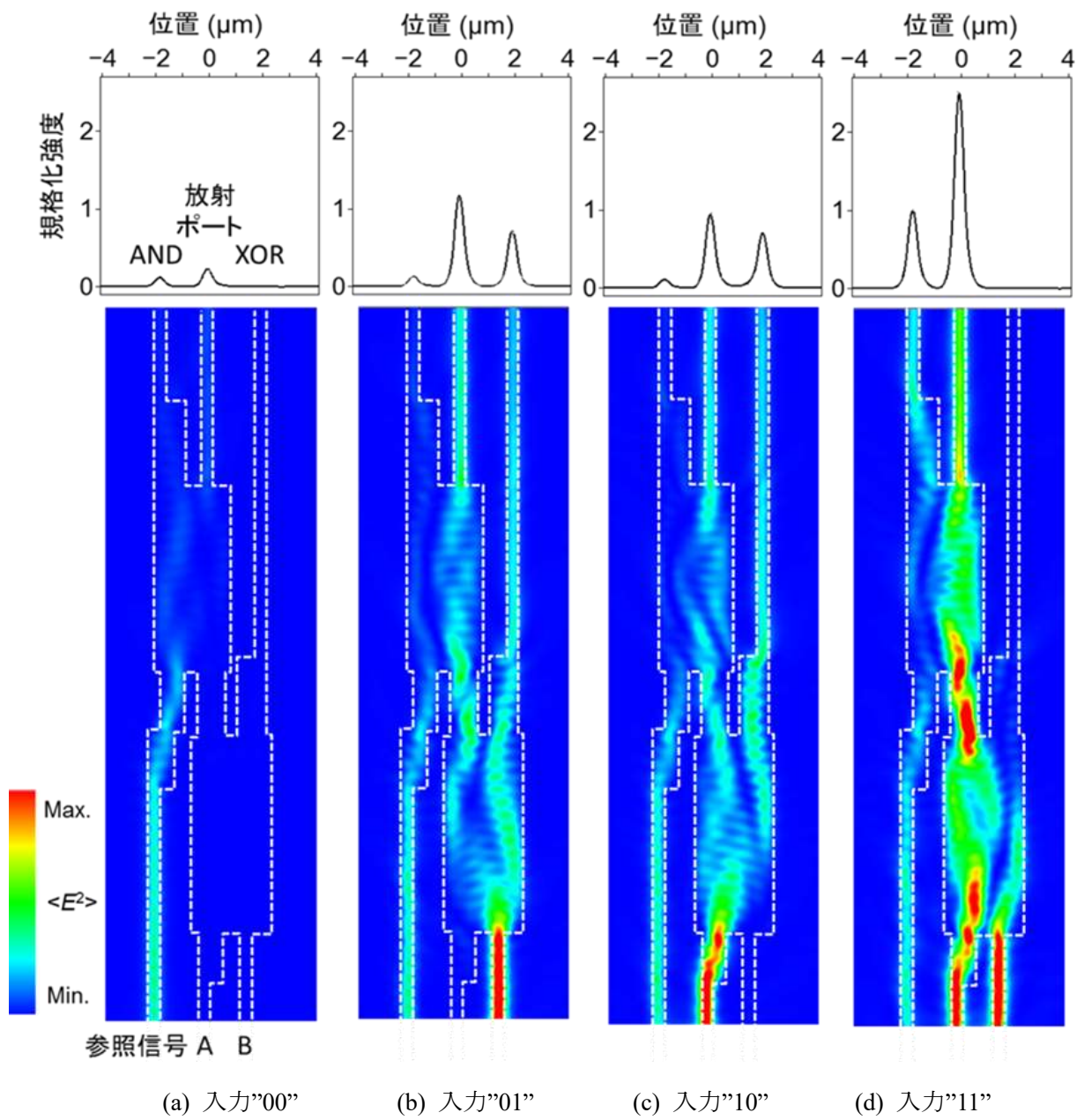


図 3.6 設計した半加算器内の表面プラズモン強度分布 (解析結果)

3.4 半加算器の作製と実験による特性評価

3.4.1 半加算器の作製

3.3 節で設計した半加算器について、作製と実験による特性評価を行った。真空蒸着法を用いて石英基板上に Au 薄膜を 300 nm 堆積させ、スパッタ法を用いてその上に SiO₂ 薄膜を 500 nm 堆積させた。形成した薄膜について、集束イオンビーム装置を用いてエッチングを行い、設計した半加算器構造のパターニングを行った。ここで、表面プラズモンを励起する構造として、透過型スリットから成る回折格子を作製した。論理入力のオンオフは、回折格子の作製の有無によって調整した。表 3.7 に作製プロセスに用いた装置一覧を示す。また、表 3.8 に集束イオンビーム装置の加工条件を、図 3.7 に作製した半加算器の SEM 像を示す。

表 3.7 半加算器の作製に用いた装置

| 装置名 | 販売会社 | 型番 |
|----------------|--------------|---------|
| 金蒸着装置 | アールデック | L-045E |
| マルチターゲットスパッタ装置 | ANELVA | C-7250 |
| FIB 装置 | SII・ナノテクノロジー | SMI3200 |

表 3.8 集束イオンビーム装置の加工条件

| | |
|----------|--------------------------|
| ビーム条件 | Mid |
| Dose 量 | 916.442×10^{15} |
| イメージスケール | 40 μm |
| 加工条件 | SiO ₂ |

3 多モード干渉を用いた論理演算回路の開発

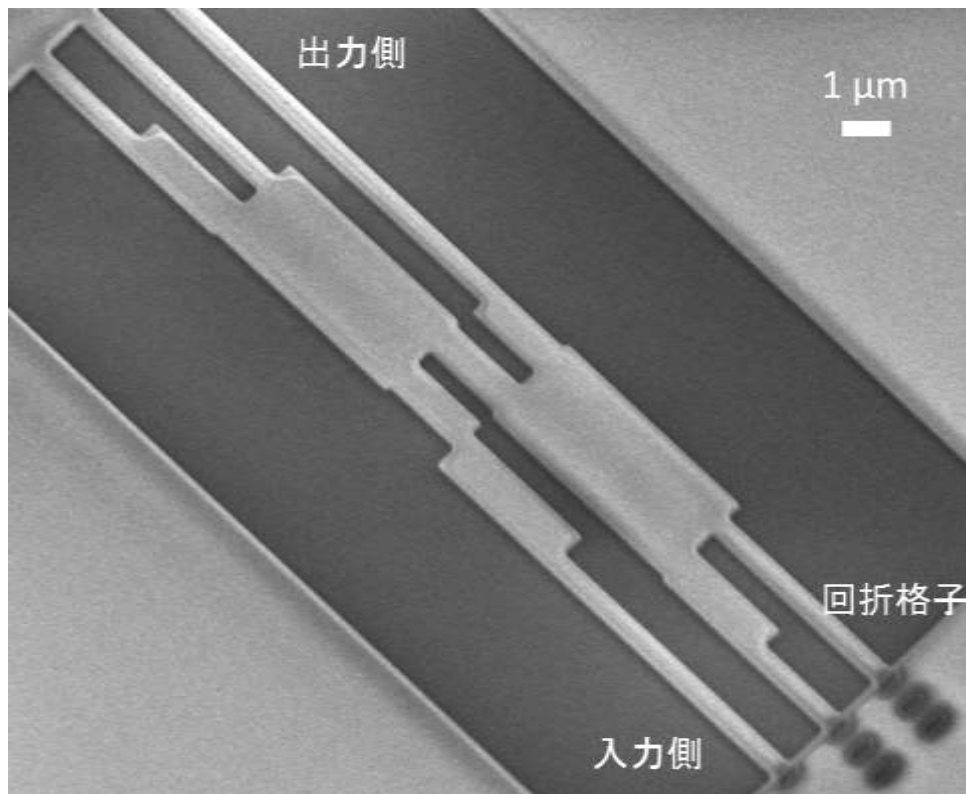


図 3.7 作製した表面プラズモン半加算器の SEM 像

3 多モード干渉を用いた論理演算回路の開発

3.4.2 走査型近接場光学顕微鏡法による特性評価

作製した表面プラズモン半加算器について、近接場光学顕微鏡を用いて近接場光強度分布を評価した。図 3.8 に、実験系の概略図を示す。また、本実験で使用した測定機器を表 3.5 にまとめる。

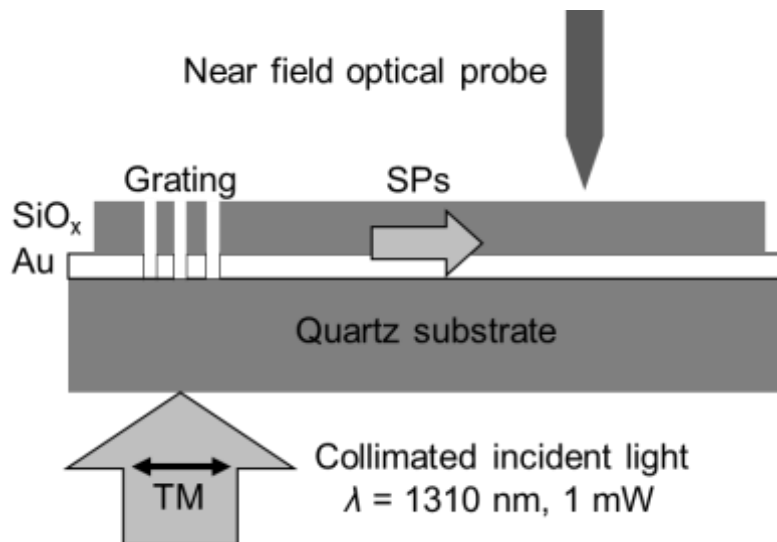


図 3.8 実験系の概略図

表 3.5 実験系使用機器一覧

| 機器名称 | 販売会社 | 型番 |
|-----------------------|-------------|-----------------|
| 波長可変レーザー (波長 1310 nm) | 光伸光学工業 | LS-201 |
| 光ファイバ型無限回転偏波制御回路 | 雄島試作研究所 | YM-PR-02-1.3-FC |
| 近接場顕微鏡システム | 日本分光 | NFS-520 |
| 近接場プローブ (TF プローブ) | 日本分光 | — |
| 光電子増倍管 | 浜松ホトニクス | H10330B-75 |
| ピエゾステージコントローラ | ナノコントロール | NCM7302C |
| デジタルロックインアンプ | NF 回路設計ブロック | LI-5640 |

作製した半加算器について、図 3.8 に示した実験系を用いて、以下の手順で実験を行った。

1. 石英基板の裏面に平行ビームを入射 (270 Hz の周波数でチョッピング)
2. Au 厚膜に形成した透過型の単一スリットを介して表面プラズモンが励起
3. 誘電体導波路へ表面プラズモンが結合
4. 設計・作製した誘電体パターンに沿って表面プラズモンが伝播

3 多モード干渉を用いた論理演算回路の開発

5. ギャッププラズモンが励起して導波路に沿って伝播
6. 近接場プローブを作製した導波路 (Au 薄膜) の表面に沿って走査
7. 近接場プローブを介して誘電体配線からしみ出した表面プラズモンおよびギャッププラズモンをロックイン検出
8. 検出した近接場光を光電子増倍管で増幅
9. 光電子増倍管の出力情報を近接場光顕微鏡システムで可視化

近接場光顕微鏡による測定から得られた近接場光強度分布を図 3.9 に、半加算器の電界強度出力特性を表 3.6 に示す。表 3.6 において、各電界強度は最大出力値で規格化されている。入力さらに、解析結果および実験結果から得られたオンオフ比の一覧表を表 3.7 に示す。

3 多モード干渉を用いた論理演算回路の開発

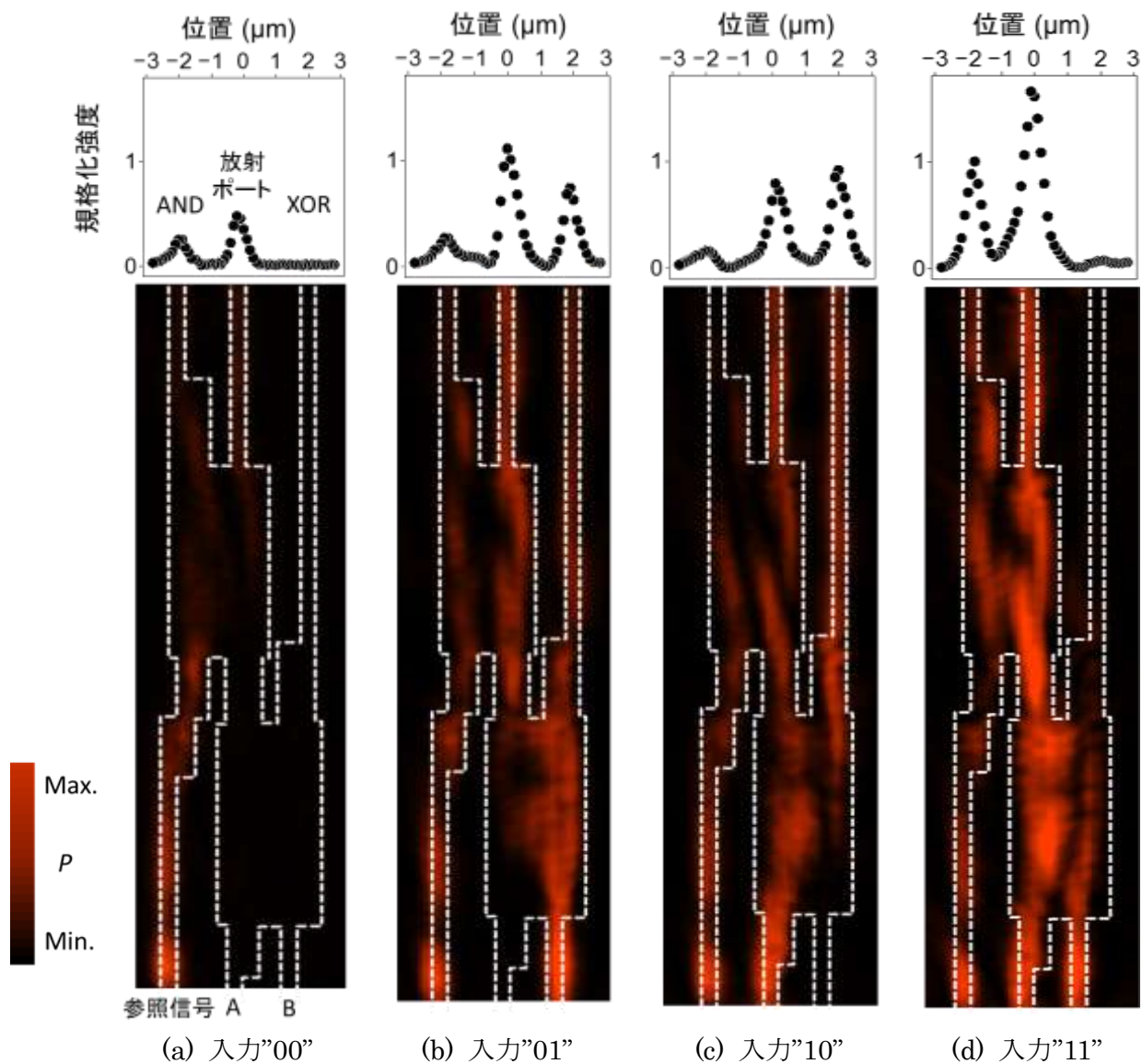


図 3.9 実験で得られた近接場光強度分布

3 多モード干渉を用いた論理演算回路の開発

表 3.6 規格化電界強度の解析結果と実験結果の比較

| 論理入力 | | | 論理出力 | | 解析結果 | | 実験結果 | |
|------|---|------|------|-----|------|------|------------|------------|
| A | B | 参照信号 | XOR | AND | XOR | AND | XOR | AND |
| 0 | 0 | 0.25 | 0 | 0 | 0.00 | 0.12 | 0.02 ±0.02 | 0.24 ±0.04 |
| 0 | 1 | 0.25 | 1 | 0 | 0.72 | 0.13 | 0.72 ±0.03 | 0.27 ±0.05 |
| 1 | 0 | 0.25 | 1 | 0 | 0.71 | 0.11 | 0.99 ±0.09 | 0.16 ±0.05 |
| 1 | 1 | 0.25 | 0 | 1 | 0.01 | 1.00 | 0.09 ±0.02 | 1.00 ±0.09 |

表 3.7 オンオフ比の最大値と最小値まとめ

| 論理演算の種類 (最大値または最小値) | 解析結果 オンオフ比 (dB) | 実験結果 オンオフ比 (dB) |
|------------------------|--------------------|--------------------|
| AND (最大値) | 9.65 | 5.82 |
| AND (最小値) | 8.90 | 5.35 |
| XOR (最大値) | 26.19 | 17.16 |
| XOR (最小値) | 21.82 | 8.97 |
| 半加算器全体 (最大値) | 27.64 | 17.16 |
| 半加算器全体 (最小値) | 7.43 | 4.30 |

図 3.9 より、多モード干渉計内の干渉パターンが図 3.6 に示した解析結果とよく一致していることを確認した。また、表 3.4、表 3.5 より、半加算器全体で少なくとも 4.3 dB のオンオフ比での演算動作を実験的に確認した。XOR ポートからの出力表面プラズモン強度が低く、AND ポートからの出力が高いのは、2 段目の 2×2 多モード干渉計へ入力する参照信号の強度が入力 AB の強度に対して十分小さくない（2 分の 1 程度）ことが原因であり、回折格子による表面プラズモン励起効率をより正確に制御することで、オンオフ比が改善できると考えられる。

以上より、多モード干渉を用いた表面プラズモン半加算器の実現可能性を実験的に確認した。

3.5 表面プラズモン配線平面交差構造の設計

3.5.1 交差構造の構成

高密度な網目状の表面プラズモン回路を形成する上で重要な、平面配線交差構造を提案し、その設計を行った。導波路構造として、シンプルな構造で表面プラズモンの閉じ込めが強く、比較的低い伝播損失を有する誘電体コア型プラズモニック導波路を採用した。表面プラズモンを励起させる光源の波長は、現状の通信波長帯である $1.31 \mu\text{m}$ を用いた。

図 3.10 に、提案する表面プラズモン平面配線交差構造の概略図を示す。提案する交差構造は、2.3.2 節および図 2.7～図 2.9 で示した、1 入力 1 出力多モード干渉計における鏡像結像（入力電界が多モード干渉計の対角の位置に像を形成する条件）を利用している。1 入力 1 出力多モード干渉計を任意の交差角度で交差させることで、入力ポートが多モード干渉計の対角の位置の出力ポートに像をつくり、出力ポートに設けた導波路に結合する。また、1 入力 1 出力多モード干渉計が許容するモード数を、基本モードと 1 次モードと最小限の 2 つに抑えることで、最小の多モード干渉計を用いた配線交差が可能となる。

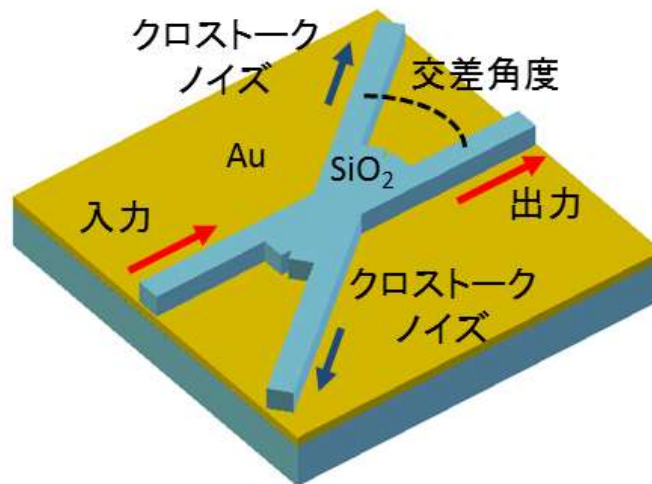
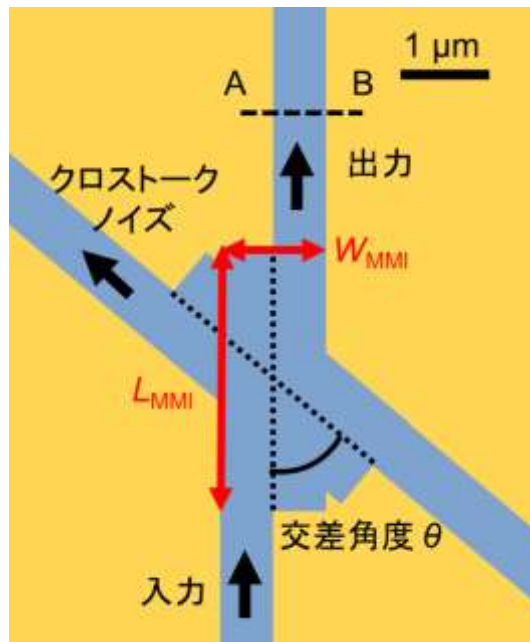


図 3.10 プラズモニック平面配線交差構造の概略図

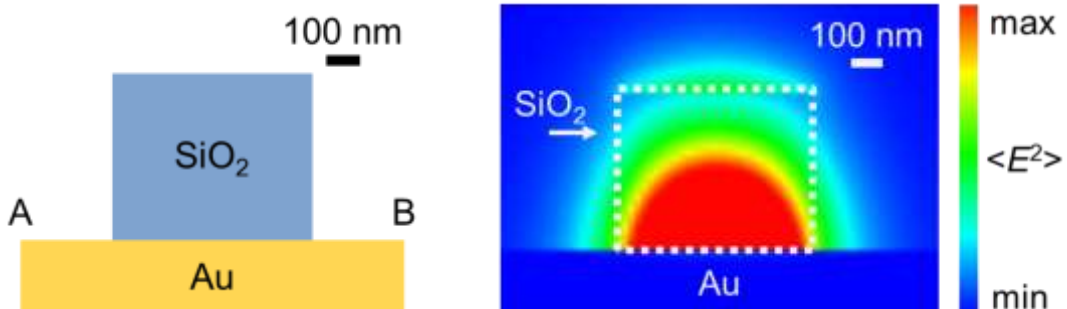
3 多モード干渉を用いた論理演算回路の開発

3.5.2 2モード干渉に基づいた素子設計

はじめに、1入力1出力多モード干渉計の設計を行った。図 3.11 に、設計した配線交差構造の上面図と断面図、単一モード導波路断面の表面プラズモン強度分布を示す。表面プラズモンは、金属表面に強度ピークをもち、金属表面垂直方向へ空間的に遠ざかると共に指数関数的に強度が減衰する。また、誘電体コア型導波路に沿って伝播するプラズモンモードの信号は、金属表面に対して垂直方向の電界振幅のみを許容する。単一モード導波路幅および SiO₂ 膜厚について、先行研究より、表面プラズモンの閉じ込めが強く、比較的伝播損失の低い単一モード導波路幅 600 nm、誘電体膜厚 500 nm を採用した^[18]。



(a) プラズモニック配線交差構造の上面図



(b) 単一モード導波路の断面図 (c) 単一モード導波路断面の表面プラズモン強度分布

図 3.11 設計した誘電体コア型プラズモニック配線交差構造

3 多モード干渉を用いた論理演算回路の開発

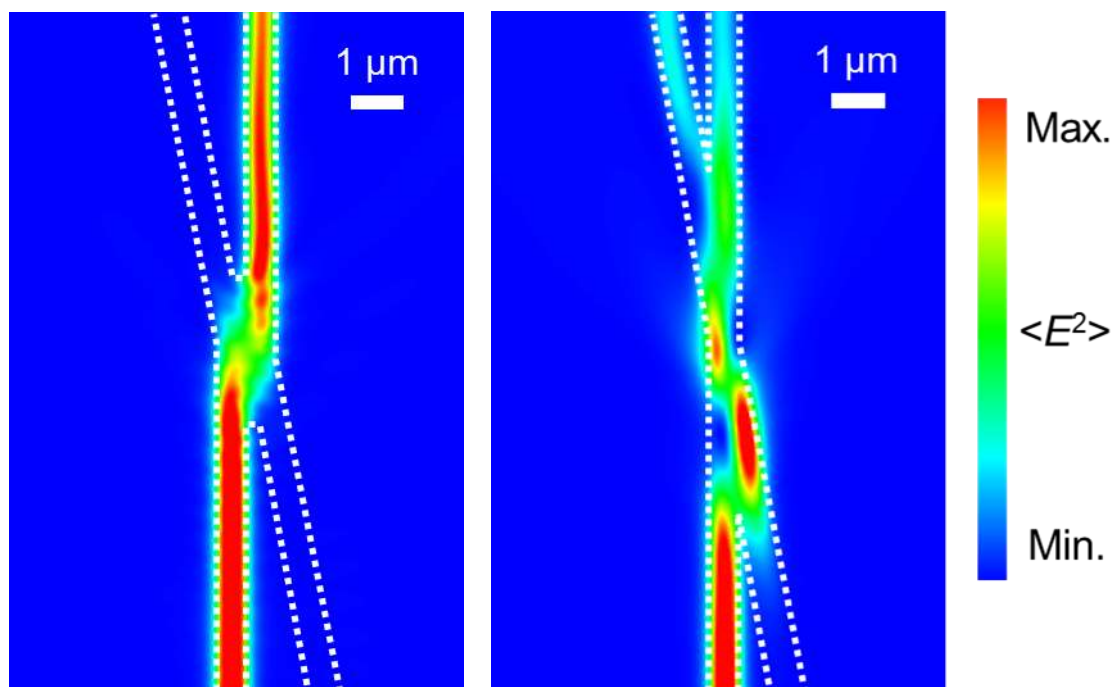
続いて, 図 2.5 に示した導波モードの分散特性を用いて, 多モード干渉計の導波路幅を選定した。誘電体コア型導波路内での表面プラズモンの横モードは, 伝播光の導波モード分散特性が適用できる。基本モードと 1 次モードのみが内包される V パラメータ 4~6 の導波路を想定し, $W_{\text{MMI}} = 1200 \text{ nm}$ とした。さらに, 多モード干渉計内を導波する表面プラズモンの基本モードと 1 次モードとのビート長を(2.40)式に基づいて算出し, $L_1 = L_{\text{MMI}} \sim 3000 \text{ nm}$ とした。

3.5.3 電磁界解析による挿入損失の交差角度依存性評価

FDTD 法による電磁界解析を用いて設計した配線交差構造の動作確認を行った。表 3.8 に, 解析条件を示す。交差角度を 10° から 90° (直角交差) まで変更し, 多モード干渉計を設けた場合と設けていない場合とで, 交差損失とクロストークノイズの特性を比較した。ここで, 交差損失は図 3.12 に, 多モード干渉計の有無で顕著な差が見受けられた交差角度 10° における光強度分布の比較図を示す。また, 図 3.13 に, 提案構造の交差損失およびクロストークノイズの交差角度依存性を示す。

表 3.8 FDTD 法による解析の計算条件

| | |
|-------------|------------|
| セルサイズ (nm) | 20 |
| 境界条件 | PML |
| 光源タイプ | Gaussian |
| ステップ時間 (fs) | 0.04448448 |

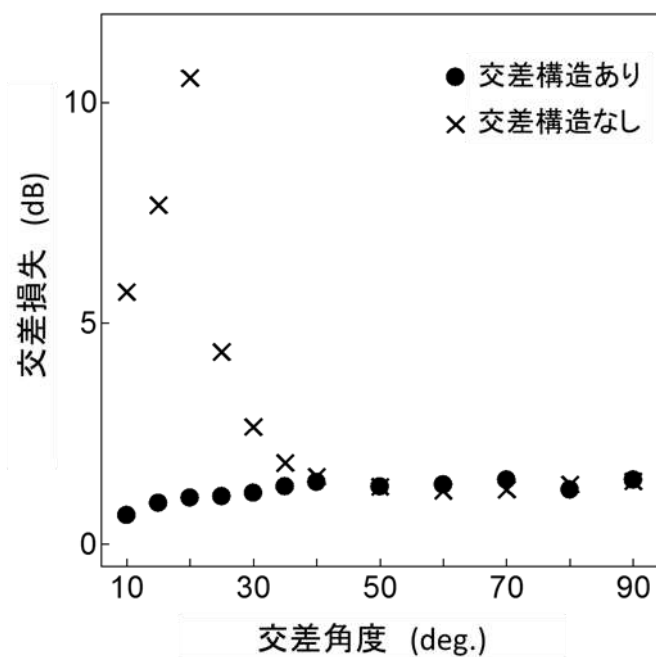


(a) 配線交差構造あり

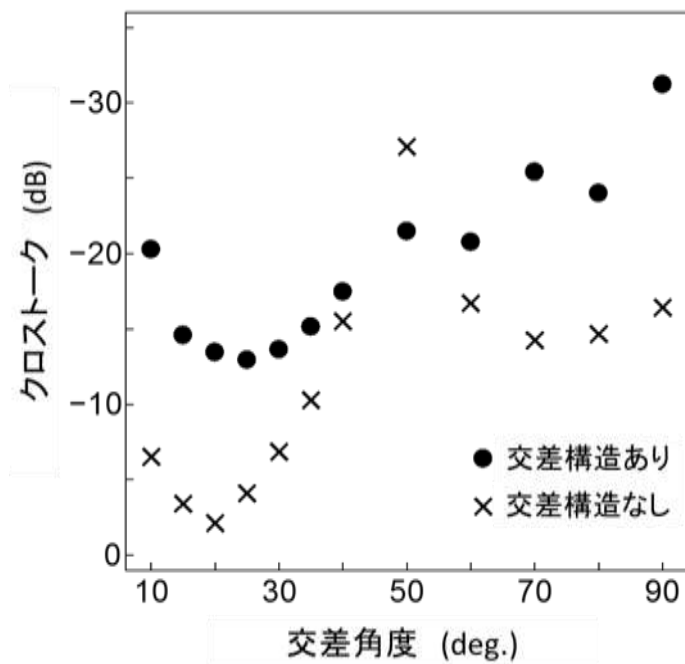
(b) 配線交差構造なし

図 3.12 平面配線交差構造の電磁界解析結果 ($\theta = 10^\circ$)

3 多モード干渉を用いた論理演算回路の開発



(a) 交差損失の交差角度依存性



(b) クロストークノイズの交差角度依存性

図 3.13 電磁界解析による交差特性の交差角度依存性

3 多モード干渉を用いた論理演算回路の開発

図 3.12 より、交差構造を設けない場合は 2 つの配線が交差している部分で表面プラズモンが回折してもう一方の出力へ結合していることがわかる。図 3.13(a)に示すとおり、表面プラズモンの多モード干渉を利用した交差構造を設けることで、入力した表面プラズモンが低損失で任意の出力へ結合していることがわかる。また、全ての交差角度で交差損失が約 1.5 dB 以下であり、さらに損失の交差角度依存性が低減されることを確認した。最も低損失な交差は交差角度が 10 度の場合で、0.65 dB であった。

図 3.13(b)に示すクロストークノイズの交差角度依存性より、出力ポート以外の導波路へ入力表面プラズモンが結合するクロストークノイズが、交差構造を設けることで低減することを解析的に確認した。ただし、交差角度 50 度近傍では、交差構造を設けていない場合でクロストークノイズの値が低くなる結果が得られた。これは、単純な導波路交差の場合に、表面プラズモンが回折して出力ポートへ高効率で結合する条件を満たしたためである。

以上より、多モード干渉を用いた配線交差構造によって低損失、低クロストークノイズの交差特性が 10 度～90 度の交差角度で得られることを確認し、提案構造の有用性を解析的に示した。

3.6 平面交差配線の作製と特性評価

3.6.1 交差構造の作製

3.5 節で設計した表面プラズモン平面交差配線の作製と特性評価を行った。真空蒸着法を用いて石英基板上に Au 薄膜を 300 nm 堆積させ、スパッタ法を用いてその上に SiO₂ 薄膜を 500 nm 堆積させた。形成した薄膜について、集束イオンビーム装置を用いてエッチングを行い、設計した交差配線構造のパターニングを行った。また、設計した平面交差配線構造に加え、表面プラズモンを励起させる扇形回折格子の加工も行った。回折格子の形状を扇形にすることで、単一モード導波路に効率良く表面プラズモンを結合させることができる^[9]。表 3.9 に作製プロセスに用いた装置一覧を示す。また、表 3.10 に集束イオンビーム装置の加工条件を、図 3.14 に作製した平面交差配線の SEM 像を示す。近接場顕微鏡法を用いて SiO₂ 表面近傍の近接場光強度分布の測定を行い、入出力およびクロストーク強度を算出した。ここで、図 3.14 内の黒く塗りつぶした領域は、近接場顕微鏡法による測定領域 (600 nm×1000 nm) である。図 3.14 より、目標設計値に対する作製値の誤差率 5%未満で配線パターンが形成できたことを確認した。

表 3.9 平面交差配線の作製に用いた装置

| 装置名 | 販売会社 | 型番 |
|----------------|--------------|---------|
| 金蒸着装置 | アールデック | L-045E |
| マルチターゲットスパッタ装置 | ANELVA | C-7250 |
| FIB 装置 | SII・ナノテクノロジー | SMI3200 |

表 3.10 集束イオンビーム装置の加工条件

| | |
|----------|--------------------------|
| ビーム条件 | Mid |
| Dose 量 | 916.442×10 ¹⁵ |
| イメージスケール | 40 μm |
| 加工条件 | SiO ₂ |

3 多モード干渉を用いた論理演算回路の開発

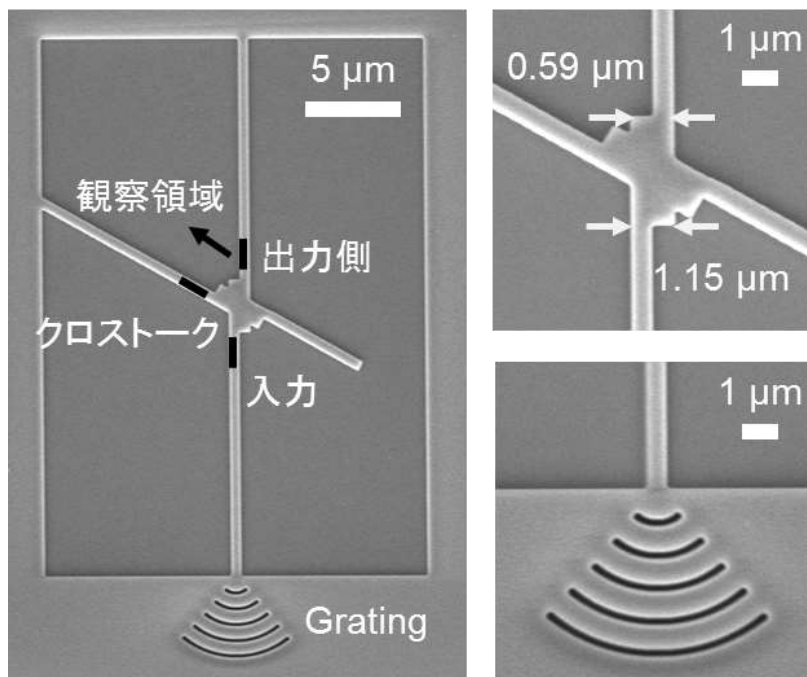


図 3.14 作製した平面交差配線の SEM 像 (交差角度 60°)

3 多モード干渉を用いた論理演算回路の開発

3.6.2 走査型近接場光学顕微鏡法による特性評価

続いて、近接場光学顕微鏡法を用いて、作製した平面交差配線の交差特性評価を行った。図 3.15 に、実験系の概略図を示す。また、表 3.11 に実験系に使用した機器一覧を示す。

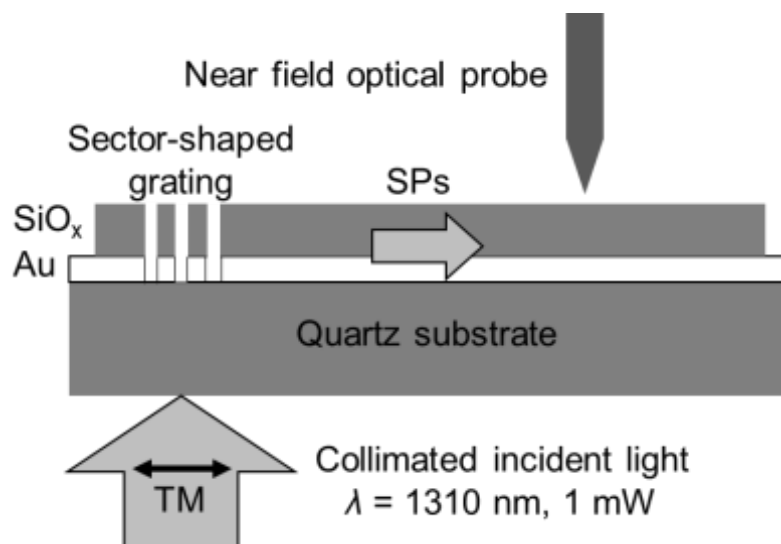


図 3.15 実験系の概略図

表 3.11 近接場光強度の評価系に用いた機器一覧

| 機器名称 | 販売会社 | 型番 |
|-----------------------|----------|-----------------|
| 波長可変レーザー (波長 1310 nm) | 光伸光学工業 | LS-201 |
| 光ファイバ型無限回転偏波制御回路 | 雄島試作研究所 | YM-PR-02-1.3-FC |
| 近接場顕微鏡システム | 日本分光 | NFS-520 |
| 近接場プローブ (TF プローブ) | 日本分光 | — |
| 光電子増倍管 | 浜松ホトニクス | H10330B-75 |
| ピエゾステージコントローラ | ナノコントロール | NCM7302C |

作製した配線交差構造について、図 3.15 に示した実験系を用いて、以下の手順で実験を行った。

1. 石英基板の裏面に平行ビームを入射
2. 透過型の扇形回折格子を介して表面プラズモンが励起
3. 誘電体配線へ表面プラズモンが結合
4. 設計・作製した誘電体パターンに沿って表面プラズモンが伝播

3 多モード干渉を用いた論理演算回路の開発

5. 近接場プローブを作製した配線の表面に沿って走査
6. 近接場プローブを介して誘電体配線からしみ出した表面プラズモンを検出
7. 検出した表面プラズモンを光電子増倍管で増幅
8. 光電子増倍管の出力情報を近接場光顕微鏡システムで可視化

はじめに、表面プラズモンの励起を確認するため、検出される近接場光強度が入射光の偏光角に依存することを確認した。図 3.14 内に示した入力側の測定領域（黒く塗りつぶした領域）で、近接場光強度の偏光角依存性を測定した。入射光の偏光角は、光ファイバ型偏波制御回路を用いて制御した。図 3.16 に、検出した近接場光強度の偏光角依存性を示す。

図 3.16 に示した測定結果の各プロットおよびエラーバーは、近接場光強度の経時変化を 3000 点測定し、そこから得られた近接場光強度測定結果の平均値および標準偏差である。図 3.16 より、入射光が回折格子に対して直交方向の振幅をもつ場合（TM 波）に検出した近接場光強度は最大値をとり、回折格子に対して平行方向の振幅を持つ場合（TE 波）に最小値をとることを確認した。このことから、表面プラズモンの励起を実験的に確認した。

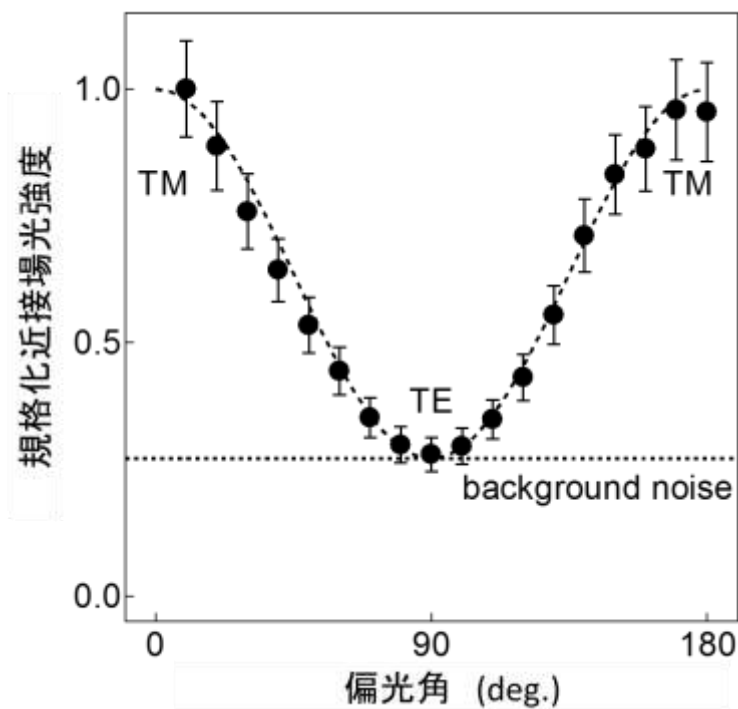
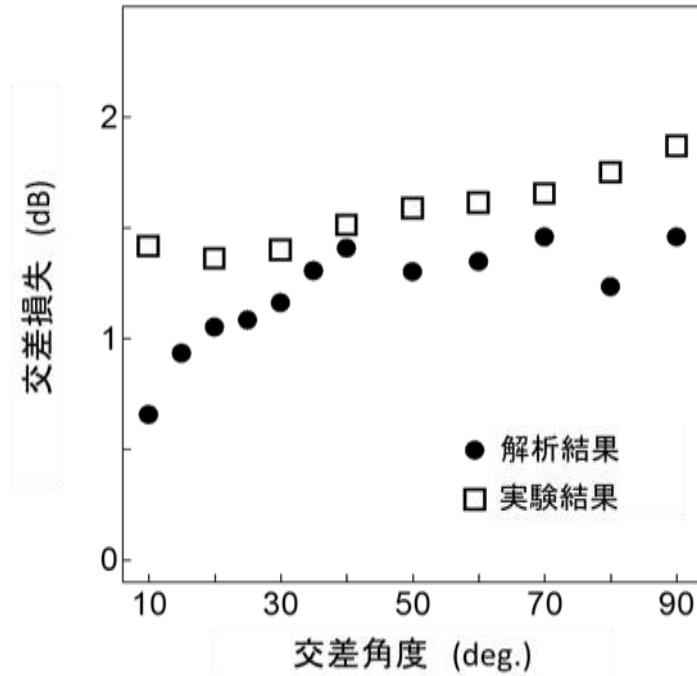


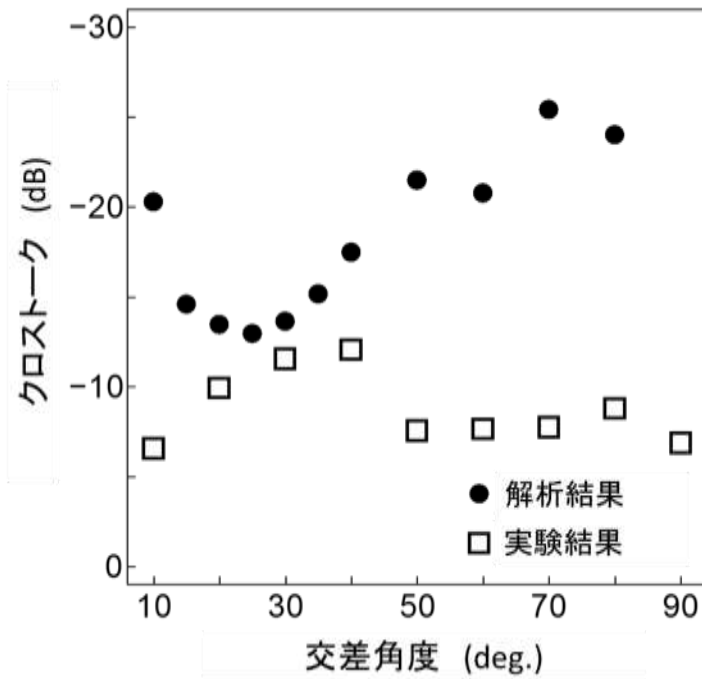
図 3.16 近接場光強度の偏光角依存性

3 多モード干渉を用いた論理演算回路の開発

続いて、作製した平面交差配線について、交差損失の交差角度依存性を測定した。図 3.17 に、近接場光顕微鏡による測定で得られた交差損失およびクロストークの交差角度依存性を、解析結果と合わせて示す。



(a) 交差損失の交差角度依存性



(b) クロストークノイズの交差角度依存性

図 3.17 近接場光顕微鏡法による交差特性の交差角度依存性

3 多モード干渉を用いた論理演算回路の開発

図 3.17 より，解析結果の傾向と類似した交差損失を実験的に確認した。しかし，クロストークノイズは解析結果より大きい値が得られ，最大 -7 dB であった。これは，誘電体である SiO_2 表面からしみ出した表面プラズモンの強度が小さく（図 3.11(c)参照），背景雑音以下になってしまい，伝播する表面プラズモンに対する正確な実験値が得られないためである。よって，解析結果に近い値のクロストークを実験的に評価することは困難であった。しかしながら，少なくとも -7 dB 以下のクロストークノイズを実験的に確認した。

以上より，平面交差配線の実現可能性と有用性を解析的および実験的に確認した。

3.7 結言

本章では、表面プラズモン論理演算回路の基幹素子である半加算器について、XOR と AND 演算の同時処理を可能とする多モード導波路構造の設計と作製、特性評価について述べた。表面プラズモンの多モード干渉を信号の位相調整と強度変調に応用し、1入力1出力多モード干渉計と2入力2出力多モード干渉計を組み合わせて、表面プラズモン半加算器の設計を行った。FDTD法による電磁界解析を用いて、設計した半加算器の論理演算特性を評価した。また、近接場顕微鏡法を用いて表面プラズモン半加算器内の近接場光強度分布を測定し、電磁界解析結果とよく一致していることを確認した。実験結果より、少なくとも4.3 dBのオンオフ比で半加算器が動作できることを確認し、表面プラズモンの多モード干渉による論理演算素子の実現可能性を示した。

続いて、誘電体コア型プラズモニック導波路について、網目状の回路形成を可能にする平面交差配線構造の設計と作製、特性評価について述べた。表面プラズモンの多モード干渉を平面交差配線構造に応用し、基本モードと1次モードの干渉による鏡像結像を利用して多モード干渉計が最も小さくなる条件で交差配線構造を設計した。続いて、FDTD法による電磁界解析を用い、設計した交差配線の交差損失とクロストーク特性を解析的に評価した。電磁界解析結果より、最低0.65 dBの交差損失と-20.27 dBのクロストークを交差角度10°で確認した。さらに、交差損失とクロストークの交差角度依存性が低いことを解析的に確認した。最後に、設計と解析を行った交差配線構造を実際に作製し、近接場顕微鏡法を用いた特性評価を行った。実験結果より、回折格子を介した表面プラズモンの励起を実験的に確認し、解析結果と類似した交差損失の傾向と少なくとも-7 dB以下のクロストークノイズを実験的に確認した。

参考文献

- [1] H. Wei, Z. Wang, X. Tian, M. Käll, and H. Xu: “Cascaded logic gates in nanophotonic plasmon networks”, *Nature Communications*, Vol. 2, 387 (2011).
- [2] C. Lu, X. Hu, H. Yang, and Q. Gong: “Chip-integrated ultrawide-band all-optical logic comparator in plasmonic circuits”, *Scientific Reports*, Vol. 4, 3869 (2014).
- [3] M. Cohen, Z. Zalevsky, and R. Shavit: “Towards integrated nanoplasmonic logic cuicuitry”, *Nanoscale*, Vol. 5, 5442 (2013).
- [4] K. Hassan, A. Bouhelier, T. Bernardin, G. Colas-des-Francis, J. C. Weeber, A. Dereux, and R. Espiau de Lamaestre: “Momentum–space spectroscopy for advanced analysis of dielectric-loaded surface plasmon polariton coupled and bent waveguides”, *Physics Review B*, Vol. 87, 195428 (2013).
- [5] S. Zhu, G. Q. Lo, and D. L. Kwong: “Components for silicon plasmonic nanocircuits based on horizontal Cu–SiO₂–Si–SiO₂–Cu nanoplasmonic waveguides”, *Optics Express*, Vol. 20, 5867 (2012).
- [6] B. Min, E. Ostby, V. Sorger, E. Ulin–Avila, L. Yang, X. Zhang, and K. Vahala: “High-Q surface-plasmon-polariton whispering-gallery microcavity”, *Nature*, Vol. 457, 455 (2009).

- [7] J. Lee, S. Juhee, G. Y. Sung, and J. H. Shin: “Plasmonic Waveguide Ring Resonators with 4 nm Air Gap and $\lambda_0^2/15000$ Mode–Area Fabricated Using Photolithography”, *Nano Letter*, Vol. 14, No. 10, pp. 5533–5538 (2014).
- [8] B. S. Dennis, M. I. Haftel, D. A. Czaplewski, D. Lopez, G. Blumberg, & V. A. Aksyuk, “Compact nanomechanical plasmonic modulators”, *Nature Photonics*, Vol. 9, 267 (2015).
- [9] A. Melikyan, L. Alloatti, A. Muslija, D. Hillerkuss, P. C. Schindler, J. Li, R. Palmer, D. Korn, S. Muehlbrandt, D. V. Thourhout, B. Chen, B. Dinu, M. Sommer, C. Koos, M. Kohl, W. Freude, and J. Leuthold, “High–speed plasmonic phase modulators”, *Nature Photonics*, Vol. 8, 229 (2014).
- [10] Y. Liu, J. M. Shainline, X. Zeng, and M. A. Popovic, “Ultra-low-loss CMOS-compatible waveguide crossing arrays based on multimode Bloch waves and imaginary coupling”, *Optics Letters*, Vol. 39, Iss. 2, 335 (2014).
- [11] W. Bogaerts, P. Dumon, D. V. Thourhout, and R. Baets, “Low-loss, low-cross-talk crossings for silicon-on-insulator nanophotonic waveguides”, *Optics Letters*, Vol. 32, 2801 (2007).
- [12] H. Liu, H. Tam, P. K. A. Wai, and E. Pun, “Low-loss waveguide crossing using a multimode interference structure”, *Optics Communications*, Vol. 241, Iss. 1–3, 99 (2004).
- [13] Y. Li, C. Xu, C. Zeng, W. Wang, J. Yang, H. Yu, and X. Jiang, “Hybrid plasmonic waveguide crossing based on the multimode interference effect”, *Optics Communications*, Vol. 335, 86 (2015).
- [14] O. Tsilipakos, E. E. Kriezis, and S. I. Bozhevolnyi, “Thermo-optic microring resonator switching elements made of dielectric loaded plasmonic waveguides”, *Journal of Applied Physics*, Vol. 109, 073111 (2011).
- [15] I. H. Maliston, “Interspecimen Comparison of the Refractive Index of Fused Silica”, *Journal of Optical Society of America*, Vol. 55, No. 10, 1205 (1965).
- [16] P. B. Johnson and R. W. Christy, “Optical Constants of the Noble Metals”, *Physics Review B*, Vol. 6, No. 12, 4370 (1972).
- [17] L. B. Soldano, and E. C. M. Pennings, “Optical Multi-Mode Interference Devices Based on Self-Imaging: Principles and Applications”, *Journal of Lightwave Technology*, Vol. 13, No. 4, 615 (1995).
- [18] M. Fukuhara, T. Aihara, M. Ota, H. Sakai, Y. Kimura, Y. Ishii, M. Fukuda: "Optical Signal Transmission through Plasmonic Waveguide under Applied Electrical Bias" (MNa1.2), 2014 International Conference on Optical MEMS and Nanophotonics (OMN 2014), University of Strathlyde, Glasgow, Scotland, August 17-21 (2014).
- [19] F. L. Tejeira, S. G. Rodrigo, L. M. Moreno, F. J. G. Vidal, E. Devaux, J. Dintinger, T. W. Ebbesen, J. R. Krenn, I. P. Radko, S. I. Bozhevolnyi, M. U. Gonzalez, J. C. Weeber, and A. Dereux: “Modulation of surface plasmon coupling-in by one-dimensional surface corrugation”, *New Journal of Physics*, Vol. 10, 033035 (2008).

4 ギャッププラズモンを用いた論理演算回路の開発

4.1 緒言

4.1.1 オンチップ型ギャッププラズモン直交励起構造の開発

偏波多重分離通信は、スペクトル効率の高い光通信技術として、光通信システムに導入されはじめている^[1-4]。光レシーバや情報処理回路を構成する、チップ上の誘電体コア型導波路から成る平面光回路において、TEモードの光信号はTMモードの光信号に対して独立して情報を伝送している^[5]。金属/誘電体/金属の3層構造から成るギャップ導波路中を伝播するギャッププラズモンは、回折限界を超えてナノスケールの領域へ光波を集光可能なため、高密度光回路への応用が期待されている^[6-12]。しかしギャップ導波路には、導波路幅が半波長以下のスケールに達すると、TEモードを許容しないカットオフ幅が存在し、単一のTMモードのみを許容する^[9]。よって、ナノスケールギャップ導波路で偏波多重伝送を実現することは困難であることから、誘電体コア型光導波路から偏波信号を取り出してギャップ導波路へ結合させる構造を用いることで、偏波多重平面光回路の接続性を確保する必要がある。本研究では、ギャップ導波路と誘電体コア型の偏波多重平面光回路との接続性を確保することを目的として、偏光直交変換とギャッププラズモン励起を単一の構造で達成する素子の開発を行った。

これまでに、オンチップ型のギャッププラズモン励起構造として、シリコンストライプ型光導波路とギャッププラズモン導波路を直接接続し、金属テーパーを介して屈折率マッチングを行う手法が報告されている。Onoらは、シリコンストライプ型光導波路に沿って伝播するチップに対して水平の偏光（TEモード）の光波（波長：1550 nm）を、金属テーパーを使って集光することで、幅400 nm、高さ200 nmのシリコン導波路を幅50 nm、高さ20 nmのギャップ導波路へ約84%の効率で集光できる変換構造を報告している^[7]。また、Chooらは、金/酸化シリコン/金の3層構造から成る幅500 nm、高さ200 nmのギャップ導波路構造を、3次元テーパーを用いて集光することで、約74%の効率で幅80 nm、高さ14 nmのギャップ導波路へギャッププラズモンを結合できる構造を報告している（波長：883 nm）^[10]。

本章前半では、TMモードの入力光を用いてTEモードのギャッププラズモンを励起する新規の手法を提案し、オンチップでの高効率励起の実証について述べる。提案構造は、誘電体コア型光導波路上の金ナノストライプおよびナノテーパー構造から成る。はじめに、誘電体コア型表面プラズモン導波路上に設置した金ナノストライプ構造について、エバネッセント結合を介したナノストライプへの局在における結合長を解析的に調べる。次に、TMモードのみを許容する、酸化シリコンコア型の表面プラズモン導波路に沿って伝播する入力信号を、金ナノストライプへ局在させる手法について、FDTD法による電磁界解析を用いた設計と効果について述べる。続いて、金ナノストライプへ局在した表面プラズモンをギャップ導波路へ集光するための金ナノテーパー構造の設計について記述する。最後に、設計したギャッププラズモン直交励起構造の作製と、その励起特性の実験的評価について述べる。

4 ギャッププラズモンを用いた論理演算回路の開発

4.1.2 光カー効果を用いたギャッププラズモン論理演算回路の開発

3章で開発した表面プラズモン信号間の干渉を用いた演算回路では、オンオフ比の観点からカスケード接続性に課題が存在する（付録C参照）。この課題を解決するために、光源の位相マッチングを必要としない非線形光学効果を用いた論理演算（およびスイッチング）が開発アプローチとして考えられる。表4.1に、主な非線形光学効果をプラズモニックデバイスに応用する場合において、考えられる利点と欠点をまとめて示す。

表 4.1 プラズモニックデバイスへの応用における各非線形光学効果の利点と欠点^[13]

| 非線形光学効果 | 利点 | 欠点 |
|-----------------|--|--|
| ポッケルス効果 (2次) | <ul style="list-style-type: none"> 電気信号で光信号の変調が可能となる 他の非線形効果と比較して変調効率が低い | <ul style="list-style-type: none"> アモルファスおよび等方性媒質では生じない 電気信号（印加電場）に演算速度が律速される |
| 光カー効果 (3次) | <ul style="list-style-type: none"> 光-光変調が可能である | <ul style="list-style-type: none"> 変調効率が著しく低くなる傾向 |
| 自己位相変調 | <ul style="list-style-type: none"> パルスを用いた高効率変調が可能 | <ul style="list-style-type: none"> パルス駆動であるため、単一周波数による変調は困難 光源位相マッチングが必要 |
| 2次高調波発生 | <ul style="list-style-type: none"> 高効率な非線形性を利用可能 倍周波信号を変調に利用可能 | <ul style="list-style-type: none"> アモルファスおよび等方性媒質では利用が困難 倍周波成分が発生するため、金属による吸収が増大 |
| パラメトリック過程 | <ul style="list-style-type: none"> 発生周波数を任意に調整可能 | <ul style="list-style-type: none"> 波長分割多重化が複雑になる 高周波発生による吸収損増大 |

表 4.1 より、2次の非線形光学効果は主に磁性材料でしか生じず、また外部から電場を印加した場合においてのみ非線形性が生じるため、電気信号に律速される。自己位相変調は、パルスを用いる上に光源の位相マッチングが必要な上に単一周波数による変調が不可能であるために、波長分割多重化が複雑になるという課題が残る。3次の非線形光学効果（カー効果）は、光-光変調が可能であり、等方性材料においても利用可能であるものの、デバイス化した際に変調（スイッチング）効率が著しく低くなる可能性がある。

次に、カー効果の推定効率について記述する。非線形光学効果は、光強度が十分大きい場合に生じる非線形分極に起因する。このとき、誘電分極 P は、

$$P = \epsilon_0(\chi^{(1)}E + \chi^{(2)}E^2 + \chi^{(3)}E^3 + \dots) \quad (4.1)$$

のように展開して表すことができる。第2項と第3項の係数 $\chi^{(2)}$ と $\chi^{(3)}$ は、それぞれ2次と3次の非線形感受率と呼ばれる。上式中の電場は直交座標系 (i, j, k) を考えた場合において、それぞれ2

4 ギャッププラズモンを用いた論理演算回路の開発

つおよび3つの電場成分との積で与えられる。よって非線形分極は、 $\chi^{(2)}$ および $\chi^{(3)}$ などと、それぞれ3階および4階のテンソルで表現できる。

2次の非線形分極 $\epsilon_0\chi^{(2)}E^2$ は、結晶中の束縛電子が感じる電場 E_{at} （線形に起因）と外部電場 E が等しくなったときに1次の分極 $\epsilon_0\chi^{(1)}E$ と等しくなると考えられるため、 $\chi^{(1)}\sim 1$ と仮定すると、

$\chi^{(2)}\sim \frac{1}{E_{at}}$ となり、 $E_{at} = \frac{1}{4\pi\epsilon_0 a_0^2}$ (a_0 : ボーア半径)から $\chi^{(2)}$ および $\chi^{(3)}$ を求めると、

$$\chi^{(2)}\sim \frac{1}{E_{at}}\sim 2\times 10^{-12} \quad (\text{m/V}) \quad (4.2)$$

$$\chi^{(3)}\sim \frac{1}{E_{at}^2}\sim 4\times 10^{-24} \quad (\text{m}^2/\text{V}^2) \quad (4.3)$$

が求まり、3次の非線形分極が2次の非線形分極より著しく小さいことがわかる。よって、非線形光学効果を利用したスイッチングおよび論理演算は、主に2次の非線形分極を利用したものが多く報告されていた。2003年に Barrios 氏らは、Fabry-Perot 共振構造を利用することで、SOI 基板上のシリコン導波路で高効率かつ低消費電力な2次の非線形光学効果ベース変調器の実現可能性が理論的および実験的に示され、3次への全光スイッチングへの応用も提案された^[14]。この論文を受けて、2004年には Almeida らはリング共振器ベースのシリコン導波路で全光低消費電力スイッチを報告した^[15]。論文内では、25 pJ のパルスで 0.5×10^{-3} 程度の屈折率変化を生じさせてスイッチングを実現しており、光カー効果および2光子吸収に起因する自由キャリア生成による屈折率変化を用いた、熱の影響を受けない光強度変調を実証していた。発表以降多くの全光スイッチングおよび論理演算素子の開発が行われるようになった。

光カー効果を用いた全光論理演算回路は、入力光の強度に依存する位相変調を誘電体導波路ベースのマッハツェンダー干渉計や方向性結合器へ組み込む構造が1980年代より提案され、研究が進められてきた^[16-18]。導波路材料として、非線形分極係数が比較的大きいインジウムガリウムヒ素ベースの材料 ($\chi^{(3)}\sim 10^{-13} \text{ m}^2/\text{V}^2$ ^[17]) やシリコン ($\chi^{(3)}\sim 10^{-17} \text{ m}^2/\text{V}^2$ ^[19]) 等が採用されている^[20]。近年では、共振器やフォトニック結晶ベースの干渉計を用いた波長分割多重通信および Phase shift keying システムに対応したアクティブ全光論理演算回路の開発が進められている^[21,22]。

表面プラズモンを信号キャリアとする非線形光学効果を用いた論理演算回路は、その電場増強効果によって、非線形光学効果の相互作用長を短くすることができる^[23,24]。これまでに、Pacifici ら^[23] や Krasavin ら^[24] は、異なる波長を有する信号用とポンプ用の表面プラズモンを、金属薄膜と非線形光学材料の界面に沿って同時に伝播させて非線形光学材料の光学定数を変化させることで、表面プラズモン信号を変調する構造を開発している。また、ナノスケールの光閉じ込めを可能とするギャッププラズモンを用いた論理演算回路は、表面プラズモン素子と比較して電場増強効果が高いため、素子構造の更なる小型化が期待できる^[25]。Haffner らは、電気光学効果を用いた Mach-Zehnder 型のギャッププラズモン変調器を、6 μm の変調器長で設計し、3 V の印加電圧で動作実証している^[24]。

前述したように、表面プラズモンおよびギャッププラズモンを用いた論理演算回路は、異なる波長を有するポンプ用プラズモンまたは電気光学効果を用いて実証されており、単一波長によるカス

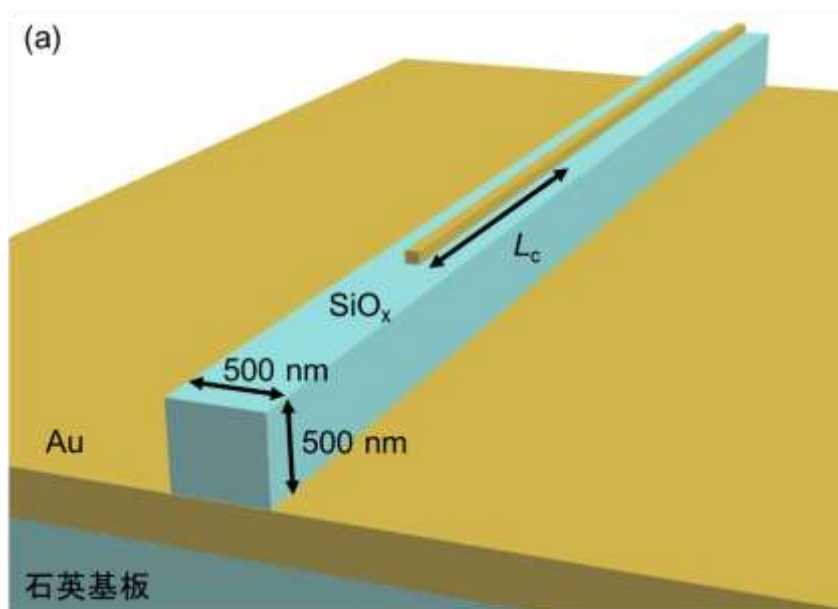
4 ギャッププラズモンを用いた論理演算回路の開発

ケード接続可能な全プラズモニックナノ論理演算回路に関する研究について、我々の知見の範囲では、これまでに実験実証に関する報告は確認されていない。本章後半では、ギャッププラズモンの電場増強効果を利用した単一波長動作可能な全光(プラズモン)論理演算回路の開発を目的として、Mach-Zehnder型干渉計および方向性結合器をベースとした新規スイッチング手法を提案し、設計を行った。提案構造は、酸化シリコン厚膜上のシリコン薄膜上に形成した金/空気/金ギャップ導波路から成る。2.5節で述べたように、信号キャリアとしてギャッププラズモンを採用することで、通常よりも小さな屈折率変調量での論理演算動作が期待できる。4.3~4.5節で記述するギャッププラズモン励起構造を用いて、シリコン薄膜領域へ浸み出しているギャッププラズモンのエバネッセント場を変調することでスイッチングを行う論理演算回路の設計について示す。

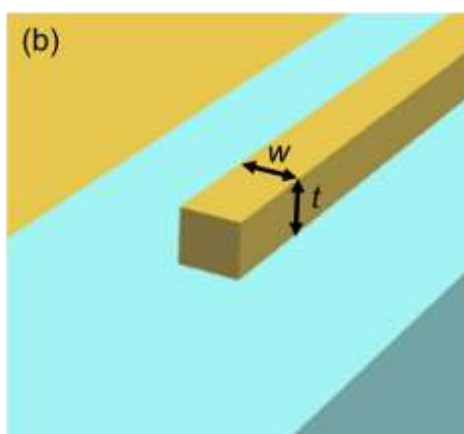
4.2 金ナノストライプへの表面プラズモンの局在

4.2.1 誘電体導波路上金ナノストライプの構成

金ナノストライプを用いたギャッププラズモン励起構造の設計を目的として、はじめに、金ナノストライプへの表面プラズモンの局在におけるエバネッセント結合長を解析的に評価した。図 4.1 に、誘電体コア型表面プラズモン導波路の上面に金ナノストライプを設置した構造の概略図を示す。金の厚膜上の酸化シリコンパターンから成る導波路に沿って伝播する表面プラズモンは、エバネッセント結合を介して金ナノストライプへ局在し、ストライプに沿って伝播する。ここで、酸化シリコン導波路の幅および高さについて、表面プラズモンのシングルモード導波条件である 500 nm を採用した。



(a) 誘電体導波路上の金ナノストライプ



(b) ナノストライプの拡大図

図 4.1 酸化シリコンコア型表面プラズモン導波路上に設置した金ナノストライプ構造の概略図

4 ギャッププラズモンを用いた論理演算回路の開発

4.2.2 エバネッセント結合を介した表面プラズモンの局在

図 4.1 に示したプラズモニック構造におけるエバネッセント結合を介した表面プラズモンの局在について、エバネッセント結合長の観点から伝播特性を解析的に確認した。図 4.2 に、解析モデルおよび長手方向断面図における電界強度分布の解析結果を示す。また、図 4.3 に、解析結果より得られた完全結合長 L_c の金ナノストライプ幅および高さ依存性を示す。

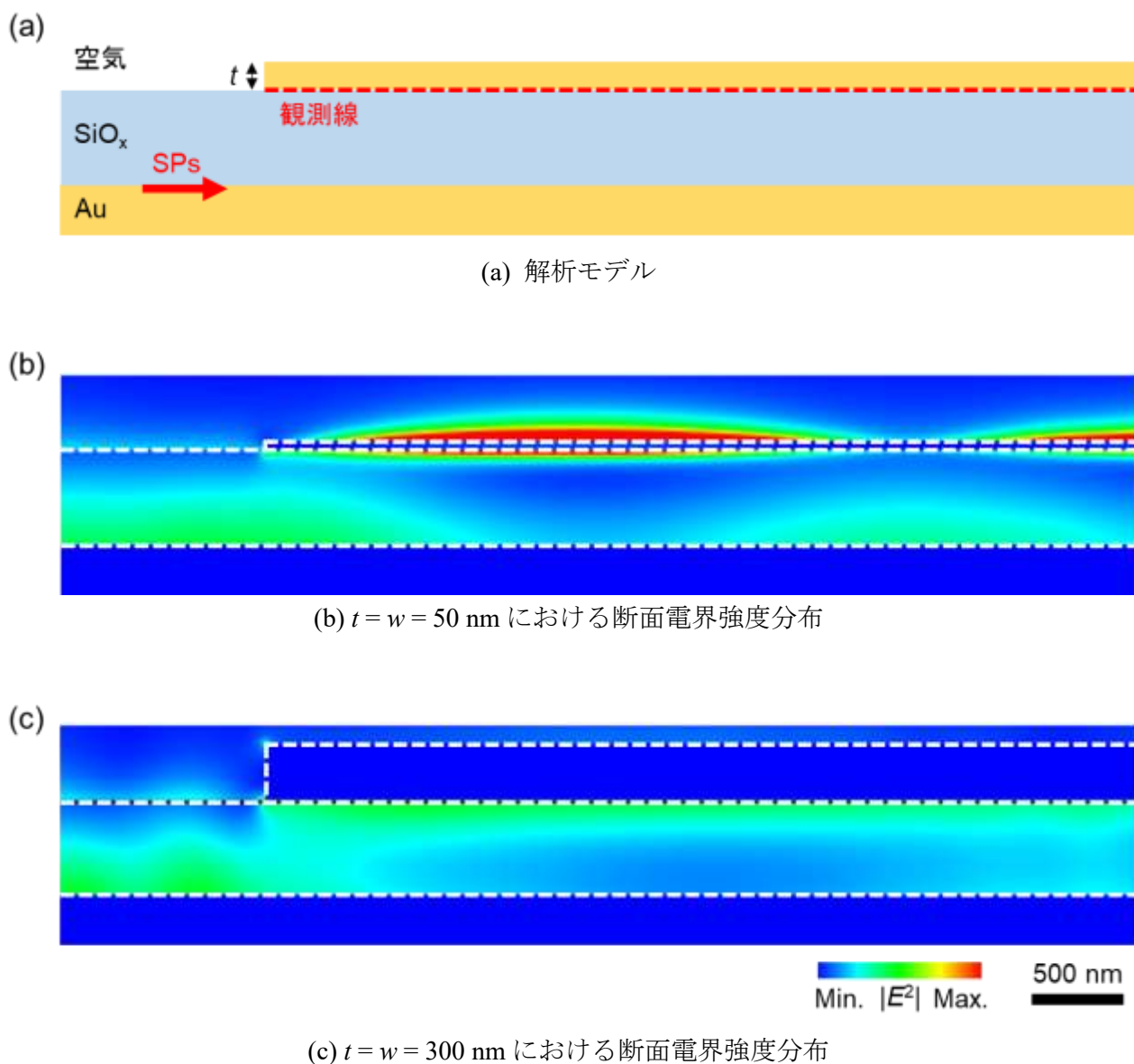


図 4.2 エバネッセント結合長の解析モデルと断面電界強度分布解析結果

4 ギャッププラズモンを用いた論理演算回路の開発

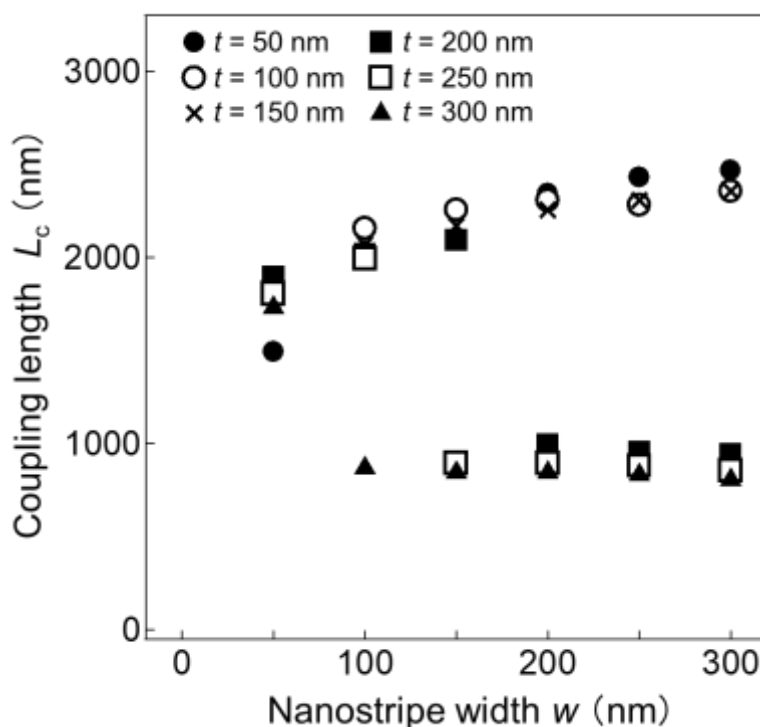


図 4.3 完全結合長のナノストライプ幅依存性

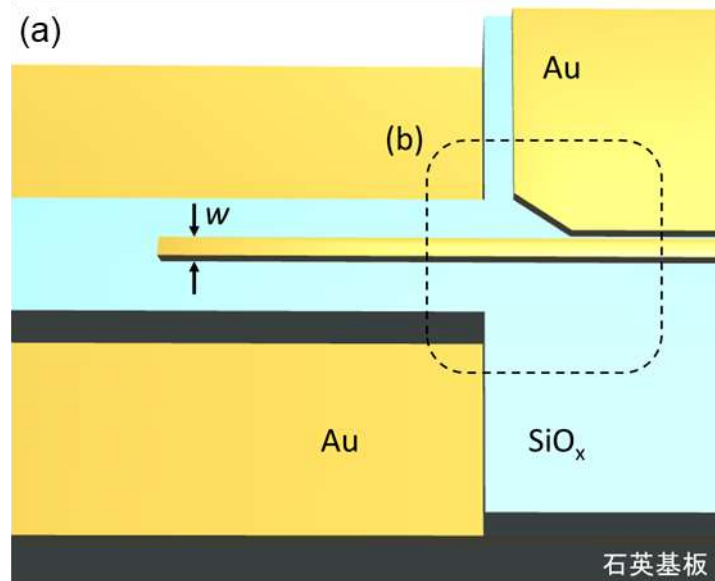
図 4.2 に示したように、解析モデルでは誘電体導波路に沿って伝播する表面プラズモンを金ナノストライプへ入力することで、金ナノストライプと誘電体導波路との界面に結合した表面プラズモンのパワーを解析的に評価した。完全結合長のナノストライプ幅および高さ依存性 (図 4.3) より、幅と高さの合計が 400 nm 未満の条件において、エバネッセント結合長 L_c が約 2000 nm であることを確認した。

図 4.2(b) および図 4.2(c) は、それぞれ $t = w = 50$ nm および 300 nm における断面電界強度分布を示している。図 4.2(b) では、誘電体導波路とナノストライプの間で電界強度のピークが周期的に移行していることが確認でき、ナノストライプへ表面プラズモンが局在していることが確認できる。一方で図 4.2(c) では、ナノストライプの幅が大きいため、ナノストライプの周囲へ表面プラズモンが局在せずに金の裏面に表面プラズモンが結合しており (金の薄膜と同様のふるまい)、表面プラズモンモードの方向性結合が発生していることが確認できる。よって、図 4.3 中の L_c が 1000 nm 程度の領域 (ナノストライプの幅と高さの合計が 400 nm 以上のプロット) は、酸化シリコンを介した対面する金の膜に発生する表面プラズモン間で発生した方向性結合に起因して得られた結果であることがわかる。また、ナノストライプ幅および高さの値が大きいくことで、入力反射に起因する干渉縞が発生していることから、ナノストライプの構造パラメータは幅および高さの合計が 350 nm 以下であることが望ましい。

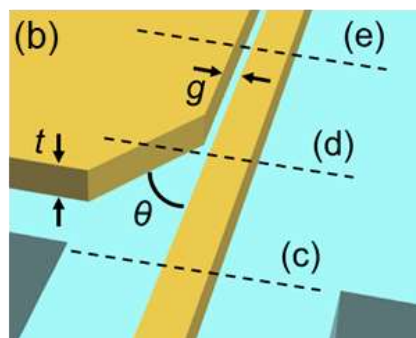
4.3 テーパー型導波路によるギャッププラズモン集光

4.3.1 テーパー型ギャップ導波路によるギャッププラズモン励起構造の概要

金ナノストライプへ局在している表面プラズモンを用いてギャッププラズモンを励起させる構造として、テーパー型ギャップ導波路による集光を採用した。図 4.4 に、テーパー型導波路を用いたギャッププラズモン励起構造の概略図およびテーパー構造断面の電界強度分布を示す。

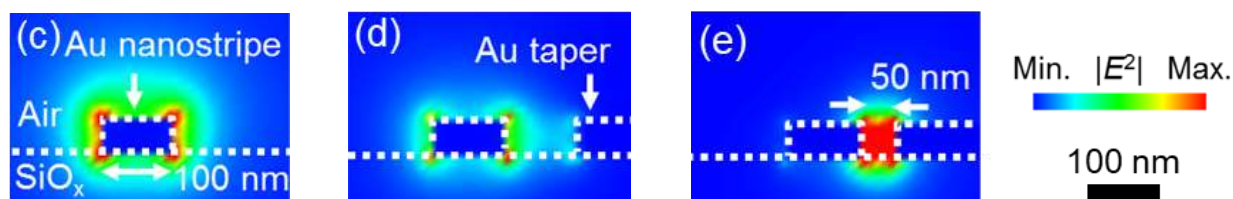


(a) テーパーを介した集光構造の概略図



(b) テーパー構造の拡大図

4 ギャッププラズモンを用いた論理演算回路の開発



(c) 金ナノストライプへ局在した表面プラズモンの電界強度分布，(d)および(e) テーパー構造を介したギャッププラズモンモードへの集光

図 4.4 テーパー型導波路を用いたギャッププラズモン励起構造

4.2 節で示した過程で金ナノストライプへ局在した表面プラズモンは，ナノストライプの角へ電界強度ピークを有するモードを形成して局在する〔図 4.4(c)〕。ここで，テーパー構造を用いてギャッププラズモンモードの実効屈折率を増大させることで，ギャッププラズモンを高効率で励起させることが可能となる。以上の原理を用いることで，誘電体導波路に沿って伝播する表面プラズモンまたは光信号を用いて，直交する偏光方向で励振するギャッププラズモンを励起することができる。

4.3.2 ギャップモード実効屈折率の構造パラメータ依存性と励起効率のテーパー角度依存性

テーパー構造を用いてギャッププラズモンモードの実効屈折率を調節することを目的として、ギャッププラズモンモード実効屈折率の導波路ギャップ幅および高さ依存性を解析的に評価した。図 4.5 に、実効屈折率のギャップ幅および高さ依存性を示す。

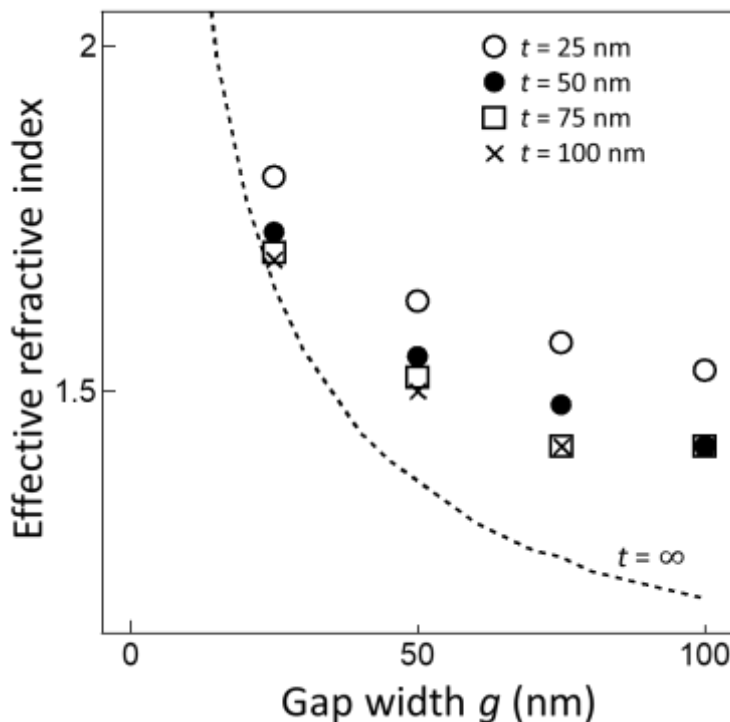


図 4.5 ギャッププラズモンモード実効屈折率のギャップ幅および高さ依存性

図 4.5 中の破線は、金と空気界面の条件で(2.55)式を解くことで求めた、導波路高さが無限大の条件における実効屈折率のギャップ幅依存性を示している。解析結果より、ギャップ幅が小さいほど実効屈折率が指数関数的に増大することを確認した。また、ギャップ幅を 100 nm より大きくした場合、空気と酸化シリコンの中間の実効屈折率へ集束するような特性を示すことが予想される。続いて、金ナノストライプの実効屈折率 n_{eff} について同様に評価を行い（幅および高さが 100 nm の条件）、 $n_{\text{eff}} \sim 1.4$ であることを解析的に確認した。これらの結果より、25~100 nm の各導波路高さ t において、ギャップ幅 100 nm 以下の条件で金ナノストライプより高い実効屈折率を有するギャップ導波路を形成可能であることを確認した。よって、テーパー構造を用いてギャップモード実効屈折率を調節して屈折率マッチングを行うことで、高効率でギャッププラズモンを励起できる可能性を確認した。

4 ギャッププラズモンを用いた論理演算回路の開発

続いて、金ナノストライプとギャップ導波路間の実効屈折率マッチングを目的として、テーパ構造の設計を行った。ここで、テーパ構造の入力側の幅は、表面プラズモンモードフィールド径を考慮して 250 nm とし、テーパの長さを変化させることでテーパ角度を調節した。図 4.6 に、テーパ構造および金ナノストライプを介したギャッププラズモン透過率のテーパ角度 θ 依存性を示す。

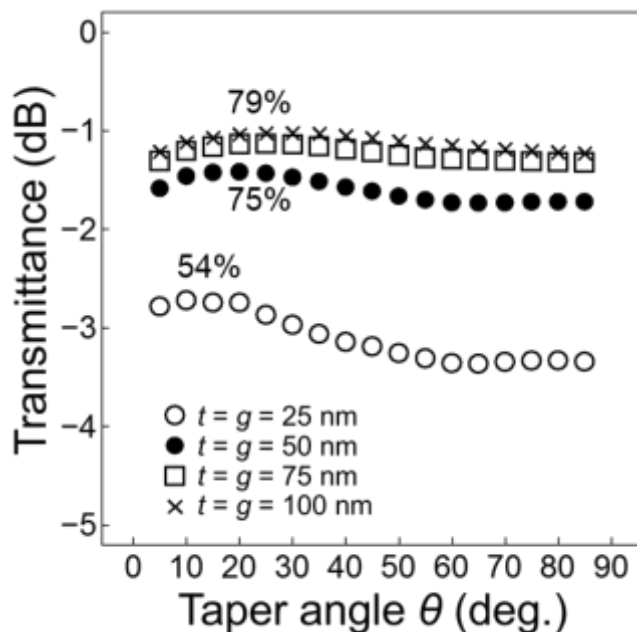


図 4.6 透過率のテーパ角度依存性

図 4.6 は、誘電体導波路を伝播する表面プラズモンの電界強度に対する、透過したギャッププラズモンの相対的な強さのテーパ角度依存性を示している。入出力部の電界強度は、導波路断面の電界強度を波長 1 周期に渡って時間平均化することで評価した。ここで、テーパ角度はテーパ長を変更することで調節しているが、テーパ長が短い（角度が大きい）とオーミック損失に起因する伝播損失は低減するが反射率が高くなる関係にあるため、損失と反射率が比較的低くなる最適なテーパ角が存在する。また、図 4.6 中に示した値は、各ギャップ導波路幅および高さ ($t = g = 25, 50, 75, 100$ nm) の最適なテーパ角度 ($\theta = 10, 15, 20, 25$ deg.) において算出した励起効率である。以上の結果より、最大 79% の励起効率でギャッププラズモンが直交励起できることを解析的に確認した。

4.4 オンチップ型ギャッププラズモン直交励起構造の設計

4.4.1 励起構造の構成

4.2 節および 4.3 節で示したギャッププラズモン励起構造の設計結果に基づいて，金ナノストライプの最適化を行った。図 4.7 に，オンチップ型ギャッププラズモン直交励起構造の概略図を示す。また，これまでに設計した構造パラメータを表 4.1 にまとめて示す。

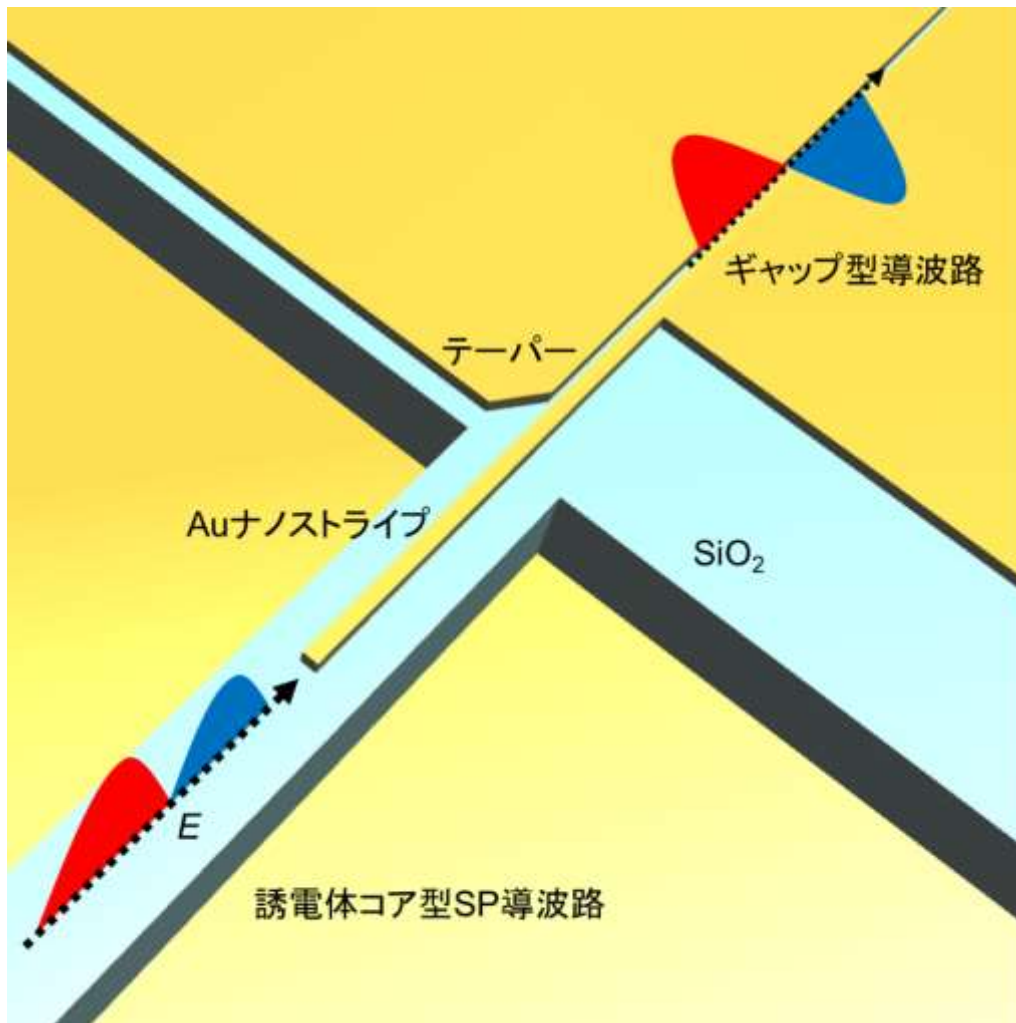


図 4.7 オンチップ型ギャッププラズモン直交励起構造の概略図

4 ギャッププラズモンを用いた論理演算回路の開発

表 4.1 設計した構造パラメータ

| 構造パラメータ | 設計値 |
|----------------------------|--------------------------|
| SiO _x 導波路幅および高さ | 各 500 nm |
| 金ナノストライプ幅 w および高さ t | w と t の合計が 350 nm 以下 |
| ナノストライプ結合長 L_c | 1500~2000 nm |
| テーパー幅 | 500 nm |
| テーパー角度 θ | 10~25 deg. |
| ギャップ幅 g および高さ t | 各 100 nm 以下 (目標値) |

表 4.1 に示した構造パラメータに加えて、ギャッププラズモン励起に最適化した金ナノストライプの設計を行う。具体的には、テーパー構造を介して集光した後に発生する、局在モードとギャップモード間の方向性結合に基づく周期的な各モードへのパワー移行を考慮することで、金ナノストライプの終端までの長さを決定する。

4.4.2 ギャップモードと局在モード間の周期結合

図 4.8 にテーパー構造を介して励起したギャッププラズモンの電界強度分布 ($t=g=w=50$) を、図 4.9 に局在モード-ギャップモード間結合長のナノストライプ幅依存性を示す。ここで、電界強度分布の解析結果は酸化シリコン導波路から 25 nm 上空の平面で得られている。各ギャップ導波路幅および高さ、ナノストライプ幅の条件について、それぞれ最適な方向性結合長を算出した。方向性結合長を最適化してギャップモードが単独で存在する状態にすることで、金ナノストライプの終端で発生する反射成分を低減することが期待できる。これらの結果より、オンチップ型ギャッププラズモン直交励起構造の設計を完了した。

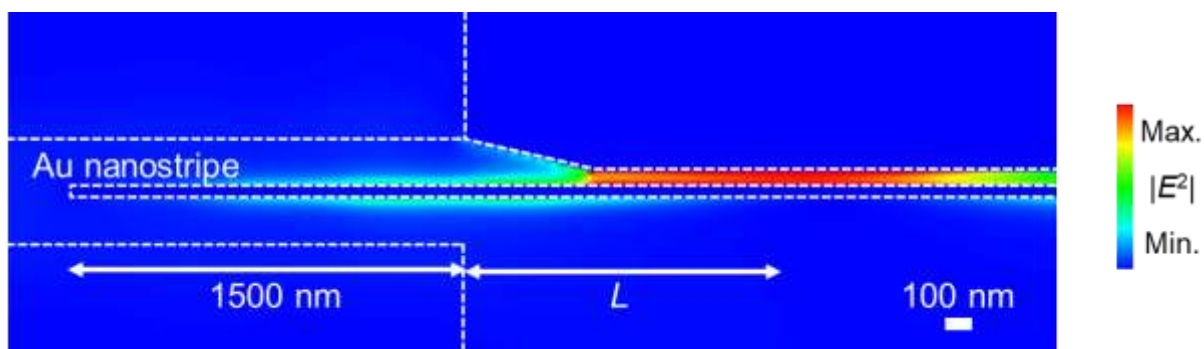


図 4.8 テーパー構造を介して励起したギャッププラズモンの電界強度分布 ($t=g=w=50$)

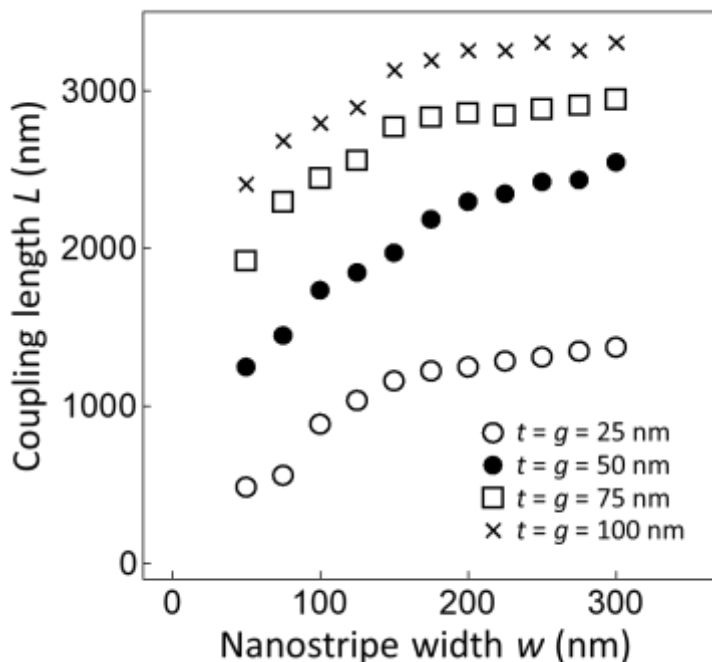


図 4.9 局在モード-ギャップモード間結合長のナノストライプ幅依存性

4.5 励起構造の作製と特性評価

4.5.1 励起構造の作製

設計結果に基づいて、オンチップ型ギャッププラズモン直交励起構造の作製を行った。はじめに、真空蒸着法を用いて石英基板上に金薄膜を 300 nm 堆積させ、スパッタ法を用いてその上に SiO₂ 薄膜を 500 nm 堆積させた。形成した薄膜について、集束イオンビーム装置を用いてエッチングを行い、設計した励起構造のパターニングを行った。ここで、表面プラズモンを励起する構造として、透過型スリットを作製した。表 4.2 に作製プロセスに用いた装置一覧を示す。また、表 4.3 に集束イオンビーム装置の加工条件を、図 4.10 に作製した励起構造の SEM 像を示す。

表 4.2 平面交差配線の作製に用いた装置

| 装置名 | 販売会社 | 型番 |
|----------------|--------------|---------|
| 金蒸着装置 | アールデック | L-045E |
| マルチターゲットスパッタ装置 | ANELVA | C-7250 |
| FIB 装置 | SII・ナノテクノロジー | SMI3200 |

表 4.3 集束イオンビーム装置の加工条件

| ビーム条件 | Ufine |
|----------|------------------------------------|
| Dose 量 | 916.442×10 ¹⁵ (ギャップ導波路) |
| | 1212.938×10 ¹⁵ (誘電体導波路) |
| | 2425.876×10 ¹⁵ (スリット) |
| イメージスケール | 8 μm (ギャップ導波路) |
| | 24 μm (誘電体導波路, スリット) |
| 加工条件 | SiO ₂ |

4 ギャッププラズモンを用いた論理演算回路の開発

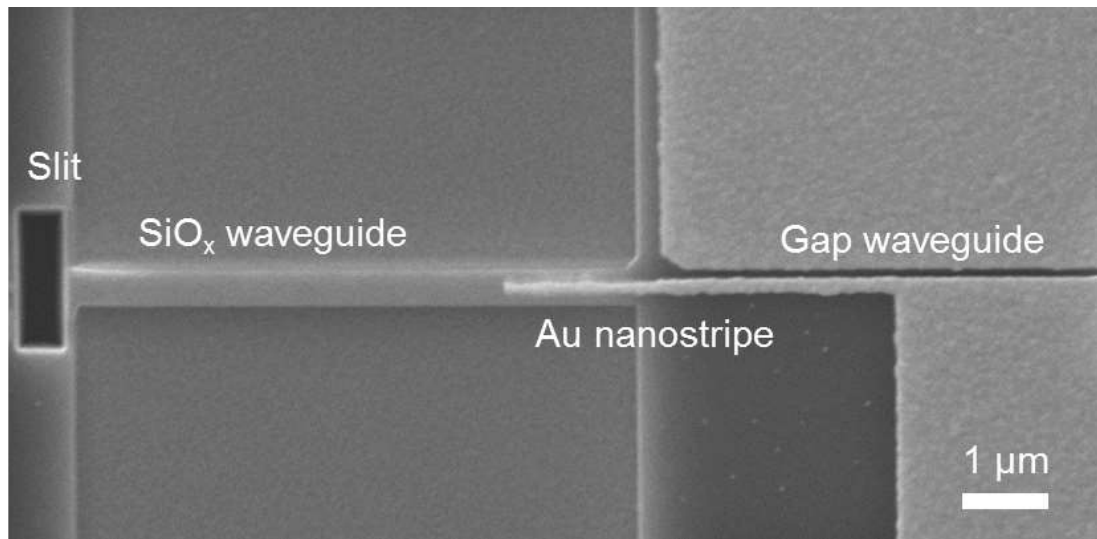


図 4.10 作製した励起構造の SEM 像

図 4.10 に示した励起構造について、作製素子の構造パラメータを測長した。表 4.4 に、作製した励起構造の構造パラメータ目標値および測定値をまとめて示す。表 4.4 より、テーパー角度以外の構造パラメータで目標値の範囲を達成していることを確認した。

表 4.4 設計した構造パラメータ

| 構造パラメータ | 設計値 (目標値) | 作製素子の測定値 |
|----------------------------|--------------------------|---------------------|
| SiO _x 導波路幅および高さ | 各 500 nm | 幅 600 nm, 高さ 500 nm |
| 金ナノストライプ幅 w および高さ t | w と t の合計が 350 nm 以下 | 幅 80 nm, 高さ 80 nm |
| ナノストライプ結合長 L_c | 1500~2000 nm | 1900 nm |
| テーパー幅 | 500 nm | 450 nm |
| テーパー角度 θ | 10~25 deg. | 30 deg. |
| ギャップ幅 g および高さ t | 各 100 nm 以下 | 各 80 nm |

4 ギャッププラズモンを用いた論理演算回路の開発

4.5.2 走査型近接場顕微鏡法による特性評価

作製した励起構造について、走査型近接場顕微鏡法を用いて近接場光強度分布の測定を行った。ギャッププラズモンモードの近接場光強度を測定することで、金ナノストライプを介したギャッププラズモンの励起を確認し、ナノストライプへの局在モードからギャップモードへの変換効率を測定することを目的とした。図 4.11 に実験系の概略図を、表 4.5 に実験系に用いた測定機器の一覧を示す。

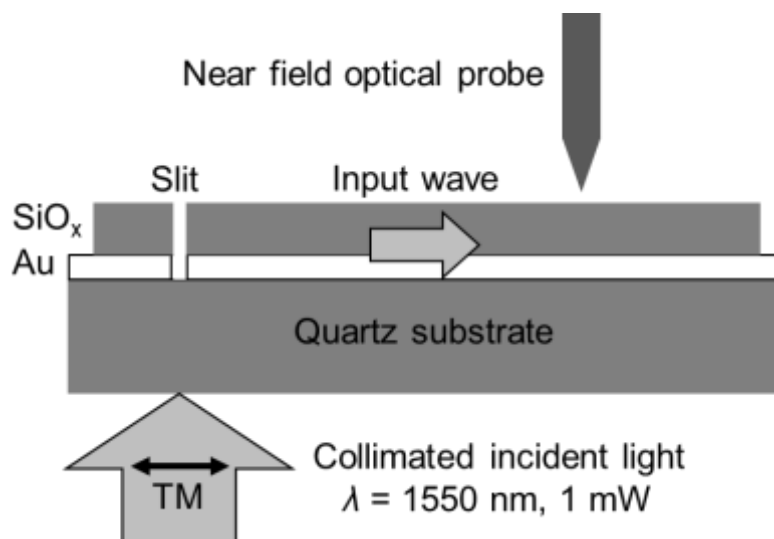


図 4.11 実験系概略図

表 4.5 近接場光強度分布測定の実験系に用いた機器一覧

| 機器名称 | 販売会社 | 型番 |
|----------------------|----------|-----------------|
| 波長可変レーザ (波長 1550 nm) | 光伸光学 | LS601A |
| 光ファイバ型無限回転偏波制御回路 | 雄島試作研究所 | YM-PR-02-1.3-FC |
| 近接場顕微鏡システム | 日本分光 | NFS-520 |
| 近接場プローブ (TF プローブ) | 日本分光 | — |
| 光電子増倍管 | 浜松ホトニクス | H10330B-75 |
| ピエゾステージコントローラ | ナノコントロール | NCM7302C |
| ロックインアンプ | NF | |

作製した励起構造について、図 4.11 に示した実験系を用いて、以下の手順で実験を行った。

1. 石英基板の裏面に平行ビームを入射 (300 Hz の周波数でチョッピング)
2. 金厚膜に形成した透過型の単一スリットを介して表面プラズモンが励起

4 ギャッププラズモンを用いた論理演算回路の開発

3. 誘電体導波路へ表面プラズモンが結合
4. 設計・作製した誘電体パターンに沿って表面プラズモンが伝播
5. ギャッププラズモンが励起して導波路に沿って伝播
6. 近接場プローブを作製した導波路（金薄膜）の表面に沿って走査
7. 近接場プローブを介して誘電体配線からしみ出した表面プラズモンおよびギャッププラズモンをロックイン検出
8. 検出した近接場光を光電子増倍管で増幅
9. 光電子増倍管の出力情報を近接場光顕微鏡システムで可視化
10. 同一平面上で測定可能な金ナノストライプへの局在モードからギャップモードへの変換効率（挿入損失）を評価

実験において TM モードの表面プラズモンを励起するために、スリットを介して励起した表面プラズモンの平行ビーム偏光角依存性を測定した（図 4.12）。

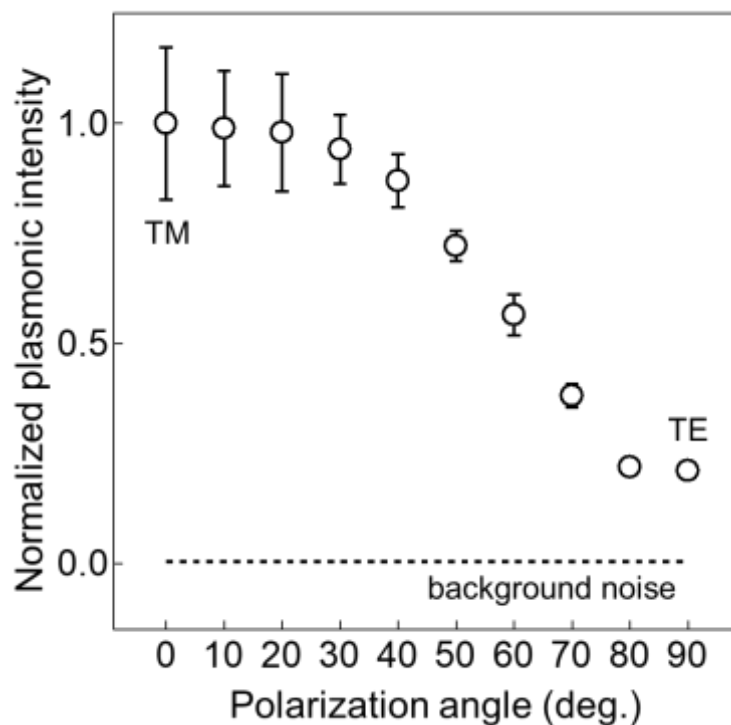


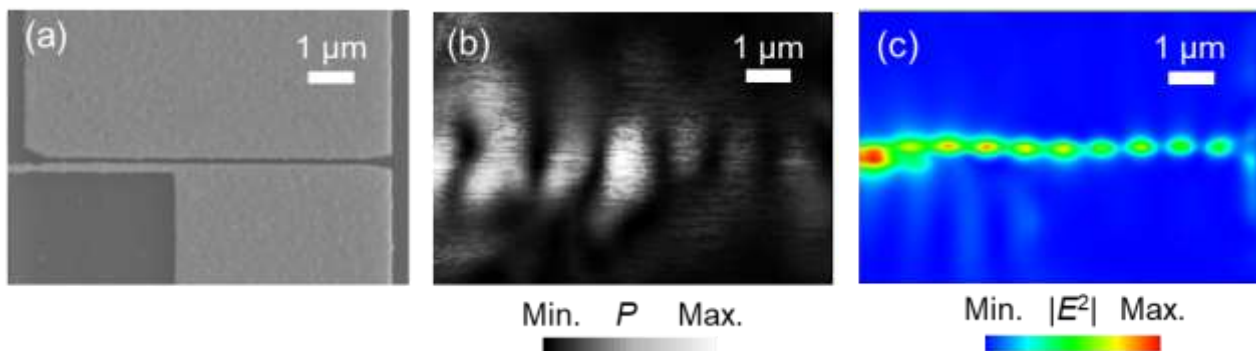
図 4.12 励起 SP 強度の偏光角依存性

4 ギャッププラズモンを用いた論理演算回路の開発

図 4.12 では、誘電体導波路上空数十 nm の位置に近接場プローブを設置した状態で平行ビームの偏光角を走査している。以上の結果より、TM モード表面プラズモンの選択的な発生を実験的に確認した。

続いて、金ナノストライプへの局在モードからギャッププラズモンモードへの変換効率（挿入損失）の測定を行った。図 4.13 に、実験結果と同条件における解析結果を示す。本実験において、石英基板の裏面に入射している平行ビームは CW 光であるため、図 4.13(c)では時間スケール定常状態で解析および実験結果との比較を行っている。実験結果について、金ナノストライプとギャップ導波路上の近接場光を面積分することにより、局在モードからギャッププラズモンモードへの変換効率が 51%であることを実験的に見積もった。この結果は同条件における解析結果（82%）より低い値であり、その理由として集束イオンビームが有するガウシアン分布に起因してギャップのエッジが丸みを帯びていることが考えられる。エッジが丸みを帯びることで、実効屈折率が下がり、集光効率および理想的な結合長が変化することで損失が増大していることが予想される。実効屈折率が下がっているという点は、干渉縞の周期が解析結果（900 nm）に対して実験結果（1050 nm）の方が長いという結果に裏付けられている。

以上の結果より、誘電体コア型導波路上の金ナノストライプを介したギャッププラズモン直交励起構造の実現可能性を確認した。



(a) スキャン領域の SEM 像 (b) ギャッププラズモンのパワー分布 (c) 同条件における解析結果 (時間スケール定常状態)

図 4.13 走査型近接場光学顕微鏡による実験結果

4.6 ギャッププラズモンを用いた論理演算回路の設計

4.6.1 論理演算回路の構成

ギャッププラズモンを用いた論理演算回路の開発を目的として、Mach-Zehnder 干渉計と方向性結合器から成るスイッチング構造の設計を行った。図 4.14 に、提案構造の概略図を示す。4.2 節～4.5 節で示した構造を介して励起するギャッププラズモンは、2つの隣り合うギャップ導波路へ逆位相で励起される。片方のギャップ導波路に沿って伝播するギャッププラズモンを、シリコン薄膜の屈折率変化を利用して位相変調することで、方向性結合器での出力光路を切り換えることができる。ここで、シリコンの屈折率は 3.48 とした^[26]。素子作製の際には、シリコン/金界面から成るショットキー障壁に留意する必要がある。物理スパッタで製膜する多結晶シリコンのバンド構造は無秩序であり、典型的に結晶シリコンより大きなバンドギャップ ($\sim 1.6 \text{ eV}$) を有するため、波長 1550 nm のギャッププラズモンの内部光電効果を介した吸収確率は低くなると考えられる^[27]。実験の際にショットキー界面による吸収が課題となる場合は、酸化シリコン絶縁層を導入する。



図 4.14 提案構造のコンセプト

4 ギャッププラズモンを用いた論理演算回路の開発

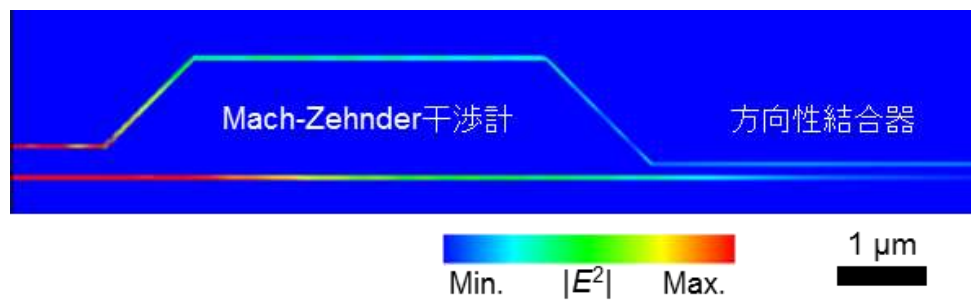


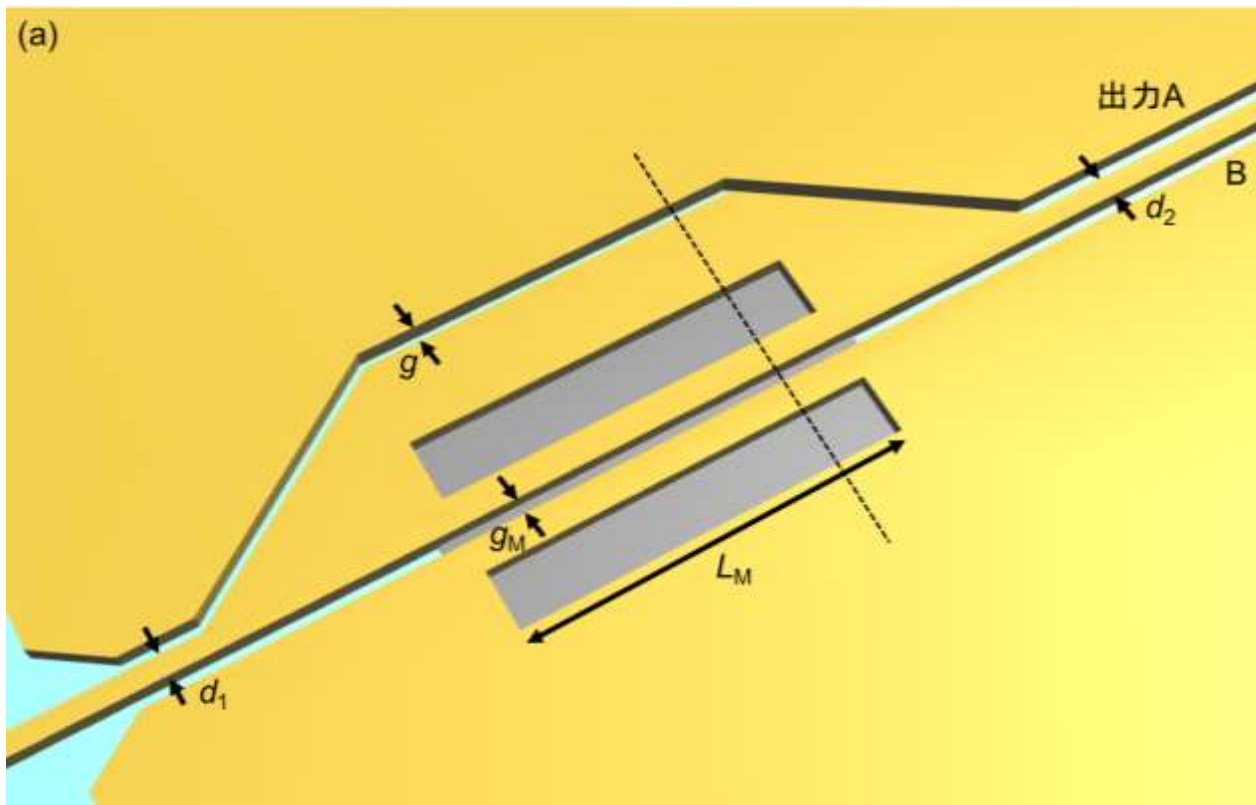
図 4.15 Mach-Zehnder 干渉計と方向性結合器の電界強度分布

図 4.15 に、ギャップ導波路幅 50 nm，変調器長 5.0 μm ，出力導波路間隔 100 nm，金膜厚 50 nm における電磁界解析を用いて計算した電界強度分布の例を示す。4.2 節～4.5 節で設計した励起構造中の金ナノストライプの両側にテーパ構造を設置することで、2つの隣り合うギャップ導波路へギャッププラズモンを同時に励起することが可能となる。このとき、ナノストライプへ局在する表面プラズモンの励振を考えると、同時に励起されたギャッププラズモンは逆位相の状態をとる。逆位相励起を考慮して Mach-Zehnder 干渉計および方向性結合器を設計することで、ギャッププラズモンを用いた論理演算回路の開発を行う。方向性結合器からのギャッププラズモン出力光路を切り換えることで、論理演算動作を可能とする。

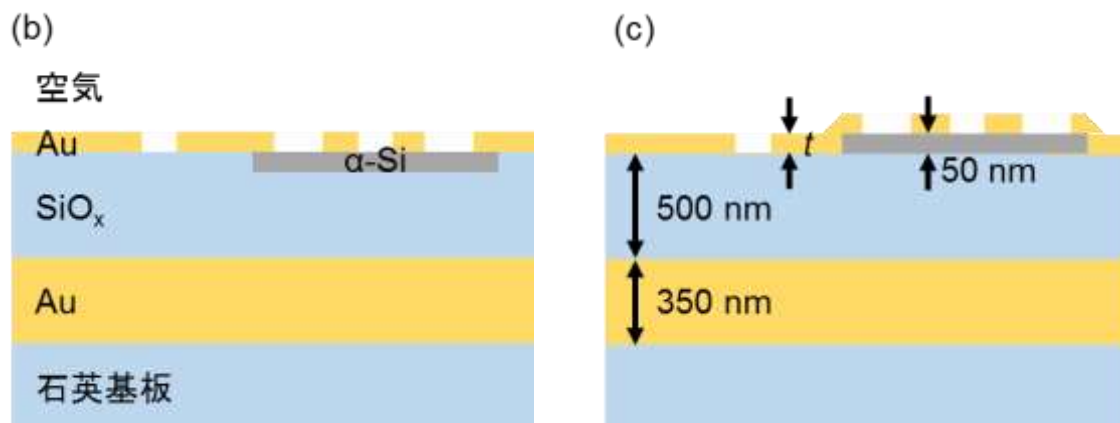
4 ギャッププラズモンを用いた論理演算回路の開発

4.6.2 構造パラメータの設計

図 4.15 に、設計モデルの概略図を示す。ここで、Mach-Zehnder 干渉計の変調側の導波路長は、デバイス作製の際の位置合わせの容易差と位相整合の観点で調節した。また、構造パラメータについて、入力側導波路間隔 d_1 、出力側導波路間隔 d_2 、変調器長 L_M の最適化を行った。



(a) 設計モデルの上面図



(b) Mach-Zehnder 干渉計の断面図 (設計素子) (c) Mach-Zehnder 干渉計の断面図 (作製素子)

図 4.16 設計モデルの概略図

4 ギャッププラズモンを用いた論理演算回路の開発

図 4.17 に、方向性結合に起因する隣り合うギャップ導波路に対する完全結合長の導波路間隔依存性を示す。計算結果より、入力側の導波路では、ギャッププラズモンの結合を抑制したいことから、入力側導波路間隔 d_1 は 300 nm とした。また、出力側では方向性結合器としてのふるまいを求めていることから、出力側導波路間隔 d_2 は 100 nm 以下を目標値とした。実際の作製では、 d_2 はパターンの作製精度に制限される。ここで、方向性結合器は干渉デバイスとして用いるため、方向性結合器長は完全結合長の半分の値とする。

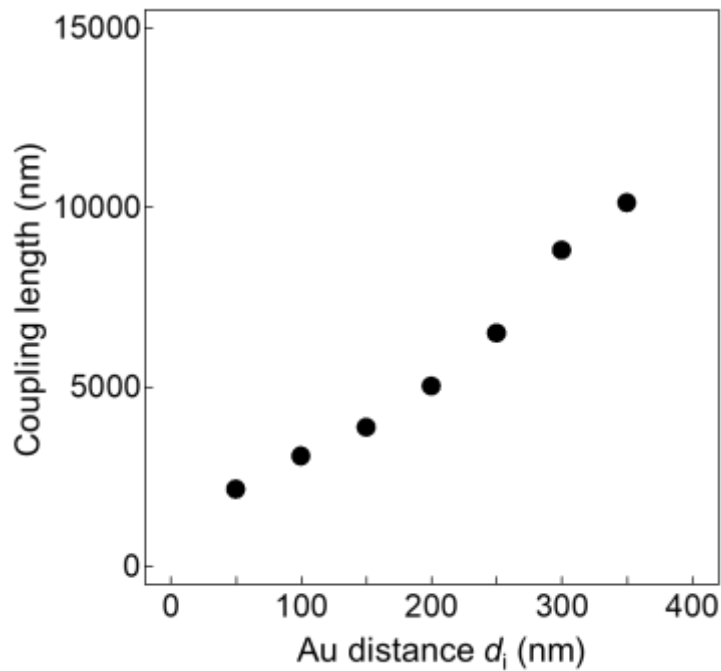


図 4.17 完全結合長の導波路間隔依存性 ($t = g = 50$ nm)

続いて、変調器長 L_M の設計を行った。変調構造として、ギャップモードとロッドへの局在モードのモード間干渉が生じる、2つのロッドを並列に設置した構造を採用した。ロッド構造を採用することで、ギャップ導波路の高い実効屈折率に起因する高い挿入損失が低減される(後述)。上下のギャップモード間の位相差を $\pm\pi/2$ に設計することで、出力に設置した方向性結合器でギャッププラズモン同士が干渉して周期的なパワー移行が発生する。図 4.18 に、FDTD法を用いて解析した変調領域上面の電界強度分布を示す。解析結果より、ギャップモードとロッド局在モードとのモード間干渉による周期的なパワーシフトを解析的に確認した。

4 ギャッププラズモンを用いた論理演算回路の開発

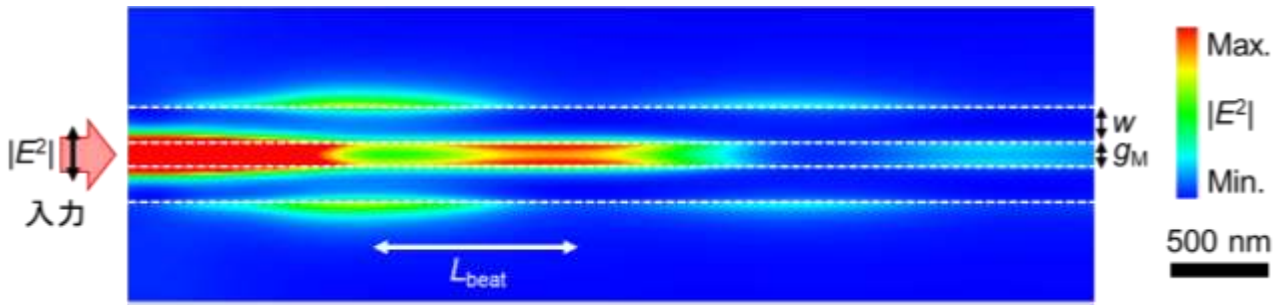
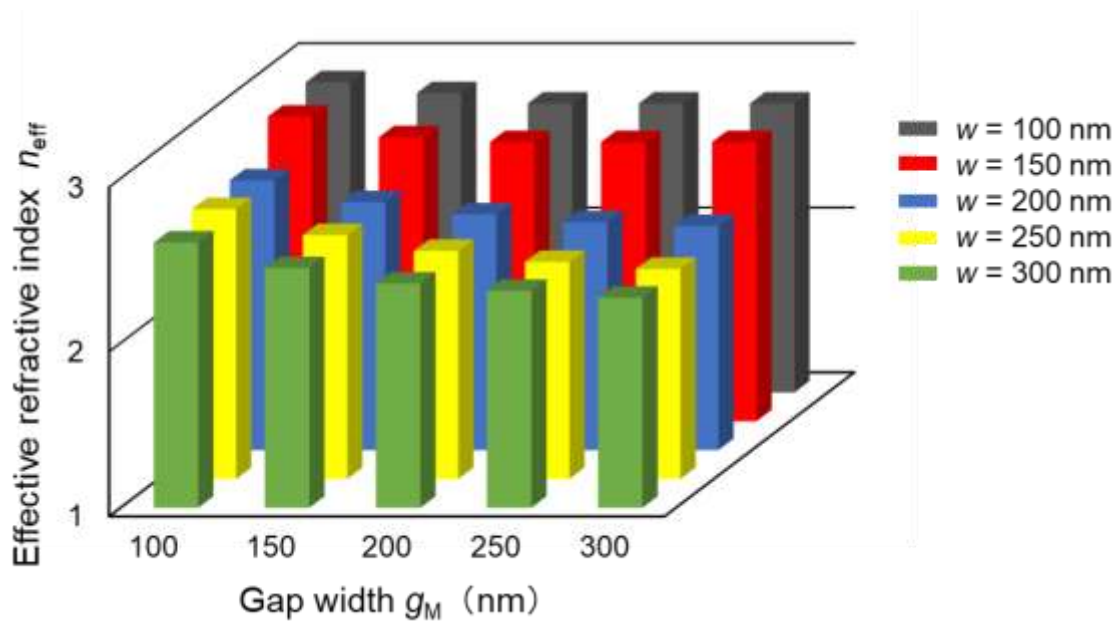


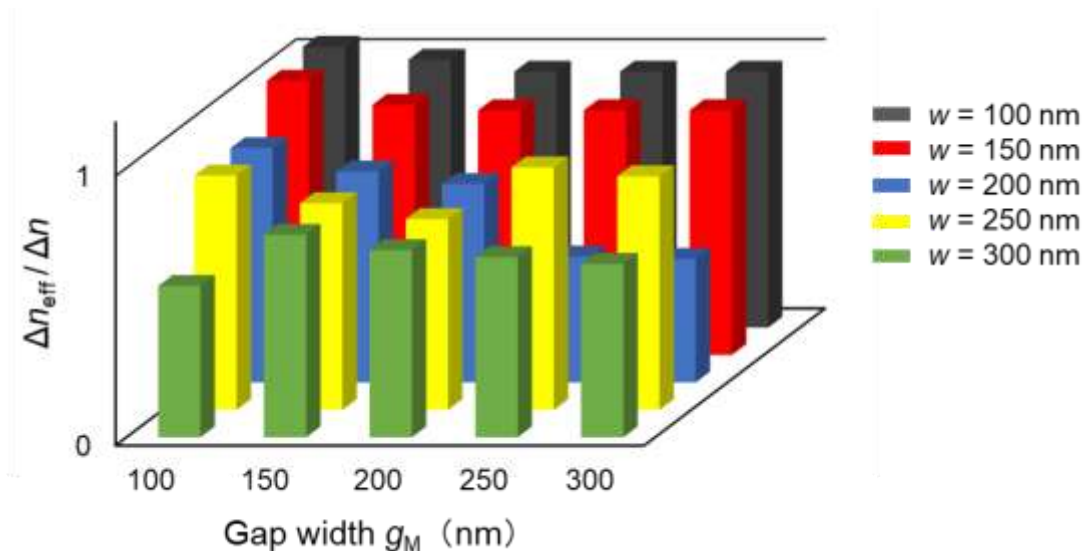
図 4.18 変調構造中の電界強度分布（上面図）

変調構造について、シリコン薄膜上の金膜厚を 50 nm とした場合におけるロッド幅とギャップ幅を選定した。図 4.19 に、FDTD 法を用いて算出した、変調構造におけるギャップモード実効屈折率のロッド幅およびギャップ幅依存性を示す。



(a) ギャップモード実効屈折率 n_{eff}

4 ギャッププラズモンを用いた論理演算回路の開発



(b) 単位屈折率変調あたりの実効屈折率変化量 $\Delta n_{\text{eff}}/\Delta n$

図 4.19 実効屈折率のロッド幅 w およびギャップ幅 g_M 依存性

ギャップ導波路の伝播損失はギャップ導波路幅および導波モードの金属に対する侵入深さによって決定される^[28]。ロッド幅 w を 100 nm とした場合において、各ギャップ幅 $g_M = 100$ nm, 150 nm, 200 nm, 250 nm, 300 nm の伝播損失をそれぞれ見積もった結果、約 -1.8 dB/ μm , -1.3 dB/ μm , -1.0 dB/ μm , -0.8 dB/ μm , -0.7 dB/ μm であった。続いて、方向性結合器の出力切り換えに必要な変調器長の実効屈折率変化量依存性を算出した (図 4.20)。

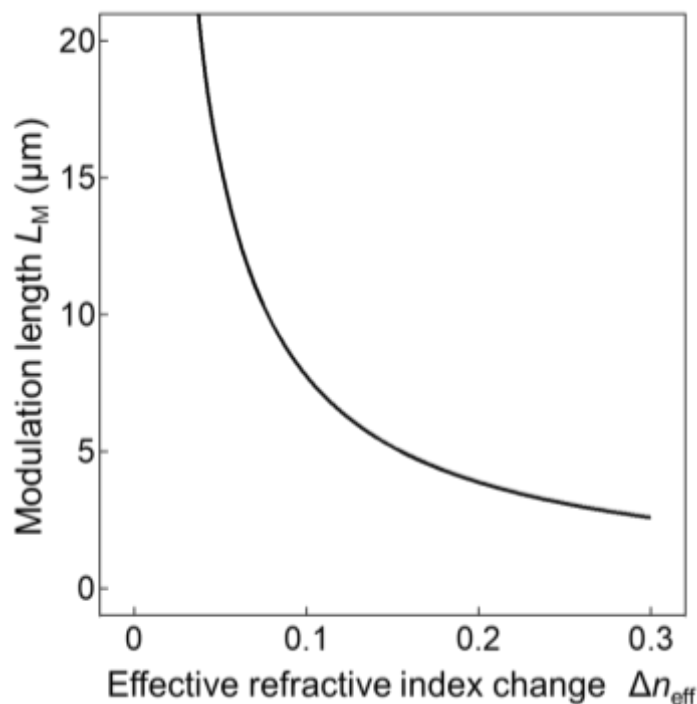


図 4.20 出力切り換えに必要な変調器長の実効屈折率変化量依存性

4 ギャッププラズモンを用いた論理演算回路の開発

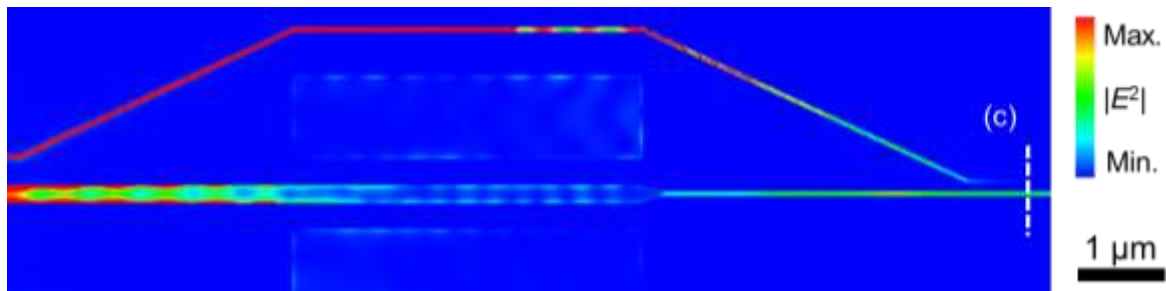
図 4.19 および図 4.20 の結果と伝播損失，作製精度を考慮して，ロッド幅 w およびギャップ幅 g_M の目標値は 300 nm および 200 nm とした。

ギャップ導波路へのポンピングにおいて，ギャップ導波路のモードフィールド面積 A_{eff} は 0.01 μm^2 程度であるため，この微小断面に対して 100 mW の光パワーを導入すると約 1.0 GW/cm² のパワー密度が得られる。前述したシリコンの非線形分極係数を(2.64)式へ代入して非線形屈折率係数を算出すると， $n_2 \sim 3 \times 10^{-13}$ (cm²/W) が得られ， $\Delta n \sim 3 \times 10^{-4}$ となる。この値は，Mach-Zehnder 干渉計の出力 A-B 間の光路切り換えには不十分な値である。しかし，表面プラズモンの電場増強効果を用いて電界強度を増大させることで，屈折率変調量の向上が期待できる^[29]。本研究では，シンプルな構造で電界強度の増強が可能なスリット構造を採用し，設計を行った（付録 F）。

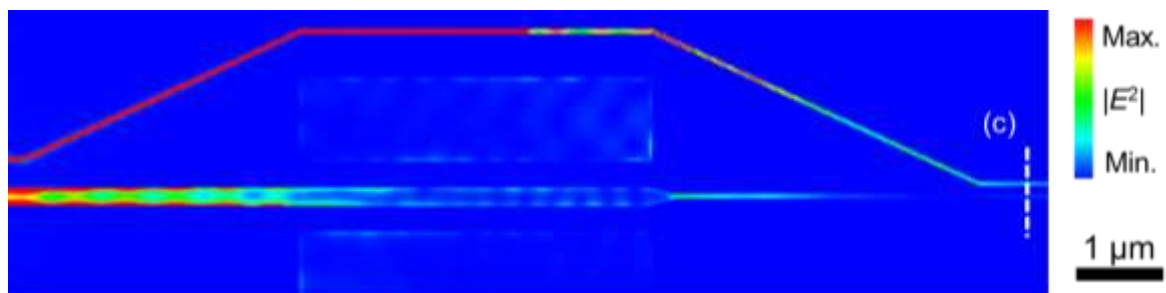
4 ギャッププラズモンを用いた論理演算回路の開発

4.6.3 電磁界解析によるオンオフ比評価

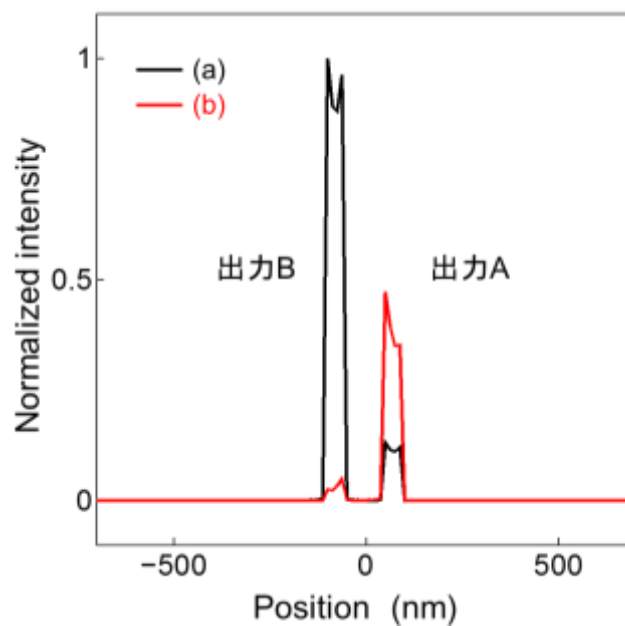
続いて、出力側の光路切り替えおよびオンオフ比の屈折率変化量依存性の解析的な評価を行った。図 4.21 に、 $L_M = 4 \mu\text{m}$ とした場合における屈折率変調を実施した場合における提案構造の電界強度分布を示す。ここで、図 4.21(c) は、電界強度分布中の破線に対応したギャッププラズモンの電界強度分布を示している（図の下側をマイナスの位置とする）。



(a) 提案構造の電界強度分布 ($L_M = 4 \mu\text{m}$, $\Delta n_{\text{eff}} = 0$)



(b) 提案構造の電界強度分布 ($L_M = 4 \mu\text{m}$, $\Delta n_{\text{eff}} = 0.2$)



(c) ギャッププラズモンの出力強度分布

図 4.21 電磁界解析を用いた動作確認

4 ギャッププラズモンを用いた論理演算回路の開発

図 4.21 より，出力 A-B 間のオンオフ比は通常時で 8.9 dB，変調時で 10.7 dB となり，出力 A および B 単体でのオンオフ比は 5.2 dB および 14.5 dB となることを解析的に確認した。出力 A 単体でのオンオフ比が低くなった原因として，変調構造の挿入損失が大きいことに起因する 2 つの導波路間のギャッププラズモン強度不整合が考えられる。出力 A 側の導波路の光路を長くしてギャッププラズモンの伝播損失を大きくすることで，ギャッププラズモン強度を整合させることができるが，構造が大きくなるためにパターンデザインの自由度が低くなる。

以上の結果より，ギャッププラズモンを用いた論理素子の実現可能性を解析的に確認した。

4.7 結言

本章では、はじめに、ギャッププラズモンの直交励起構造に関する設計と作製、特性評価について述べた。金ナノストライプへ局在した表面プラズモンに対して、テーパー構造を用いてギャッププラズモンモードの実効屈折率を増大させることで、オンチップ型のギャッププラズモン直交励起構造の設計を行った。FDTD法による電磁界解析を用いて、設計した励起構造の励起効率を評価した。また、近接場顕微鏡法を用いて金ナノストライプおよびギャッププラズモンの近接場光強度分布を測定し、電磁界解析結果とよく一致していることを確認した。解析結果より、ギャップ導波路と高さが100 nmの条件において、最大79%の効率でギャッププラズモンが励起できることを確認した。実験結果より、金ナノストライプへ局在した表面プラズモンが51%の効率でギャッププラズモンモードへ変換されていることを確認し、ギャッププラズモン直交励起構造の実現可能性を示した。本原理は、オンチップで実現可能であることから、将来の光・電子融合集積回路へ応用されることが期待できる。

続いて、Mach-Zehnder干渉計と方向性結合器を組み合わせた、ギャッププラズモン論理演算回路の設計について述べた。はじめに、論理演算回路の構成と原理について述べ、構造パラメータの設計手法および結果について記述した。方向性結合器の幅および長さ、変調器の長さを設計し、要求される実効屈折率変化量から必要なポンプ強度の見積もりを行った。最後に、設計結果に基づいてFDTD法による電磁界解析を用いた動作確認を行い、最小5.2 dB、最大14.5 dBのオンオフ比で方向性結合器の出力が切り換わることを確認した。今後は、設計結果に基づいて素子を作製し、走査型近接場顕微鏡法による特性評価を行う予定である。

参考文献

- [1] S. J. Savory: “Digital Coherent Optical Receivers: Algorithms and Subsystems”, IEEE Journal of Selected Topics in Quantum Electronics, Vol. 16, pp. 1164–1178 (2010).
- [2] P. J. Winzer: “High-Spectral-Efficiency Optical Modulation Formats”, Journal of Lightwave Technology, Vol. 30, pp. 3824–3835 (2012).
- [3] H. S. Abbas and M. A. Gregory: “The next generation of passive optical networks: A review”, Journal of Network and Computer Applications, Vol. 67, pp. 53–74 (2016).
- [4] T. Muciaccia, F. Gargano, and V. M. N. Passaro: “Passive Optical Access Networks: State of the Art and Future Evolution”, Photonics, Vol. 1, pp. 323–346 (2014).
- [5] M. Zaitse, T. Tanemura, A. Higo, and Y. Nakao, “Experimental demonstration of self-aligned InP/InGaAsP polarization converter for polarization multiplexed photonic integrated circuits”, Optics Express, Vol. 21, pp. 6910–6918 (2013).
- [6] J. A. Dionne, L. A. Sweatlock, and H. A. Atwater: “Plasmon slot waveguides: Towards chip-scale propagation with subwavelength -scale localization”, Phys. Rev. B, Vol. 73, 035407 (2006).

4 ギャッププラズモンを用いた論理演算回路の開発

- [7] M. Ono, H. Taniyama, H. Xu, M. Tsunekawa, E. Kuramochi, K. Nozaki, and M. Notomi: “Deep-subwavelength plasmonic mode converter with large size reduction for Si-wire waveguide”, *Optica*, Vol. 3, pp. 999–1005 (2016).
- [8] M. Cohen, Z. Zalevsky, and R. Shavit: “Towards integrated nanoplasmonic logic circuitry”, *Nanoscale*, Vol. 5, pp. 5442–5449 (2013).
- [9] P. Ginzburg, D. Arbel, and M. Orenstein: “Gap Plasmon Polariton Structure for Very Efficient Micro to Nano Scale Interfacing”, *Optics Letters* 31, pp. 3288–3290 (2006).
- [10] H. Choo, M. K. Kin, M. Staffaroni, T. J. Seok, J. Bokor, S. Cabrini, P. J. Schuck, M. C. Wu, and E. Yablonovitch: “Nanofocusing in a metal-insulator-metal gap plasmon waveguide with a three-dimensional linear taper”, *Nature Photonics*, Vol. 18, pp. 838–844 (2012).
- [11] P. Neutens, P. V. Dorpe, I. D. Vlaminc, L. Lagae, and G. Borghs, “Electrical detection of confined gap plasmons in metal-insulator-metal waveguides”, *Nature Photonics*, Vol. 3, pp. 283–286 (2009).
- [12] G. Veronis, and S. Fan, “Modes of Subwavelength Plasmonic Slot Waveguides”, *Journal of Lightwave Technology*, Vol. 25, pp. 2511–2520 (2007).
- [13] 黒田和男 : “非線形光学”, コロナ社, pp. 1-20 (2008).
- [14] C. A. Barrios, V. R. Almeida, and M. Lipson: “Low-Power-Consumption Short-Length and High-Modulation-Depth Silicon Electrooptic Modulator”, *Journal of Lightwave Technology*, Vol. 21, Iss. 4, pp. 1089–1098 (2003).
- [15] V. R. Almeida, C. A. Barrios, R. R. Panepucci, and M. Lipson: “All-optical control of light on a silicon chip”, *Nature*, Vol. 431, pp. 1081–1084 (2004).
- [16] G. J. Milburn: “Quantum Optical Fredkin Gate”, *Physical Review Letters*, Vol. 62, No. 18, p. 2124 (1989).
- [17] L. Brzozowski, E. H. Sargent, A. S. Thorpe, and M. Extavour: “Direct measurements of large near-band edge nonlinear index change from 1.48 to 1.55 μm in InGaAs/InAlGaAs multiquantum wells”, *Applied Physics Letters*, Vol. 82, pp. 4429–4431 (2003).
- [18] C. C. Yang: “All-optical ultrafast logic gates that use asymmetric nonlinear directional couplers”, *Optics Letters*, Vol. 16, No. 21, pp. 1641–1643 (1991).
- [19] G. V. Prakash, M. Cazzanelli, Z. Gaburro, L. Pavesi, F. Iacona, G. Franzo, and F. Priolo: “Nonlinear optical properties of silicon nanocrystals grown by plasma-enhanced chemical vapor deposition”, *Journal of Applied Physics*, Vol. 91, No. 7, p. 4607–4610 (2002).
- [20] 久保寺憲一 : “非線形光学材料の性能測定”, 高分子, 39 巻, 11 月号, pp. 820–824 (1990).
- [21] P. Andalib and N. Granpayeh: “All-optical ultracompact photonic crystal AND gate based on nonlinear ring resonators”, *Journal of Optical Society of America*, Vol. 26, No. 1, pp. 10–16 (2009).
- [22] Y. D. Wu and T. T. Shih: “New all-optical logic gates based on the local nonlinear Mach-Zehnder interferometer”, *Optics Express*, Vol. 16, No. 1, pp. 248–257 (2008).
- [23] D. Pacifici, H. J. Lezec, and H. A. Atwater: “All-optical modulation by plasmonic excitation of CdSe quantum dots”, *Nature Photonics*, Vol. 1, pp. 402–406 (2007).

4 ギャッププラズモンを用いた論理演算回路の開発

- [24] A. V. Krasavin, T. P. Vo, W. Dickson, P. M. Bolger, and A. V. Zayats: “All-Plasmonic Modulation via Stimulated Emission of Copropagating Surface Plasmon Polaritons on a Substrate with Gain”, *Nano Letters*, Vol. 11, pp. 2231–2235 (2011).
- [25] C. Haffner, W. Heni, Y. Fedoryshyn, J. Niegemann, A. Melikyan, D. L. Elder, B. Baeuerle, Y. Salamin, A. Josten, U. Koch, C. Hoessbacher, F. Ducry, L. Juchli, A. Emboras, D. Hillerkuss, M. Kohl, L. R. Dalton, C. Hafner, and J. Leuthold: “All-plasmonic Mach-Zehnder modulator enabling optical high-speed communication at the microscale”, *Nature Photonics*, Vol. 9, pp. 525–529 (2015).
- [26] D. T. Pierce and W. E. Spicer: “Electronic structure of amorphous Si from photoemission and optical studies”, *Physical Review B*, Vol. 5, pp. 3017–3029 (1972).
- [27] T. S. Tyagi: “Metal-Semiconductor Schottky Barrier Junctions and Their Applications”, Springer, pp. 344–352 (1984).
- [28] J. A. Dionne, L. A. Sweatlock, and H. A. Atwater: “Plasmon slot waveguides: Towards chip-scale propagation with subwavelength-scale localization”, *Physical Review B*, Vol. 73, 035407 (2006).
- [29] Z. Yu, G. Veronis, S. Fan, and M. L. Brongersma: “Design of midinfrared photodetectors enhanced by surface plasmons on grating structures”, *Applied Physics Letters*, Vol. 89, 151116 (2006).

5 結論

5.1 総括

本論文では、信号キャリアとして表面プラズモンを用いた情報処理デバイスを実現するため、その基幹技術である高密度表面プラズモン論理演算技術の開発を目的として、要素技術の設計理論の構築と実験による実証を試みた。

第1章では、ビッグデータおよびIoT技術の普及活発化に伴い、全世界の情報通信量が今後も爆発的に増加し続けると考えられている背景に基づいて、高速・大容量光通信に基づいた新規の情報処理システムの必要性について述べた。

Beyond CMOSに代表される新規の技術を従来のCMOS技術と組み合わせる“Extended CMOS”による次世代情報通信技術への展望が重要になると言われている。本研究では、金属表面近傍の自由電子と電磁波とが結合した集団振動の量子である表面プラズモンの干渉や非線形光学効果を用いた、ナノスケール高速スイッチの実現を可能とするプラズモニック素子をシリコン基板上に導入することを目的として、情報処理システムの基幹素子である論理演算回路の開発を行った。

第2章では、表面プラズモンおよびギャッププラズモンの理論と、論理演算回路の開発に用いた表面プラズモンの多モード干渉と非線形光学効果の原理について述べた。表面プラズモンおよびギャッププラズモンの理論については、表面プラズモンおよびギャッププラズモンの存在条件や伝播損失、閉じ込め効率、実効屈折率について述べ、表面プラズモンを実際に励起する際に用いたグレーティング結合法について記述した。続いて、多モード干渉の原理については、はじめに伝播光を信号キャリアとした場合における多モード導波路内の伝播特性について述べた後、多モード導波路内で生じている異なるモード間干渉および自己結像現象の原理について述べた。

第3章では、多モード干渉を利用した表面プラズモン論理演算回路の開発について述べた。はじめに、表面プラズモン信号の干渉を用いて論理演算を行うために必要な、複数の異なる表面プラズモン信号間の位相差を構造パラメータで任意に調節可能な位相調整素子の開発について章氏に記述した。続いて、開発した論理演算回路の基幹部品である位相調整素子と2入力2出力多モード干渉計を組み合わせたプラズモニック半加算器の動作原理について述べた。最後に、FDTD法による電磁界解析結果と近接場光学顕微鏡による実験結果の対応と、演算結果のオンオフ比評価について述べた。また、高密度配線技術として、網目状に表面プラズモン配線を形成することができる配線交差構造について述べた。2モード干渉を表面プラズモンモードに適用し、小型で低損失な配線交差構造の開発および設計を行った。また、より高密度な網目状配線を形成するためには、交差角度を10度から90度までの任意に設定した際の低損失交差が重要である。理論的な設計結果に基づいて、FDTD法による電磁界解析結果と、近接場光顕微鏡法による実験結果から得られた交差構造の

5 結論

挿入損失交差角度依存性とクロストークノイズについて述べた。

第4章では、非線形屈折率効果を利用したギャッププラズモン論理演算回路の開発について述べた。はじめに、ギャッププラズモンの励起に必要な、誘電体コア型導波路上の金属ナノロッドと金属名のテーパー構造を用いたオンチップギャッププラズモン直交励起構造の開発について詳細に記述した。次に、基板に対して上方より入射されるポンプ光を用いてポンプ表面プラズモンを励起するための扇形回折格子の設計について述べた。最後に、非線形屈折率効果を利用した Mach-Zehnder 型のプラズモニック変調構造の理論設計について述べた後、FDTD 法による電磁界解析を用いて演算動作特性について記述した。

5.2 今後の展望

本研究では、金属表面近傍の自由電子と電磁波とが結合した集団振動の量子である表面プラズモンの干渉や非線形光学効果を用いたプラズモニック素子をシリコン基板上に導入することを目的として、情報処理システムの基幹素子である論理演算回路の開発を行った。論理演算回路の要素素子として、パッシブな表面プラズモンの多モード干渉を用いた論理演算素子、網目状の表面プラズモン配線を可能とする2モード干渉を用いた配線交差構造、ナノスケールのギャッププラズモン配線と誘電体光導波路および表面プラズモン導波路を接続可能とするギャッププラズモン励起および変換構造、非線形屈折率効果を用いた論理演算素子の実現可能性を示した。今後の課題としては、本研究を通して確立した技術に基づいて、より実用的なデバイス開発への展開が重要である。例えば、集積可能な波長多重・偏光多重・位相シフトを可能とするコヒーレント光源の開発や、表面プラズモンおよびギャッププラズモン信号を高感度で検出可能な検出器の開発が重要となると考えられる。

4章で記述したギャッププラズモンを用いた論理演算回路については、設計結果に基づいて実験的に動作評価を実施する必要がある。具体的には、走査型近接場光顕微鏡法を用いて基本動作を確認した後、方向性結合器出力のポンプ強度依存性を評価する。これらの評価を通して、ギャッププラズモンを用いた論理演算回路の実現可能性を確認することを目標とする。

5.3 今後の課題

全光論理演算回路の実用化には、表 5.1 へ示す課題が存在する^[1]。光コンピューティングが未だ有効な手法として確立していないのは、これらの課題を全て満たす論理素子が開発されていないことに起因している。

3章で開発した表面プラズモンの干渉を用いた論理演算回路は、**Cascadability**, **Fan-out** に課題がある。また、4章で開発したギャッププラズモンの電場増強を用いた論理演算回路は、**Fan-out**, **Absence of critical biasing (pumping)** に課題がある。しかし、本研究で開発した論理演算回路は単体で全ての必要な機能を満たすことを目的としておらず、複数の異なる論理素子を組み合わせることで新規の論理演算回路の実現を目指している。

以上より、今後は低強度プラズモン信号を用いて高強度プラズモン信号を処理可能な論理素子の開発が課題となる。具体的には、エルビウム等の利得材料を用いて低強度プラズモン信号を高強度プラズモン信号と同等まで増幅可能とする素子や、電場増強効果を効率的に利用して低強度プラズモン信号で非線形光学効果を利用可能とする素子を開発する必要がある。このような論理素子を実現することで、論理回路上でプラズモン信号増幅が可能となり、主にオーミック損失に起因するプラズモン信号劣化の解決に対するブレークスルーとなることが期待できる。

表 5.1 実用的な全光論理演算回路の基準^[1]

| 課題 | 内容 |
|---|--|
| Cascadability (カスケード接続性) | <ul style="list-style-type: none"> 論理演算結果の出力を接続先の論理演算の入力として利用可能 動作する光波の波長, ビーム形, パルス波形が接続先と一致 |
| Fan-out (低強度信号による高強度信号の処理) | <ul style="list-style-type: none"> 論理演算回路の出力が少なくとも2段階の接続に渡って利用可能 小さいパワーの入力光で大きいパワーの出力光を制御または変調可能 |
| Logic-level restoration (論理信号の復元) | <ul style="list-style-type: none"> システムが許容しないほど光信号が劣化した際に高品質な波形へ復元可能 |
| Input/output isolation (入出力間のアイソレーション) | <ul style="list-style-type: none"> 出力端で信号が反射することで発生する戻り光の低減 |
| Absence of critical biasing (精密なバイアス点の要求) | <ul style="list-style-type: none"> オンオフ閾値近傍の出力強度の傾きを大きくする必要性 光の干渉を用いる場合は相対的な位相差を精密に調節する必要性 |
| Logic level independent loss (論理レベルに依存しない損失) | <ul style="list-style-type: none"> デバイス挿入に起因する信号劣化および損失 (反射, オーミック損失, モード分散) の低減 |

参考文献

- [1] D. A. B. Miller: “Are optical transistors the logical next step?”, Nature Photonics, Vol. 4, pp. 3–5 (2010).

謝辞

本研究の機会を与えて頂くとともに、研究の遂行にあたり終始適切なご指導とご助言、ご討論を賜りました豊橋技術科学大学 教授 福田 光男 先生に謹んで感謝の意を表します。

本論文を編纂するにあたり、有益なご教示を頂いた豊橋技術科学大学 教授 内田 裕久 先生、豊橋技術科学大学 教授 石川 靖彦 先生、豊橋技術科学大学 准教授 石山 武 先生に深く感謝いたします。

本研究を遂行するにあたり、有益なご助言とご討論、ご指導を頂きました京都工芸繊維大学 助教 石井 佑弥 先生に謹んで感謝の意を表します。

表面プラズモンおよびギャッププラズモンを用いたデバイスの作製にあたり、有益なご助言とご討論、ご指導を頂きました豊橋技術科学大学 研究支援課 技術支援推進室 技術職員 飛沢 健 博士、リーディング大学院教育推進機構 特任教授 石井 仁 先生、豊橋技術科学大学 准教授 関口 寛人 先生、助教 岩田 達哉 先生に感謝の意を表します。

表面プラズモンおよびギャッププラズモンを用いたデバイスの設計や作製、測定にあたり、有益なご助言とご討論、ご指導を頂きました豊橋技術科学大学 フォトニクス研究グループ 平野 智裕 氏、外岡 悠汰 氏、菊地 裕大 氏、同研究室卒業生 相原 卓磨 博士、福原 誠史 博士、武田 愛弓 氏、酒井 宏基 氏、木村 優 氏、眞野 毅大 氏、堀田 一真 氏、住村 あさひ 氏、岡久 真也 氏、伊藤 基 氏、古木 崇裕 氏、渡邊 領 氏、中山 昂太郎 氏、中山 裕太郎 氏、ならびに同研究室の皆様感謝の意を表します。

物品の発注や出張書類等の作成にあたり、適切なアドバイスをいただきました豊橋技術科学大学 フォトニクス研究グループ 森田 知恵子 氏、杉浦 奈保子 氏に感謝の意を表します。

国際学会への参加にあたり、豊橋技術科学大学 テーラーメイド・バトンゾーン教育プログラムより、多大な援助を受けました。また、本研究の一部は日本学術振興会 特別研究員奨励費 (16J01191) として多大な援助を受けました。ここに感謝の意を表します。

最後に、大学での研究に理解を示し、協力、応援していただきました妻 亜里紗、長女 縁、両親、妹、祖父母、親族に心から感謝いたします。

太田 雅

研究業績

【学術論文】

1. Masashi Fukuhara, **Masashi Ota**, Hiroki Sakai, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda: “Low-loss waveguiding and detecting structure for surface plasmon polaritons”, *Applied Physics Letters*, Vol. 104, No. 8, 081111 (4 pages) (2014).
2. Masashi Fukuhara, **Masashi Ota**, Ayumi Takeda, Takuma Aihara, Hiroki Sakai, Yuya Ishii, and Mitsuo Fukuda: “Surface-Plasmon Waveguides as Transmission Lines for Optical Signal and Electrical Bias”, *IEEE/OSA Journal of Lightwave Technology*, Vol. 32, pp. 4490–4495 (2014).
3. Takuma Aihara, Hiroki Sakai, Ayumi Takeda, Shinya Okahisa, Masashi Fukuhara, **Masashi Ota**, Yuya Ishii, and Mitsuo Fukuda: “Coherent Plasmonic Interconnection in Silicon-based Electrical Circuit”, *IEEE/OSA Journal of Lightwave Technology*, Vol. 33, pp. 2139–2145 (2014).
4. **Masashi Ota**, Masashi Fukuhara, Asahi Sumimura, Motoki Ito, Takuma Aihara, Yuya Ishii, Mitsuo Fukuda: “Dielectric-loaded surface plasmon polariton crossing waveguides using multimode interference”, *Optics Letters*, Vol. 40, Iss. 10, pp 2269–2272 (2015).
5. **Masashi Ota**, Asahi Sumimura, Masashi Fukuhara, Yuya Ishii, and Mitsuo Fukuda: “Plasmonic-multimode-interference-based logic circuit with simple phase adjustment”, *Scientific Reports*, Vol. 6, 24546 (6 pages) (2016).
6. Asahi Sumimura, **Masashi Ota**, Kotaro Nakayama, Motoki Ito, Yuya Ishii, and Mitsuo Fukuda: “Low-Return-Loss Plasmonic Multiplexer with Tapered Structure”, *IEEE Photonics Technology Letters*, Vol. 28, pp. 2419–2422 (2016).
7. Kotaro Nakayama, Yuta Tonooka, **Masashi Ota**, Yuya Ishii, Mitsuo Fukuda: “Passive Plasmonic Demultiplexer using Multimode Interference”, *IEEE/OSA Journal of Lightwave Technology*, Vol. 36, No. 10, pp. 1979–1984 (2018).
8. Takahiro Furuki, **Masashi Ota**, and Mitsuo Fukuda: “Plasmonic slow light device using superfocusing on a bow-tied metallic waveguide”, *Optics Letters*, Vol. 43, No. 14, pp. 3232–3235 (2018).
9. **Masashi Ota** and Mitsuo Fukuda: “Highly efficient on-chip excitation of orthogonal-polarized gap plasmons for a dense polarization multiplexing circuit”, *Optics Express*, Vol. 26, No. 17, pp. 21778–21783 (2018).

【解説記事】

1. 太田 雅, 福田 光男 :
“多モード干渉を用いたプラズモニック論理演算回路”,
光学, 第46巻, 第6号, p. 234 (2017年6月).

【国際学会】

1. **Masashi Ota**, Masashi Fukuhara, Hiroki Sakai, Yu Kimura, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda:
“Surface plasmon polariton diffraction structure to combine a low-loss waveguide and a Schottky-type detector” (P2.92),
13th International conference of Near-Field Optics, Nanophotonics, and Related Techniques (NFO-13), Salt Lake, USA, Aug. 31–Sep. 4, 2014.
2. Masashi Fukuhara, Takuma Aihara, **Masashi Ota**, Hiroki Sakai, Yu Kimura, Yuya Ishii, and Mitsuo Fukuda:
“Optical Signal Transmission through Plasmonic Waveguide under Applied Electrical Bias” (MNa1.2),
2014 International Conference on Optical MEMS and Nanophotonics (OMN 2014), University of Strathlyde, Glasgow, Scotland, Aug. 17–21, 2014.
3. Hiroki Sakai, Takuma Aihara, Masashi Fukuhara, **Masashi Ota**, Yu Kimura, Yuya Ishii, and Mitsuo Fukuda:
“Integration of Plasmonic Device with Metal-Oxide-Semiconductor Field-Effect Transistors” (WA-P41),
2014 International Conference on Optical MEMS and Nanophotonics (OMN 2014), University of Strathlyde, Glasgow, Scotland, Aug. 17–21, 2014.
4. Takuma Aihara, Hiroki Sakai, Ayumi Takeda, Masashi Fukuhara, **Masashi Ota**, Yu Kimura, Yuya Ishii, Mitsuo Fukuda:
“Coherent signal operation of surface plasmon and electronic integrated-circuit” (12B.3),
13th International conference of Near-Field Optics, Nanophotonics, Related Techniques (NFO-13), Salt Lake, USA, Aug. 31–Sep. 4, 2014.
5. **Masashi Ota**, Masashi Fukuhara, Asahi Sumimura, Motoki Ito, Takuma Aihara, Yuya Ishii, and Mitsuo Fukuda:
“Mirror-Imaged Multimode Interference Crossings with Low Loss and Crosstalk Based on Dielectric-Loaded Surface Plasmon Polariton Waveguides” (Z8.13),
2015 Materials Research Society Spring Meeting and Exhibit (MRS 2015 Spring), Marriott Marquis, San Francisco, USA, Apr. 6–10, 2015.
6. Motoki Ito, Masashi Fukuhara, **Masashi Ota**, Asahi Sumimura, Yuya Ishii, and Mitsuo Fukuda:
“Low Propagation Loss in an Asymmetric Plasmonic Crystal Waveguide” (26P-53),
CLEO Pacific Rim 2015, Busan, Korea, Aug. 24–28, 2015.

7. Mitsuo Fukuda, Hiroki Sakai, Takehiro Mano, Yu Kimura, **Masashi Ota**, Masashi Fukuhara, Takuma Aihara, Yuya Ishii, and Takeshi Ishiyama:
“Plasmonic and Electronic Device Integrated Circuits and Their Characteristics”,
45th European Solid-State Devices Research Conference, Sep. 14–18, Graz, Austria, 2015.
8. Asahi Sumimura, **Masashi Ota**, Masashi Fukuhara, Motoki Ito, Ryo Watanabe, Yuya Ishii, and Mitsuo Fukuda:
“Dielectric-loaded Surface Plasmon Polariton Waveguide with Bending Structure” (ASu1D.5),
Asia Communications and Photonics Conference 2015, Hong Kong Convention and Exhibition Center,
Hong Kong, China, Nov. 19–23, 2015.
9. Takahiro Furuki, **Masashi Ota**, Ryo Watanabe, Yuya Ishii, and Mitsuo Fukuda:
“Plasmonic intensity modulator using superfocusing modes in tapered metallic waveguide”,
pp. 285-286, 2016 International Conference on Optical MEMS and Nanophotonics, National University
of Singapore, Singapore, Jul. 31–Aug. 4, 2016.
10. Kotaro Nakayama, Asahi Sumimura, **Masashi Ota**, Masashi Fukuhara, Yuya Ishii, and Mitsuo Fukuda:
“Plasmonic Demultiplexer Based on Multimode Interference Effects”,
p. 213, The 14th International Conference on Near-Field Optics, Nanophotonics and Related Techniques
(NFO-14), Act City Hamamatsu Congress Center, Hamamatsu, Japan, Sep. 4–8, 2016.
11. Ryo Watanabe, **Masashi Ota**, Asahi Sumimura, Motoki Ito, Masashi Fukuhara, Yuya Ishii, and Mitsuo
Fukuda:
“Plasmonic Phase Adjuster Using Multi-Mode Interference”,
p. 214, The 14th International Conference on Near-Field Optics, Nanophotonics and Related Techniques
(NFO-14), Act City Hamamatsu Congress Center, Hamamatsu, Japan, Sep. 4–8, 2016.
12. Asahi Sumimura, Kotaro Nakayama, **Masashi Ota**, Yuya Ishii, and Mitsuo Fukuda:
“Surface Plasmon Multiplexer Employing Multimode Interferometer”,
11th IEEE Nanotechnology Materials and Devices Conference (NMDC 2016), Toulouse Congress
Center, Toulouse, France, Oct. 9–12, 2016.
13. **Masashi Ota**, Asahi Sumimura, Takahiro Furuki, Ryo Watanabe, Kotaro Nakayama, Yuya Ishii, and
Mitsuo Fukuda:
“Multimode-Interference-Based Phase Adjuster in Cascaded All-Plasmonic Logic Circuits” (ThA1.1),
pp. 787-788, IEEE Photonics Conference 2016 (IPC 2016), Hilton Waikoloa Village, Hawaii, Oct. 2–7,
2016.
14. **Masashi Ota**, Takahiro Furuki, Kotaro Nakayama, Ryo Watanabe, Asahi Sumimura, Yuya Ishii, and
Mitsuo Fukuda:
“Highly efficient plasmonic excitation structure in hybrid waveguides” (P-07-30),
The 8th International Conference on Surface Plasmon Photonics (SPP8), Academia Sinica, Taipei,
Taiwan, May 22–26, 2017.

15. Yudai Kikuchi, **Masashi Ota**, Ryo Watanabe, Yuya Ishii, and Mitsuo Fukuda:
“Wavelength Dependence of a Plasmonic Phase Adjuster Output in the O-band” (P-07-21),
The 8th International Conference on Surface Plasmon Photonics (SPP8) Academia Sinica, Taipei,
Taiwan, May 22–26, 2017.
16. Yuta Tonooka, Asahi Sumimura, Kotaro Nakayama, Ryo Watanabe, **Masashi Ota**, Yuya Ishii, and Mitsuo Fukuda:
“Plasmonic Signal Inverter using Multimode Interferometer” (P-07-26),
The 8th International Conference on Surface Plasmon Photonics (SPP8) Academia Sinica, Taipei, Taiwan,
May 22–26, 2017.
17. Tomohiro Hirano, **Masashi Ota**, Ryo Watanabe, Yuya Ishii, and Mitsuo Fukuda:
“All-Plasmonic Halfadder using Tapered Waveguide-Based Mode Conversion and Multimode Interference” (P-07-29), The 8th International Conference on Surface Plasmon Photonics (SPP8) Academia Sinica, Taipei, Taiwan, May 22–26, 2017.
18. Kotaro Nakayama, Asahi Sumimura, **Masashi Ota**, Ryo Watanabe, Takahiro Furuki, Yuya Ishii, and Mitsuo Fukuda:
“Asymmetric Bow-tied Plasmonic Demultiplexer Using Multimode Interference” (P28),
p. 37, The 8th International Conference on Metamaterials, Photonic Crystals and Plasmonics (META 17), Songdo Convensia, Incheon-Seoul, South Korea, Jul. 25–28, 2017.
19. Takahiro Furuki, **Masashi Ota**, Yuya Ishii, and Mitsuo Fukuda:
“Plasmonic time delay and switching using short-range surface plasmon polaritons on a bow-tied metallic waveguide” (S. P1. 11),
European Materials Research Society 2017 Fall Meeting (EMRS 2017 Fall), Warsaw University of Technology, Warsaw, Poland, Sep. 18–21, 2017.
20. Mitsuo Fukuda, **Masashi Ota**, Kotaro Nakayama, Shunichi Higuchi, Takahiro Furuki, Ryo Watanabe, Yudai Kikuchi, Yuta Tonooka, Tomohiro Hitano, Tomoharu Inoue, and Yuya Ishii: “Configuration of nano- and micro-scale plasmonic circuits fabricated by CMOS-compatible processes”, European Materials Research Society 2018 Spring Meeting (EMRS 2018 Spring), Strasbourg, France, June 18–22, 2018.
21. **Masashi Ota**, Tomohiro Hirano, Yuta Tonooka, Yudai Kikuchi, and Mitsuo Fukuda:
“Highly efficient on-chip excitation of orthogonal-polarized gap plasmons” (K.8.6),
European Materials Research Society 2018 Fall Meeting (EMRS 2018 Fall Meeting), Warsaw University of Technology, Warsaw, Poland, Sep. 17–21, 2018.
22. Yuta Tonooka, **Masashi Ota**, Yudai Kikuchi, Tomohiro Hirano, and Mitsuo Fukuda:
“Low loss waveguide structure as plasmonic wiring for integrated circuits and its characteristics” (K.P.31.),
European Materials Research Society 2018 Fall Meeting (EMRS 2018 Fall Meeting), Warsaw University of Technology, Warsaw, Poland, Sep. 17–21, 2018.

23. Tomohiro Hirano, **Masashi Ota**, Yuta Tonooka, Yudai Kikuchi, and Mitsuo Fukuda:
 “Plasmonic mode converter consisting of tapered multimode interferometer” (K.P.32),
 European Materials Research Society 2018 Fall Meeting (EMRS 2018 Fall Meeting), Warsaw
 University of Technology, Warsaw, Poland, Sep. 17–21, 2018.

【国内学会】

1. **太田雅**, 福原誠史, 酒井宏基, 相原卓磨, 石井佑弥, 福田光男:
 “検出器構造を有する低損失表面プラズモン導波路” (MSS-144-010),
 2014 年 電気学会 マイクロマシン・センサシステム研究会, 東京大学 生産技術研究所, 東京
 都, 2014 年 5 月 27 日–28 日.
2. 酒井宏基, 相原卓磨, 武田愛弓, 福原誠史, **太田雅**, 木村優, 石井佑弥, 福田光男:
 “導波路を伝搬した表面プラズモン信号による MOSFET の直流および交流動作”,
 電子情報通信学会 (電子デバイス研究会), 名古屋大学, 名古屋市, 2014 年 5 月 28 日–29 日,
 Vol. 114, Iss. 56, pp. 51–54.
3. 福原誠史, **太田雅**, 相原卓磨, 酒井宏基, 木村優, 武田愛弓, 石井佑弥, 福田光男:
 “表面プラズモン導波路の電氣的分離と光信号伝達の検討”,
 電子情報通信学会 (ソサイエティ大会), 徳島大学, 徳島市, 2014 年 9 月 23 日–26 日, エレク
 トロニクス講演論文集 1, C-3-12, p. 109.
4. **太田雅**, 福原誠史, 住村あさひ, 伊藤基, 相原卓磨, 石井佑弥, 福田光男:
 “多モード干渉を用いた表面プラズモンポラリトン交差導波路” (12a-A10-11),
 第 62 回応用物理学会春季学術講演会, 東海大学湘南キャンパス, 平塚市, 神奈川県, 2015 年
 3 月 11 日–14 日.
5. 住村あさひ, 中山昂太郎, **太田雅**, 福原誠史, 石井佑弥, 福田光男:
 “多モード干渉を用いた表面プラズモン合分波器” (20a-S622-10),
 第 63 回応用物理学会春季学術講演会, 東京工業大学, 東京都, 2016 年 3 月 19 日–22 日.
6. **太田雅**, 住村あさひ, 福原誠史, 伊藤基, 石井佑弥, 福田光男:
 “多モード干渉を用いたプラズモニック論理演算回路” (20aS622-11),
 第 63 回応用物理学会春季学術講演会, 東京工業大学, 東京都, 2016 年 3 月 19 日–22 日.
7. 渡邊領, **太田雅**, 菊地裕大, 平野智裕, 石井佑弥, 福田光男:
 “多モード干渉を用いた表面プラズモン論理回路の開発” (SDM2017-14),
 電子情報通信学会電子デバイス研究会, 名古屋大学 VBL, 名古屋市, 愛知県, 2017 年 5 月 25
 日. 信学技報, Vol. 117, No. 58, ED2017-20, pp. 29–32, 2017 年 5 月.
8. 古木崇裕, **太田雅**, 石井佑弥, 福田光男:
 “ボウタイ型金属導波路を用いたプラズモニック保持回路の開発” (SDM2017-15),
 電子情報通信学会電子デバイス研究会, 名古屋大学 VBL, 名古屋市, 愛知県, 2017 年 5 月 25
 日. 信学技報, Vol. 117, No. 58, ED2017-21, pp. 33–37, 2017 年 5 月.

5 結論

9. 中山昂太郎, 住村あさひ, 外岡悠汰, **太田雅**, 石井佑弥, 福田光男 :
“表面プラズモンポラリトンを用いた合分波器および信号反転器の開発” (SDM2017-16),
電子情報通信学会電子デバイス研究会, 名古屋大学 VBL, 名古屋市, 愛知県, 2017年5月25日. 信学技報, Vol. 117, No. 58, ED2017-22, pp. 39-44, 2017年5月.
10. 平野智裕, **太田雅**, 渡辺領, 石井佑弥, 福田光男 :
“表面プラズモンのモード変換を利用したプラズモニック半加算器” (OPE2017-89),
電子情報通信学会光エレクトロニクス研究会, まりんぴあみやこ, 宮古島市, 沖縄県, 2017年12月7日. 信学技報, Vol. 117, No. 339, OPE2017-89, pp. 1-4, 2017年12月.
11. 外岡悠汰, 井上智陽, **太田雅**, 石井佑弥, 福田光男 :
“信号伝送速度とエネルギー損失からみたプラズモニック配線と電気配線の比較” (OPE2017-90),
電子情報通信学会光エレクトロニクス研究会, まりんぴあみやこ, 宮古島市, 沖縄県, 2017年12月7日. 信学技報, Vol. 117, No. 339, OPE2017-91, pp. 5-8, 2017年12月.

【受賞等】

1. IEEE Nagoya Section Excellent Student Award (2014)
2. 公益財団法人 永井科学技術財団 平成 26 年度 大学院生海外研修助成 (2014)
3. 日本学術振興会特別研究員 (DC1) 採択 (2016)
4. IEEE Nagoya Section Excellent Student Award (2016)
5. 日本光学会 日本の光学研究 2016 選出 (2017)

付録 A Metal-Insulator-Metal 構造の特性について

表面プラズモンを励起する際に利用した透過型金属スリットの構造パラメータ最適化について検討を行った。本研究では金属材料として金を採用しているため、集束イオンビームを用いてパターンニングしたスリットは金/空気/金から成る metal-insulator-metal (MIM)構造として考えることができる。MIM 構造について、電磁界解析による等価屈折率の評価を行った。等価屈折率は、(2.55)式で示される波数を変数とする電荷分布における奇結合モードの特性方程式を用いて評価することができる。偶奇性の分類は、誘電体/負誘電体界面に発生する電荷分布による方法と、電磁場の横成分による方法がある。それぞれの方法における偶奇性は逆転するため、ここでは電荷分布による偶奇性の分類のみを採用する。図 A1 に、電荷分布による偶奇性の分類を示す。また、図 A2 に計算モデルを示す。



図 A1 電荷分布による偶奇性の分類

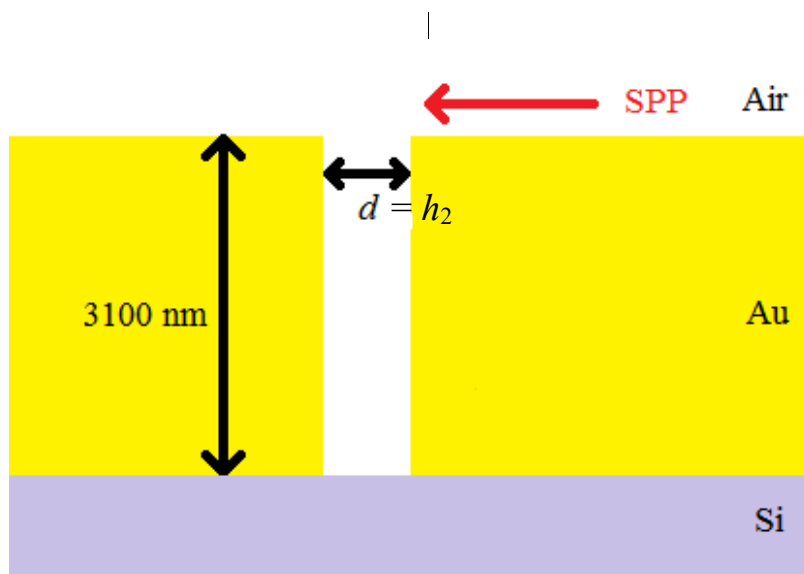


図 A2 MIM 構造の計算モデル

5 結論

反射型グレーティングによって空気/金界面へ励起された表面プラズモンを $120\ \mu\text{m}$ 伝搬させ、膜厚 $3100\ \text{nm}$ 、スリット幅 d のスリット内における波長を算出した。 d を $12.5\ \text{nm}$ から $100\ \text{nm}$ 変化させたとき、解析結果より算出した波長から得られる屈折率と特性方程式から得られる等価屈折率との比較を行った。図 A3 に $d = 50\ \text{nm}$ 、時間スケール定常状態におけるスリット内の様子を、図 A4 に解析結果および特性方程式から得られた屈折率-誘電体幅 $h_2=d$ 特性を示す。

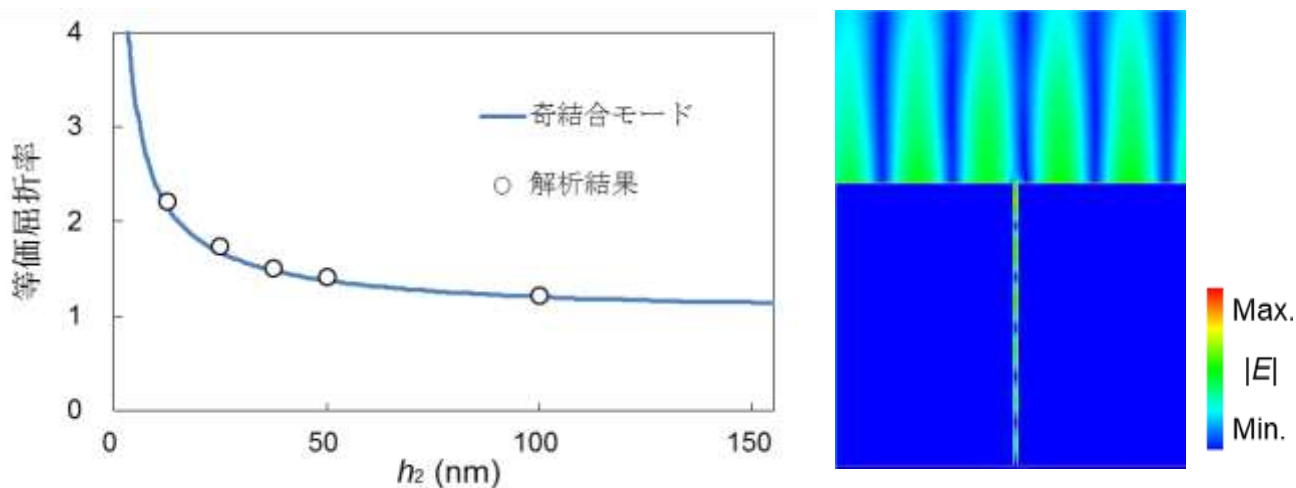


図 A3 等価屈折率-スリット幅 h_2 特性(奇結合モード) 図 A4 スリット内の電界分布($h_2=50\ \text{nm}$)

図 A2 の計算結果を利用することで、最適な金膜厚-スリット幅特性を導き出すことができる。また、金膜厚-スリット幅特性を図 A4 示す。ここで、マルチスリットは共振器として振る舞うため、スリット内波長の $\frac{1}{4}$ の金膜厚を最適値とした^[1,2]。

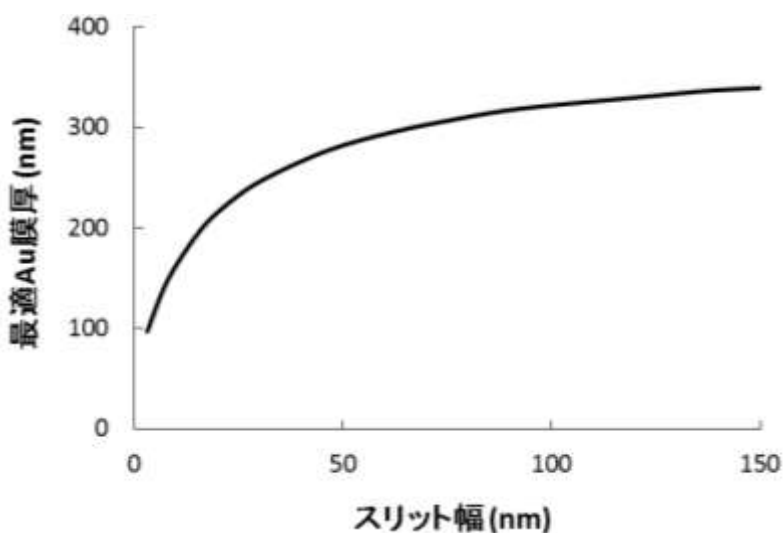


図 A4 金膜厚-スリット幅特性

図 A4 より、金膜厚に対する最適なスリット幅を理論的に求めることができる。

参考文献

- [1] T. Aihara, M. Fukuhara, A. Takeda, B. Lim, M. Futagawa, Y. Ishii, K. Sawada, M. Fukuda: “Monolithic Integration of Surface Plasmon Detector and Metal-Oxide-Semiconductor Field-Effect Transistors”, IEEE Photonics Journal, Vol. 5, Iss. 4, 6557472 (2013).
- [2] X. Jiao, P. Wang, L. Tang, Y. Lu, Q. Li, D. Zhang, P. Yao, H. Ming, and J. Xie: “Fabry-Perot-like phenomenon in the surface plasmons resonant transmission of metallic gratings with very narrow slits”, Applied Physics B, Vol. 80, Iss. 3, pp. 301–305 (2005).

付録 B 単一スリットを介した表面プラズモン励起強度の調節

単一スリットを介した表面プラズモンの励起は、複数スリットと比較して励起効率が劣るものの、スリット幅を任意に変更することで表面プラズモンの励起強度を調整することが期待できる。これは、入力表面プラズモン信号強度を調節する論理回路の実証実験において有用である。

はじめに、FDTD法を用いて解析的にSPの励起強度を求めた。図A1に、表面プラズモン励起強度推定モデルの概略図を示す。また、図2に単一スリット幅を変更したときの表面プラズモン強度の伝播長依存性を示す。ここで、金の膜厚を300 nmとし、スリット幅は50 nmから500 nmまで50 nm刻みで変更した。また、図A2中の電界強度は、入射光強度で規格化している。

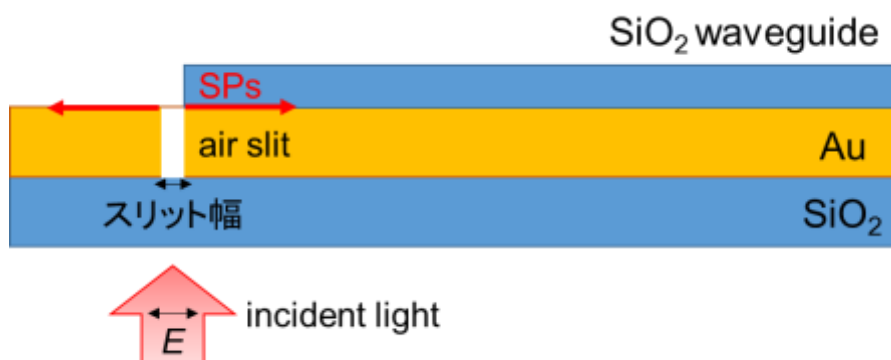


図 B1 解析モデル概略図

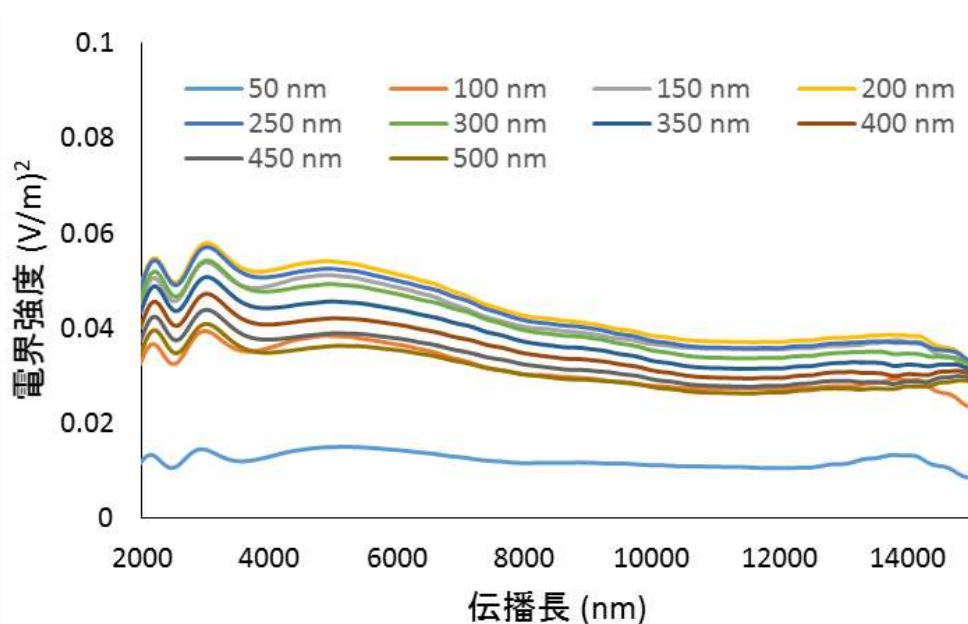


図 B2 表面プラズモン強度の伝播長依存性（スリット幅変更時）

5 結論

図 A2 に示した表面プラズモン強度の伝播長依存性から、励起部スリット近傍および解析領域終端の干渉縞の影響が少ない 5000 nm から 10000 nm に渡って表面プラズモン強度を積分し、スリット幅依存性を確認した。図 A3 に、表面プラズモン励起強度のスリット幅依存性を示す。

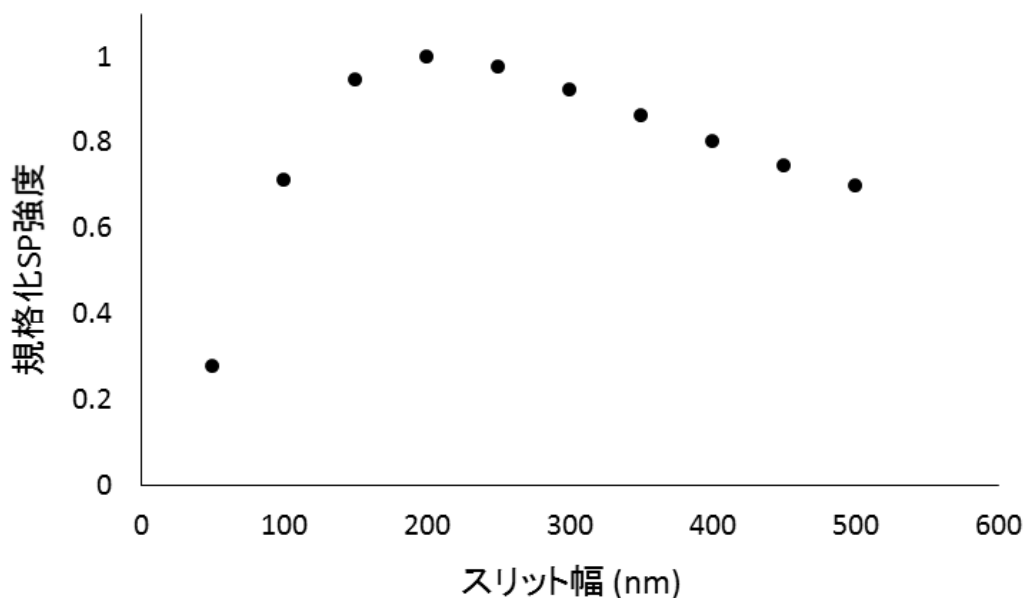


図 B3 表面プラズモン (SP) 励起強度のスリット幅依存性

図 A3 より、スリット幅 200 nm が表面プラズモン励起強度のピークであり、50 nm の場合に励起強度がピーク時と比較しておよそ 25%(電界振幅 50%)になることがわかった。しかし、スリット幅 50 nm 近傍は励起強度が加工精度の影響を受けやすいことが予想される(表面プラズモン強度の傾きが大きい)ため)ことから、スリット幅が 200 nm より大きい領域で励起強度を調節することがより望ましいと考えられる。

付録 C 多モード干渉を用いた論理演算回路のカスケード接続性

3章では、多モード干渉を用いた XOR および AND 演算から成る半加算器の開発を行った。付録 C では、半加算器をカスケード接続することによる全加算器への展開について記述する。

n ビット目の全加算器からの桁上げ信号出力は、最下位ビットの半加算器からの桁上げ信号出力を $C_0 = A_0B_0$ とすると、以下の論理式で示される。

$$C_n = A_nB_n + (A_n\overline{B_n} + \overline{A_n}B_n)C_{n-1} \tag{C.1}$$

下位ビットの半加算器演算処理から得られる桁上げ信号 C_{n-1} と 2 つの入力信号 A_n および B_n を入力とする、表面プラズモンの干渉を用いて全加算器演算を処理できる可能性のある、桁上げ出力および総和出力回路のコンセプトを提案した。提案した桁上げ出力回路のコンセプトを図 C1 に示す。

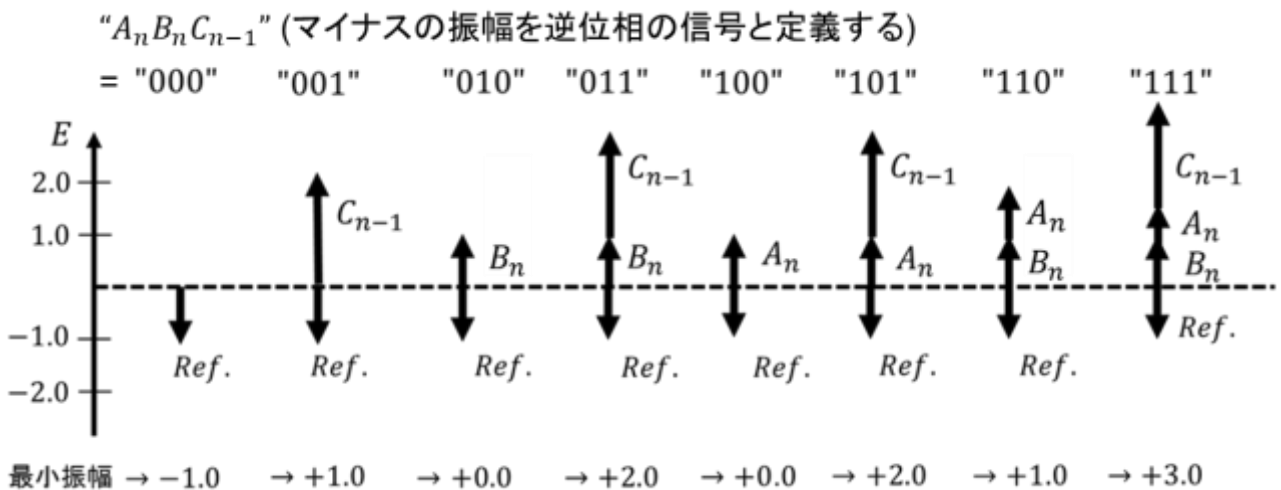


図 C1 桁上げ出力回路のコンセプト

図 C1 について、ON 状態の入力数が 2 つ以上の場合に桁上げ出力が ON 状態となる必要がある。よって、ON/OFF の切り替えの基準となる参照信号 (*Ref.*) を設けて A_n , B_n , C_{n-1} , *Ref.* の電界振幅をそれぞれ 1, 1, 2, -1 (マイナスの振幅を逆位相の信号と定義) とすることで、オンオフ比を有する桁上げ出力回路が形成可能となる。

続いて、桁上げ出力回路における参照信号の電界振幅を最適化してオンオフ比の算出を行った。図 C2 に、オンオフ比の参照信号電界振幅依存性を示す。

5 結論

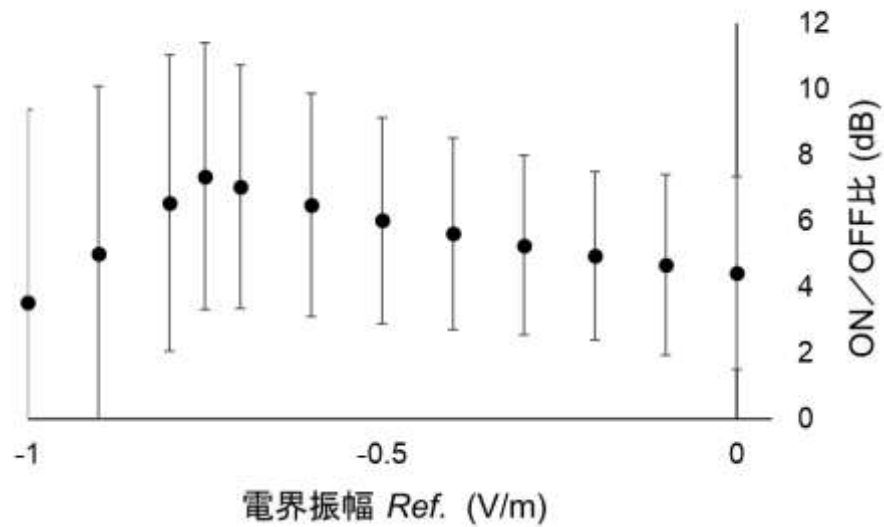


図 C2 桁上げ出力オンオフ比の参照信号電界振幅依存性

図 C2 より， 入力 A_n , B_n の電界を 1 とした場合に参照信号の電界振幅を 0.75 とし逆位相の干渉を利用することで， 7.36 (± 2.55) dB のオンオフ比で動作する桁上げ回路の基本構想を設計した。

続いて， 図 C3 に， 総和出力のコンセプトを示す。総和回路では， ON 状態の入力数が奇数の場合に ON 出力が得られる。図 C3 中の矢印 A および C は進相， B および Ref. は逆相を示す。しかし， A と C の 2 入力のみが ON の場合， 出力電界が ON になってしまい， 総和回路として機能しにくくなってしまいう課題がある。そこで， 図 C3 に示すように AC 間の位相差を $1/3\pi$ とすることで総和回路としての動作が期待できるが， オンオフ比は著しく低く， 図 C4 の A と C の位相差を変化させた場合における電界干渉に示すように， オンオフ比が一定でなくなる課題が存在する。この課題はパッシブ論理演算回路の Cascadability とオンオフ比を制限しており， パッシブ素子のみで論理演算回路を構成することが困難である要因となっている。

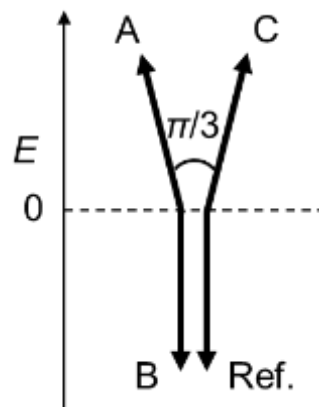


図 C3 総和出力のコンセプト

5 結論

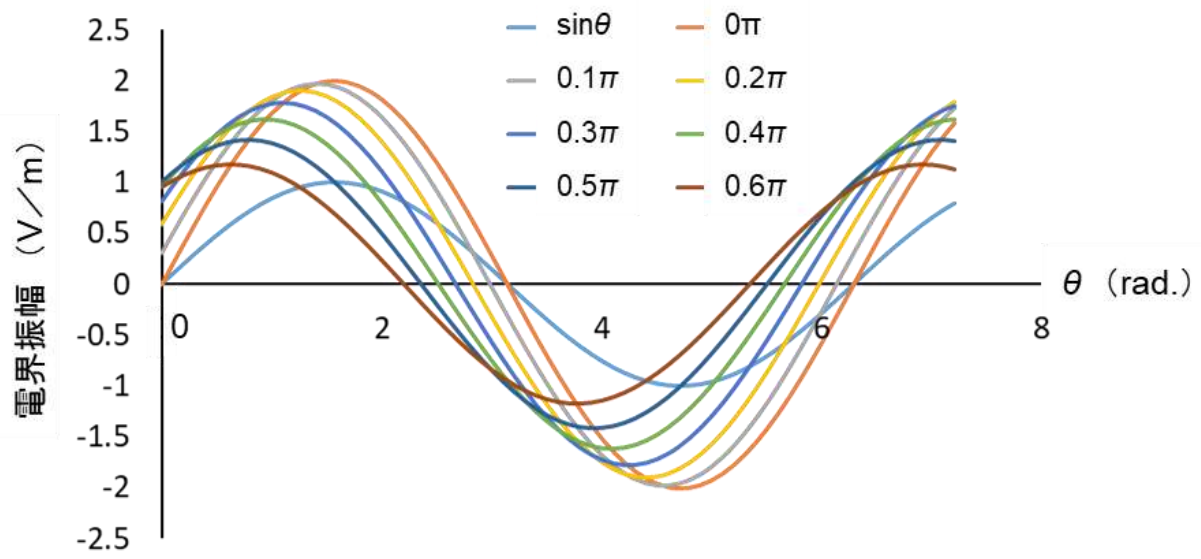


図 C4 位相差を変化させた場合における入力 A と C の電界加算結果

付録 D 金属ロッドの周期配列を用いた表面プラズモン励起構造

基板上方から入射された平行ビームを光源とする回折格子をベースとした表面プラズモン励起構造の設計を行った。図 D1 に、設計に用いた電磁界解析のモデル図を示す。また、図 D2 に解析結果である表面プラズモン励起強度の回折格子周期依存性を示す。ここで、金の格子の幅を 500 nm、酸化シリコン層の厚さを 500 nm、光源波長を 1550 nm とした。図 D2 の結果より、 $p = 1000$ nm 近傍で励起強度が最大となることを確認した。

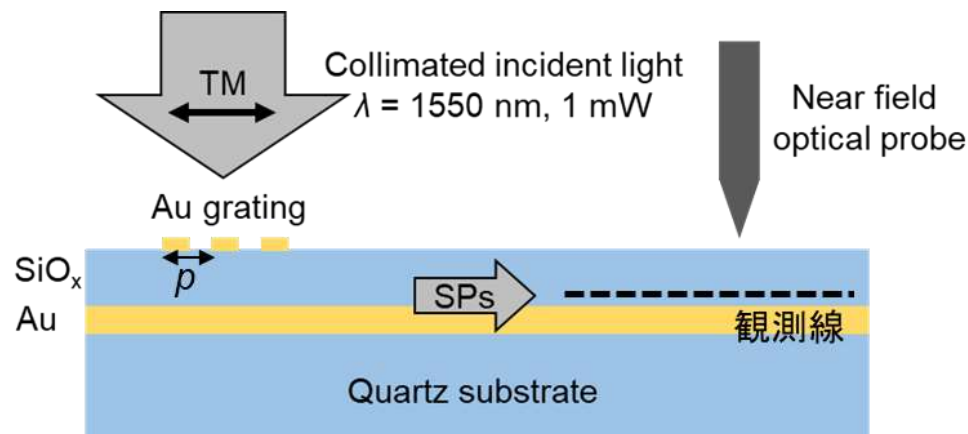


図 D1 回折格子を介した表面プラズモン励起構造の解析モデル図

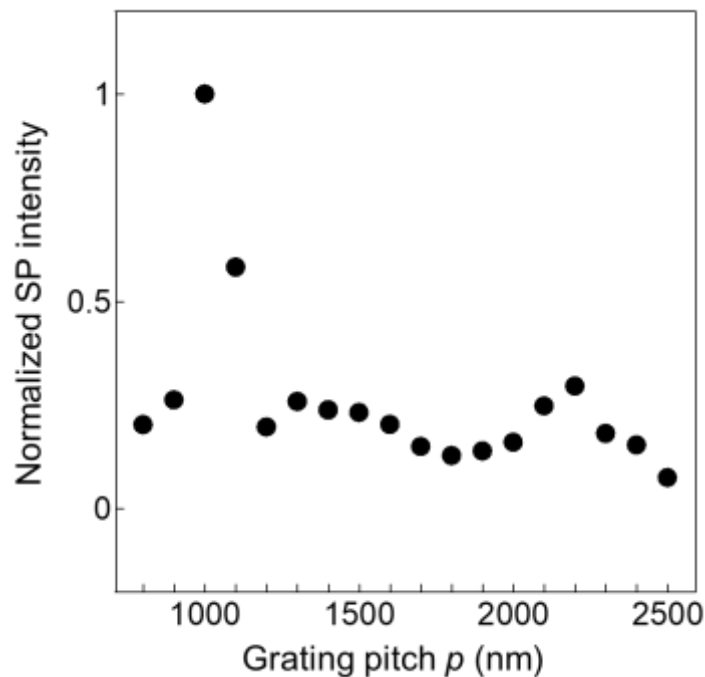


図 D2 規格化表面プラズモン励起強度の回折格子周期依存性

付録 E ハイブリッドプラズモニック導波路内の 2 モード干渉を用いた表面プラズモン励起および散乱構造

伝播光-表面プラズモン間の高効率変換を目的として、金薄膜上に形成した酸化シリコンおよびシリコン層から成るハイブリッドプラズモニック導波路における、プラズモニックモードとフォトニックモードの 2 モード干渉と回折格子を利用した、表面プラズモンの高効率励起および散乱構造を新たに提案し、設計と評価を行った。

提案する励起および散乱構造 (図 E1) は、ハイブリッドプラズモニック導波路上のシリコン層に形成した回折格子によって構成される。図 E1 中の構造パラメータについて、それぞれ h はシリコン層の厚さ、 W はスリット幅、 d はスリット深さ、 Λ はスリットピッチ、 N はスリット数を示している。導波路内を伝播する表面プラズモンの実効屈折率を算出し、プラズモニックモードとフォトニックモード間のビート長を考慮することで、2 モード導波路および回折格子を設計した。設計で用いた光源波長は 1550 nm とした。さらに、時間領域差分法による電磁界解析を用いて励起および散乱光強度を解析的に評価した。図 E2 に、単一モードと 2 モード導波路中を伝播する表面プラズモンの電界強度分布解析結果を示す。2 モード干渉によって、金表面近傍とシリコン層に強度ピークが周期的にシフトしていることが確認できる。

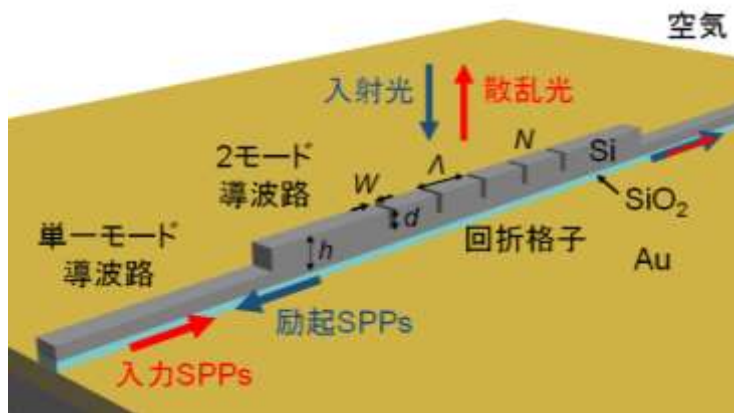


図 E1 提案構造の概略図 (SPPs: Surface Plasmon Polaritons)

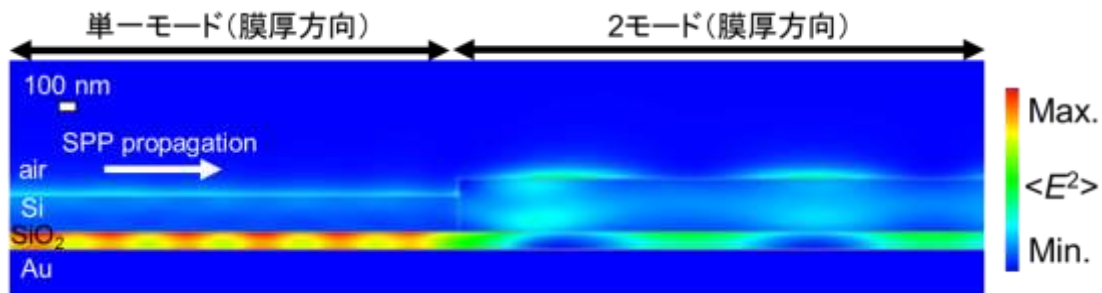
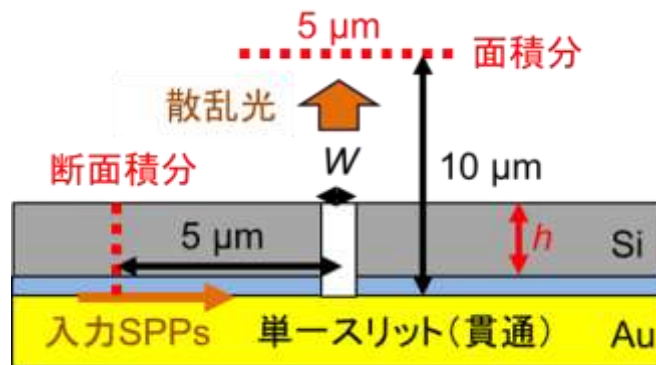


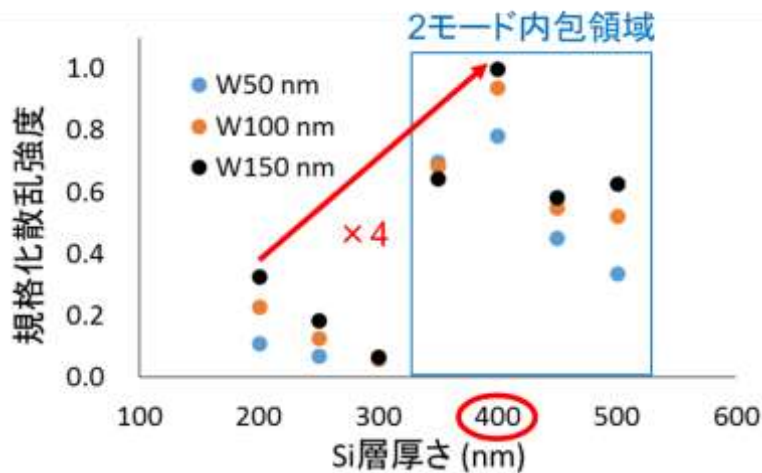
図 E2 単一モードと 2 モード導波路中を伝播する表面プラズモンの電界強度分布解析結果

5 結論

図 E3 に、単一のスリットを導波路上に設け、シリコン層の膜厚を変化させたときの表面プラズモン強度を示す。ここで、作製精度と表面プラズモンの伝播損失の観点から、酸化シリコン層の厚さは 100 nm とした。また、スリット幅は作製精度の観点から 50, 100 nm, 150 nm とした。シリコン層の厚さをプラズモニックモードとフォトニックモードが混在する 2 モード領域に設定することで、2 モード干渉によってシリコン層に表面プラズモン強度が集中し (図 E4), 励起および散乱光強度が約 4 倍までに増大することを確認した。解析結果より、シリコン層の厚さを 400 nm とした。



(a) 単一スリットによる表面プラズモン (SPP) 散乱の解析モデル



(b) 単一スリットを介した散乱光強度のシリコン層厚さ依存性
図 E3 シリコン層の膜厚を変化させたときの散乱光強度の評価

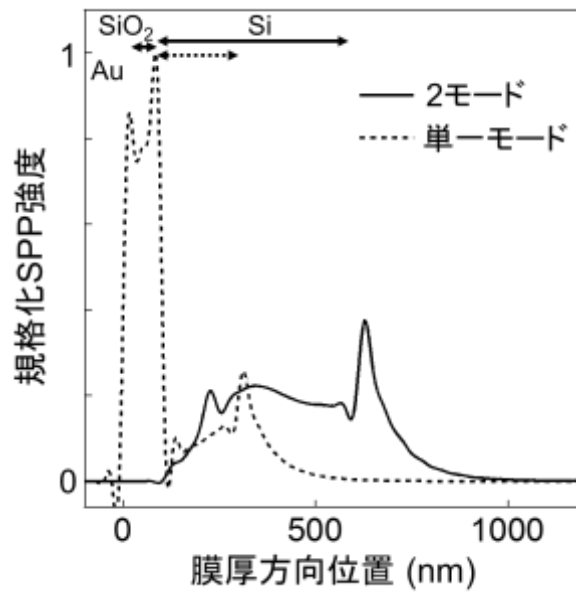
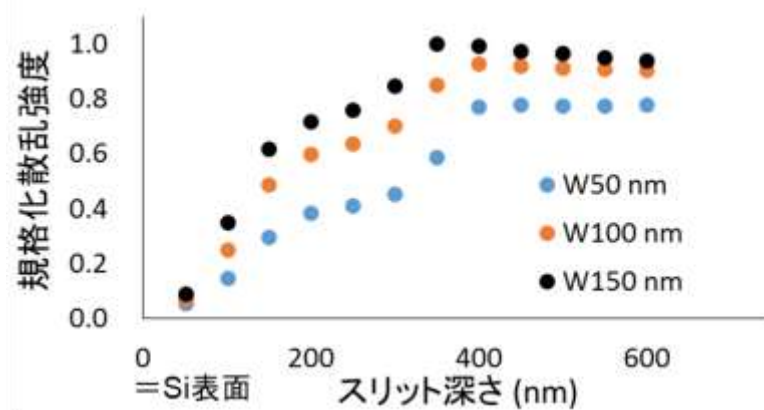
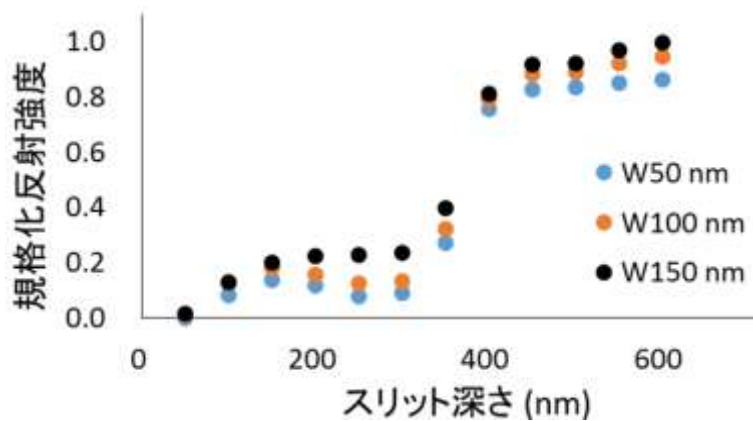


図 E4 導波路断面の膜厚方向表面プラズモン (SPP) 強度分布

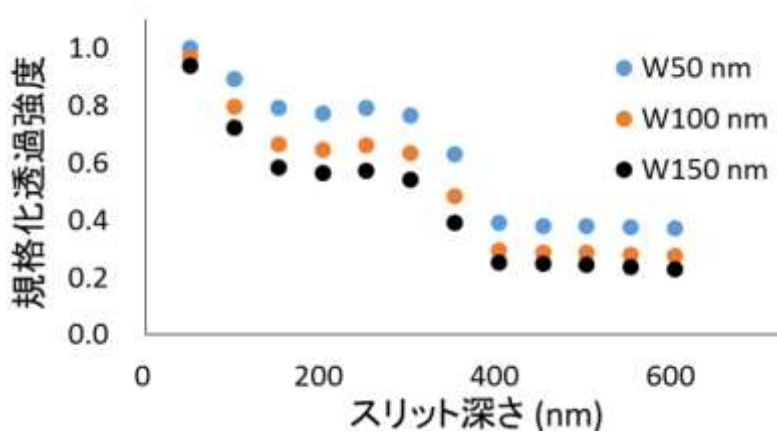
続いて、散乱スリット深さの検討を行った。厚さ 400 nm のシリコン層に対して、散乱、反射、透過強度の観点から最適なスリット深さを選定した。図 E5 に、散乱強度および反射強度、透過強度のスリット深さ依存性を示す。解析モデルは、図 E3(a)に示したように各モードの断面に沿って光強度を面積分することで評価した。ここで、スリット深さが 400 nm を超える条件は酸化シリコン層および金属層までスリットが貫通することを示している。図 E5 に示した解析結果より、スリット深さは散乱強度および透過強度が高く、反射強度が比較的低い 300 nm を選定した。



(a) 規格化散乱強度のスリット深さ依存性



(b) 規格化反射強度のスリット深さ依存性



(c) 規格化透過強度のスリット深さ依存性

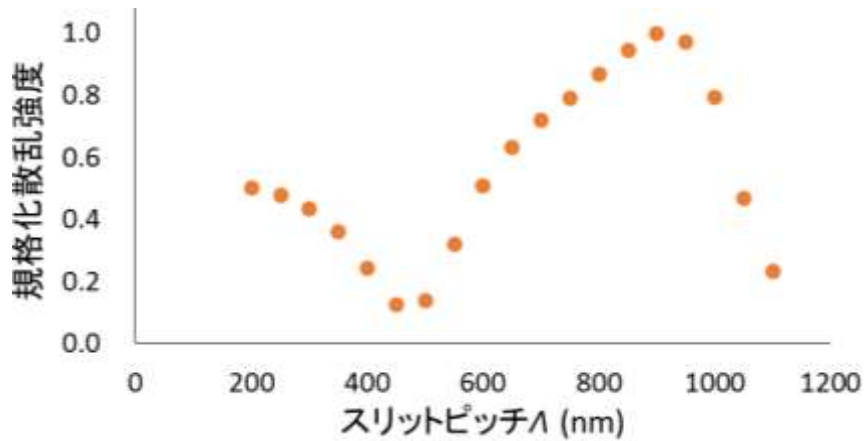
図 E5 散乱, 反射, 透過強度のスリット深さ依存性

5 結論

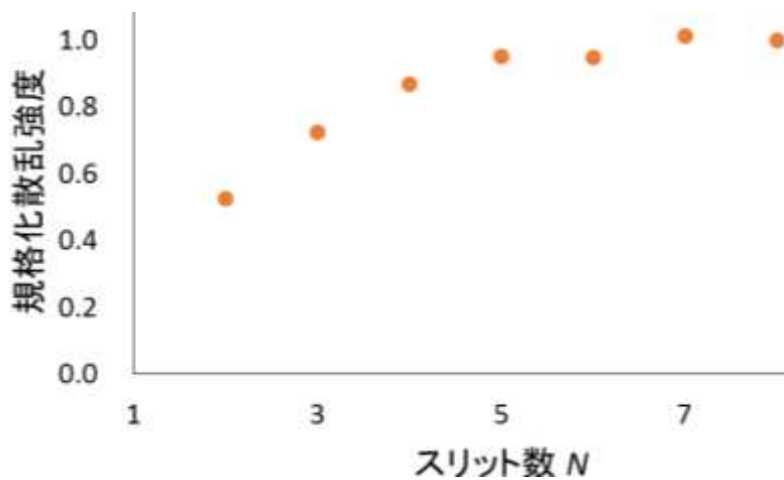
続いて、設計したスリットを周期的に配列することによる散乱強度の最適化を行った。図 E6 に、散乱強度のスリットピッチおよびスリット数依存性を示す。スリットピッチが 900 nm の条件において散乱強度が最大となり、スリット数が 5 以上の条件で散乱強度が飽和する傾向があることを解析的に確認した。また、スリットピッチが 900 nm の条件は(E.1)式に該当することを確認した。ここで、 $\lambda_{\text{photonic}}$ および $\lambda_{\text{plasmonic}}$ は、それぞれフォトニックモードおよびプラズモニックモードの波長である。

$$\frac{2\pi}{\lambda_{\text{photonic}}} < \frac{2\pi}{\Lambda} < \frac{2\pi}{\lambda_{\text{plasmonic}}} \quad (\text{E.1})$$

(E.1)式を用いて設計した波数の値を示すと $4.70 < 6.98 < 9.40 (\mu\text{m}^{-1})$ となり、評価した散乱強度は-1 次の回折（散乱角度 $\pm 30^\circ$ ）を介したものであることが解析的に確認された。



(a) 散乱強度のスリットピッチ依存性



(b) 散乱強度のスリット数依存性

図 E6 スリットの周期配列による散乱強度の増大

5 結論

設計結果に基づいて、励起および散乱強度を解析的に評価した。図 E7 に、励起および散乱強度のシリコン膜厚依存性を示す。励起特性も図 E3(b)の散乱特性と同様の傾向を示すことを解析的に確認した。

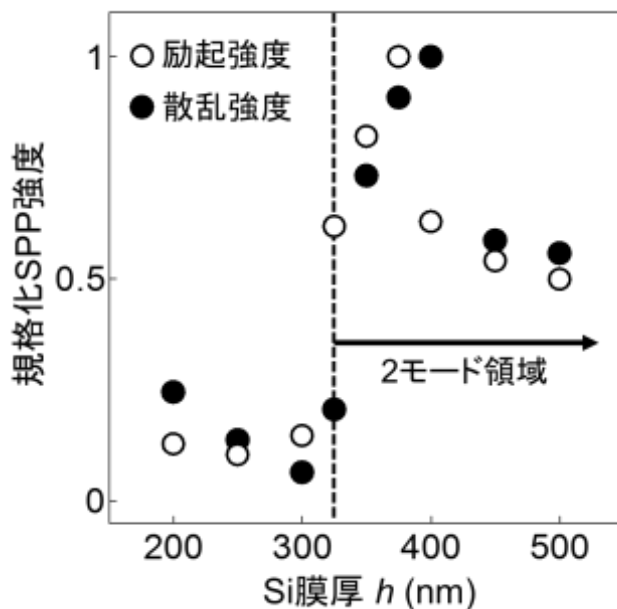


図 E7 励起および散乱強度のシリコン膜厚依存性

続いて、電磁界解析を用いて、平行ビームを基板表面に対して上方から垂直に入射した場合における励起効率の評価を行った。図 E8 に、解析結果として得られた電界強度分布を示す。ここで、垂直入射スポットは $5 \mu\text{m}$ 、波長は $1.55 \mu\text{m}$ とした。解析結果より、2モード導波路への結合効率は約 50%、単一モード導波路への結合効率は約 15%であることを解析的に確認した。

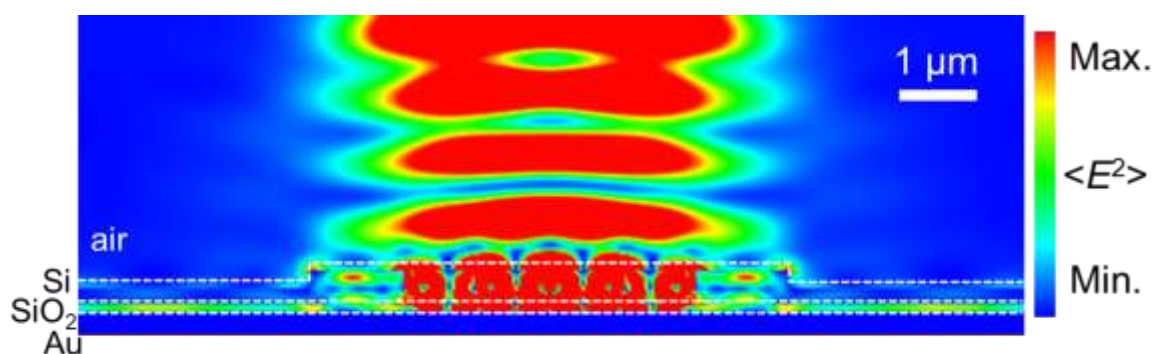
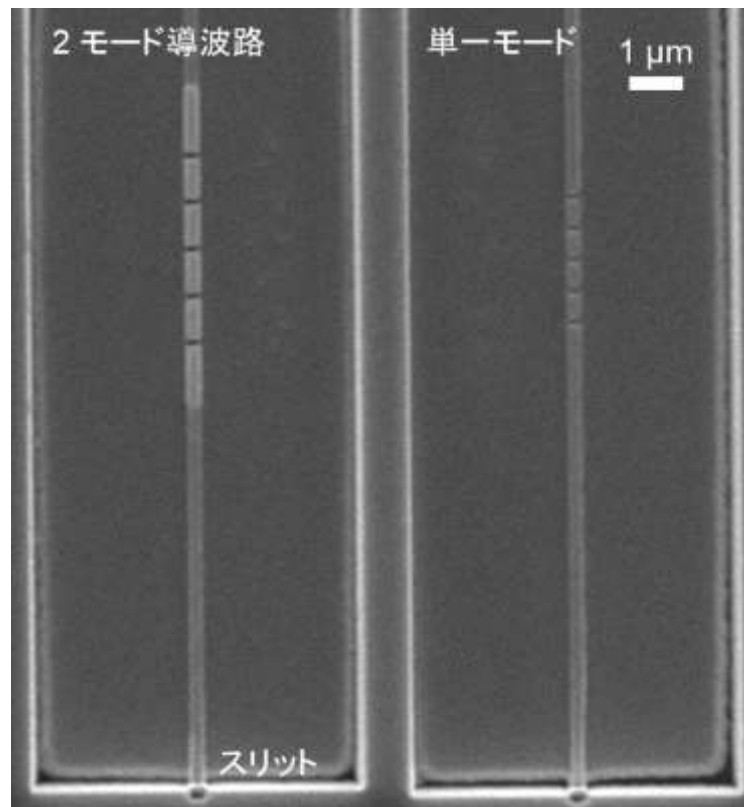


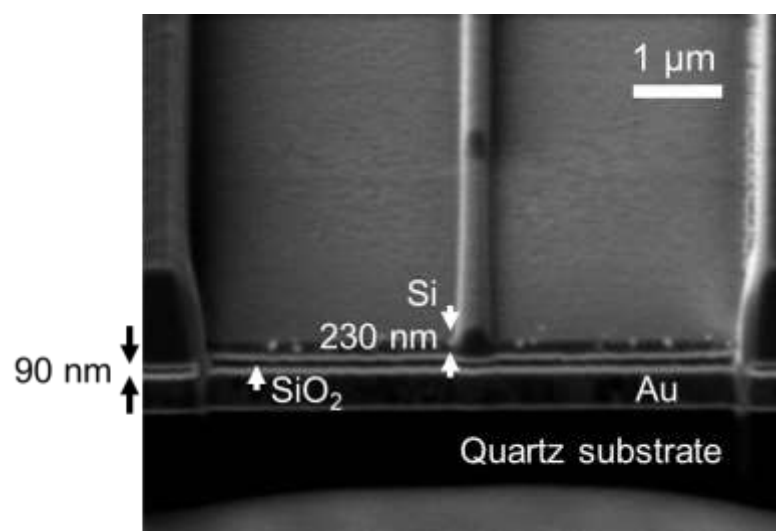
図 E8 上方より入射された平行ビームによる表面プラズモン励起の電界強度分布解析結果

5 結論

設計結果に基づいて、スパッタリングおよび集束イオンビーム加工によって提案構造の作製を行った。図 E9 に、作製した構造の電子顕微鏡 (SEM) 像およびイオン顕微鏡 (SIM) 像を示す。2 モード導波路と単一モード導波路からの散乱光強度を比較することで、2 モード干渉を用いた高効率励起および散乱構造の特性を確認することを目的とした。



(a) 上面 SEM 像



(b) 断面 SIM 像

図 E9 作製した素子構造

作製した構造の散乱特性を測定することを目的として、走査型近接場顕微鏡法を用いた特性評価を行った。図 E10 に実験系の概略図を示す。近接場光強度分布と散乱光強度分布を測定することで、近視野および遠視野における光強度分布を比較した。図 E11 に近接場光強度分布測定の実験結果（走査領域の SEM 像，解析結果，測定結果）を示す。

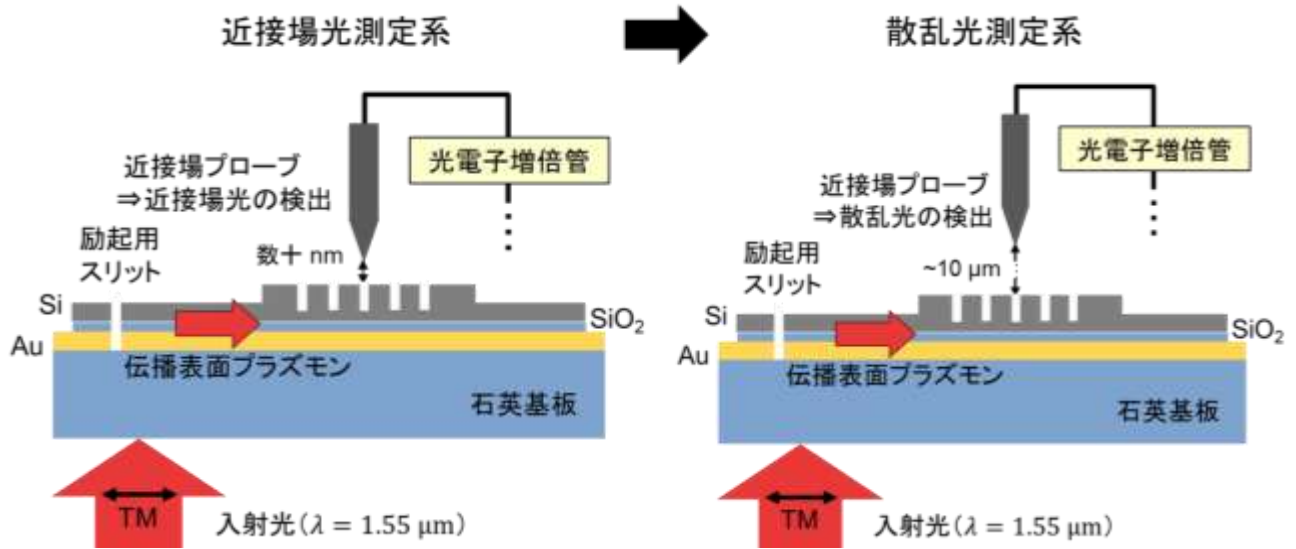
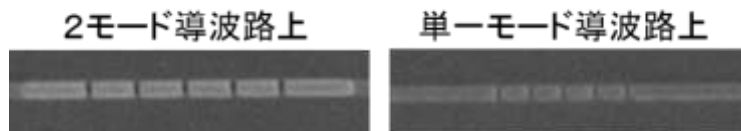
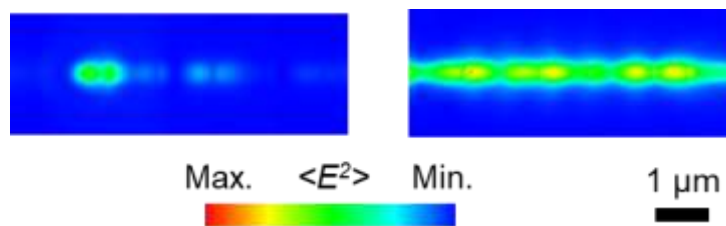


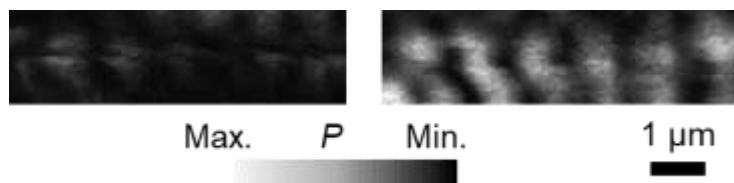
図 E10 実験系概略図



(a) 測定領域の SEM 像



(b) 電界強度分布の解析結果

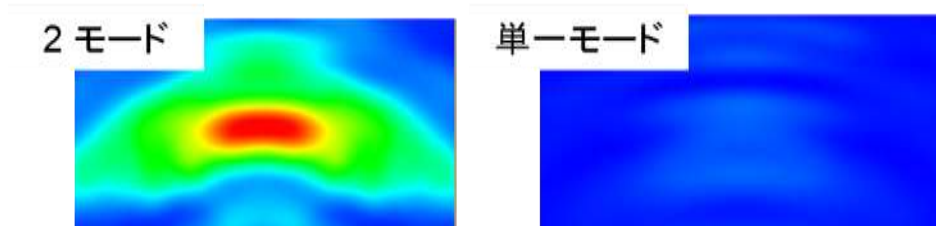


(c) 近接場光強度分布の測定結果

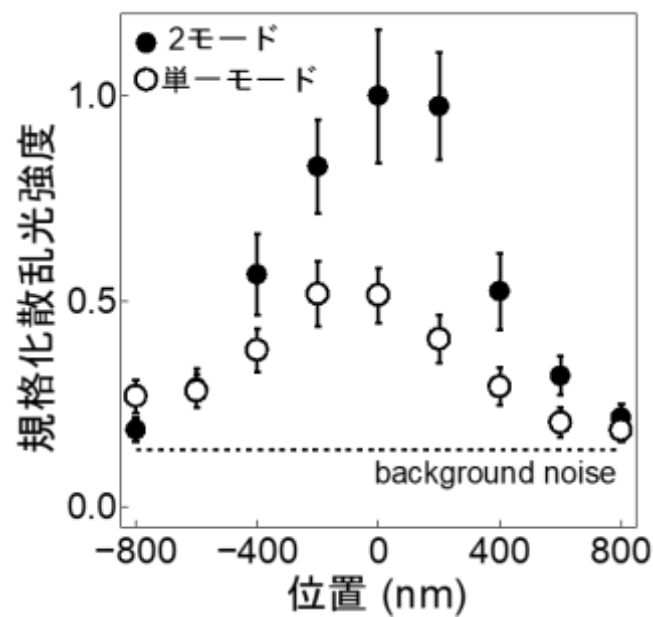
図 E11 近接場光測定結果

5 結論

続いて、散乱光強度分布の測定を行った。図 E12 に、散乱光強度分布測定の実験結果を示す。図 E12 は、図 E11 に対して 90 deg. 回転した光強度分布を示しており、図 E12(b)の散乱光強度は導波路を分断した際の断面方向の位置依存性を示している。図 E11 および図 E12 に示した解析結果と実験結果との比較より、2モード導波路からの散乱強度が単一モード導波路より高く、近接場光強度が低くなる（パワー密度が低いため）ことを確認した。以上より、2モード干渉を用いたハイブリッドプラズモニック励起および散乱構造の有用性を確認した。



(a) 散乱光強度分布の解析結果



(b) 散乱光強度分布の測定結果

図 E12 散乱光測定結果

付録 F 金ロッド配列による電場増強

複数の金ロッド間に形成されるギャップ構造を利用した光電界の増強を目的として、増強度のロッド間隔依存性を算出した。4.6 節で設計した金ロッド（ロッド幅 300 nm）を真空中に 2 つ並べた解析モデルを作成し、ロッドの間隔（ギャップ幅）を変化させた場合の電界の増強度（増強後電界強度／光源電界強度）を算出した。図 F1 に、解析結果を示す。算出結果より、ロッド間隔 50 nm において約 30 倍、100 nm、150 nm において約 10 倍の増強度を解析的に確認した。

