

マイクロニードル電極デバイスによる  
神経計測の高品質化技術  
**(Improvements in neuronal recording quality of  
microneedle-electrode devices)**

2021 年 1 月

博士（工学）

井戸川 槇之介

豊橋技術科学大学

# マイクロニードル電極デバイスによる 神経計測の高品質化技術

## 論文要旨

本研究では、マイクロニードル電極を用いた神経計測技術の高品質化を目的とし、VLS 結晶成長法を用いた低侵襲な刺入型電極を用いて、同軸構造を有したコアキシャル神経電極を提案し、従来の VLS 結晶成長法の欠点であった高い電極インピーダンスを解決するため、Si-MOSFET を用いたソースフォロワ回路、低侵襲化のための薄膜化技術を提案する。さらに、従来の神経信号計測では有線計測が一般的であり、ケーブルによって動物の行動が阻害、ケーブルからのノイズによって信号の質が悪化することが問題であった。これには、ワイヤレス技術を用いた神経信号計測を行うことで解決をすることができるが、従来のワイヤレス計測システムでは、サイズが大きく、また重量も重いと問題がありマウスなどの小動物には搭載することができなかった。そこで本研究ではさらなる神経計測技術の高品質化としてマウスを対象とした小型で軽量な Bluetooth 技術を用いたワイヤレス計測システムの提案を行う。

はじめに、従来の VLS 結晶成長法を用いたマイクロプローブの問題を解決するため、'コアキシャル'神経電極を提案し、'コアキシャル'神経電極デバイスを作製した。各種電氣的測定を行い、神経信号の取得能力を確認するため、マウスを用いて'コアキシャル'神経電極の細胞外電位計測を行った。マウスの 1 次体性感覚野(S1B)にデバイスを刺入し、LFP ならびにスパイク信号の測定を行った結果、刺激に対する応答を測定することができ、極至近距離での神経信号の同時取得が確認できた。デバイスを刺入した状態で配線を変更し、シェル電極を参照電極とした局所的差動計測の実験も行った。実験の結果、同時計測時に比べ、SNR で約 1.5 倍、Firing rate は約 2.5 倍向上した。この結果から'コアキシャル'神経電極は質の高い信号計測が行えることを実証した。

次に、Si-MOSFET の各種設計、作製を行い各種電氣的特性を記載した。また、神経信号の取得能力を確認するため、マウスを用いて細胞外電位計測を行った。結果として、神経電極単体では LFP 信号は取得できたが、Spike 信号の取得はできなかった。そこで配線の接続を変更し、ソースフォロワ回路を通した状態で信号計測を行った結果、LFP 振幅ならびに Firing Rate の増加を確認し、Si-MOSFET を通すことで神経信号の質が向上することを実証した。

最後に、神経活動をワイヤレスで測定ができる Bluetooth Low Energy (BLE) ベースのワイヤレスニューロン記録システムを提案、設計、作製を行った（重量 < 3.9 g、測定値は  $15 \times 15 \times 12 \text{mm}^3$ ）。各種電氣的測定を行い、ワイヤレス計測システムの増幅率が十分であり、ノイズも十分に小さいことを確認した。神経信号取得能力を確認するためにマウスを用いた生理実験を行った。急性実験、慢性実験、Free-moving 実験ともに神経信号を取得することができ、また従来の有線計測システムと同程度のノイズで計測を行うことができ、またケーブルノイズが減少したことによる SNR の増加も確認でき、高品質な神経信号取得を行えることを実証した。

# Improvements in neuronal recording quality of microneedle-electrode devices

## Abstract

In this study, we proposed a coaxial microneedle-electrode with a coaxial structure using VLS crystal growth method with the aim of improving the quality of neural measured technology. In order to solve the high electrode impedance that was a problem of the conventional VLS crystal growth method, we propose a source follower circuit using Si-MOSFET and a thin technology for low invasiveness. Furthermore, in the conventional neuronal signal measurement generally wired measurement, and there is a problem that the behavior of the animal is inhibited by the cable and the signal quality is degraded by the noise from the cable. This can be solved by measuring neuronal signals using wireless technology, but conventional wireless measurement systems have problems with large size and heavy weight, and cannot attach in small animals such as mice. Therefore, in this study, we propose a wireless measurement system using small and lightweight Bluetooth technology for mice as a way to further improve the quality of neuronal measurement technology.

First, we proposed a coaxial cable-inspired microneedle-electrode device to explore potential improvements in the quality of the electrophysiological recording using microelectrodes. The fabrication of the coaxial microneedle-electrode was based on a VLS-grown silicon microneedle and the subsequent layer-by-layer formation of metal and insulating layers to realize the core and shell electrodes for individual needles. The neuronal recording capability of the fabricated electrode device was confirmed by conducting multichannel recording via the core electrode and the shell electrode using a mouse *in vivo*. Connecting the shell electrode to the reference line of the amplifier yielded a differential recording at the localized region within the tissue, which resulted in an improvement in terms of SNR and firing rate in the recording. As demonstrated in this paper, the coaxial microneedle-electrode will contribute to improving electrophysiological recordings including *ex vivo* and *in vitro* applications, similar to the *in vivo* recording, offering the possibility of recording neuronal activities with high-quality signals.

Next, described various designs and fabrication process of the film type MOS and various electrical characteristics. We measured the electrical characteristics. Also we confirmed recording capability of neural signal by mice. As a result, the response to the stimulus could be measured as the LFP, and the neural signal through the film MOSFET.

Finally, electrophysiological recording, which has made significant contributions to the field of neuroscience, can be improved in terms of signal quality, invasiveness, and use of cables. Although wireless recording can meet these requirements, conventional wireless systems are relatively heavy and bulky for use in small animals such as mice. This study developed Bluetooth low-energy (BLE)-based wireless neuronal recording system weighing <3.9 g and measuring  $15 \times 15 \times 12 \text{ mm}^3$ , with easy assembly, good versatility, and high signal quality for recordings. Both acute and chronic *in vivo* recordings of mice confirm the wireless recording capabilities of the system, with improvements in terms of the power spectral density (PSD) and signal-to-noise ratio (SNR) compared with wired recording. Because of its low weight and compactness, the BLE-based wireless neuronal recording system can be used not only in mice but also in other animals, such as rats and monkeys, thus expanding the application of electrophysiological recordings in neuroscience.

# 目次

<b>第 1 章 序章</b> .....	<b>1</b>
1.1 はじめに .....	1
1.2 刺入型神経電極とデバイス技術 .....	4
1.2.1 ユタアレイ .....	4
1.2.2 ミシガンプローブ .....	5
1.2.3 アクティブプローブ .....	7
1.2.4 柔軟フィルム電極 .....	9
1.2.5 シリコン結晶成長プローブ .....	10
1.3 神経信号計測 .....	12
1.4 本研究の目的 .....	13
1.5 本研究の概要 .....	16
参考文献 .....	17
<b>第 2 章 シリコン結晶成長法を用いた神経電極の作製</b> .....	<b>20</b>
2.1 はじめに .....	20
2.2 VLS 結晶成長法 .....	20
2.3 選択的 VLS 成長法 .....	21
2.4 VLS 結晶成長装置 .....	23
2.4.1 2 インチ用 VLS 成長装置 .....	23
2.4.2 4 インチ用 VLS 成長装置 .....	25
2.5 まとめ .....	27
参考文献 .....	27
<b>第 3 章 コアキシャル神経電極の作製と評価</b> .....	<b>28</b>
3.1 はじめに .....	28
3.2 コアキシャル神経電極の設計 .....	29
3.3 コアキシャル神経電極の作製 .....	34
3.4 コアキシャル神経電極の電気的特性 .....	37
3.4.1 電極インピーダンスの測定 .....	37
3.4.2 O/I 比の測定 .....	39
3.4.3 クロストークならびにデバイスの耐久性の測定 .....	40
3.5 コアキシャル神経電極の生理実験 .....	42
3.5.1 局所的多チャンネルニューロン計測 .....	43
3.5.2 局所的差動ニューロン計測 .....	45
3.5.3 脳組織の損傷評価 .....	48
3.6 まとめ .....	49
参考文献 .....	50
<b>第 4 章 フィルム型 Si-MOSFET アンプの作製</b> .....	<b>51</b>
4.1 はじめに .....	51

4.2	フィルム型 Si-MOSFET の設計	52
4.3	フィルム型 Si-NMOS の作製と実装	58
4.4	フィルム型 Si-NMOS の電気的特性	62
4.5	フィルム型 Si-NMOS ソースフォロワの生理実験	66
4.6	まとめ	70
	参考文献	71
<b>第 5 章</b>	<b>ワイヤレス計測システム</b>	<b>72</b>
5.1	はじめに	72
5.2	ワイヤレス計測システムの設計	76
5.3	ワイヤレス計測システムの評価	81
5.4	ワイヤレス計測システムの生理実験	84
5.4.1	マウス急性ワイヤレス計測	84
5.4.2	マウス慢性ワイヤレス計測	87
5.4.3	自由行動下マウスワイヤレス計測	89
5.5	まとめ	91
	参考文献	92
<b>第 6 章</b>	<b>総括</b>	<b>93</b>
	謝辞	95
	研究業績	96
	学術論文	96
	共著	96
	国内会議発表	97
	共著	97
	国際会議発表	98
	共著	98
	受賞	98
<b>付録</b>		<b>99</b>
付録 1	プロセスチャート コアキシャル神経電極	99
付録 2	神経信号計測システム(TDT)	104
付録 3	実装用 FPC	104
付録 4	プロセスチャート 4ch MOSFET(ソースフォロワ)	105
付録 5	プロセスフロー フィルム 4ch MOSFET(ソースフォロワ)	111
付録 6	プロセスチャート フィルム 4ch MOSFET(ソースフォロワ)	114
付録 7	ワイヤレス計測システムの回路図	121

# 1 章 序論

## 1.1はじめに

人間の脳は約 860 億個のニューロン（神経細胞）で成り立っており[1]、個々の神経細胞が接続されることで複雑なネットワークが形成され、情報の記憶、処理、伝達などが行えるようになる。このネットワークを解析することは、人間の機能を理解することであり、医療応用のためには非常に重要である。脳機能の解明は 1800 年代から行われており、21 世紀に入ると巨額の資金を投資しニューロンネットワークを解明する研究が活発に行われてきた。特にアメリカ合衆国の Brain Initiative や欧州の Human Brain Project は、脳機能の解明から BMI（Brain-Machine-Interface）といった脳信号を利用した外部駆動デバイス、アルツハイマー病やパーキンソン病に代表される脳機能障害の解明を行う。また脳機能解明の研究が盛んになるにつれ、生体への負担が少ない低侵襲性、高い空間分解能、高い信号対雑音比（S/N 比）等の“質の高い神経信号計測”を可能とする神経計測技術、デバイスが求められるようになった。

神経信号の測定方式には大きく分けて 2 つあり、計測を生体外から行う非侵襲計測と、測定デバイスを生体内へ留置する侵襲計測があげられる。非侵襲計測には、磁気共鳴を利用した fMRI（functional-Magnetic-Resonance-Imaging）（図 1.1）[2]や MEG（Magnetoencephalography）（図 1.2）[3]があり、多数の電極を表皮に装着する EEG（Electroencephalography）（図 1.3）[4]、近赤外光の吸光度差を利用した NIRS（Near-Infrared-Spectroscopy）（図 1.4）[5]などが代表的である。これらの手法には生体を傷つけずに神経信号を取得できるメリットがあるが、微弱な磁場、電位、吸光度を測定するために装置が非常に大型である。また、取得できる信号は時間的、空間的分解能が低く単一のニューロンの活動を計測することは難しい（図 1.5）[6][7]。

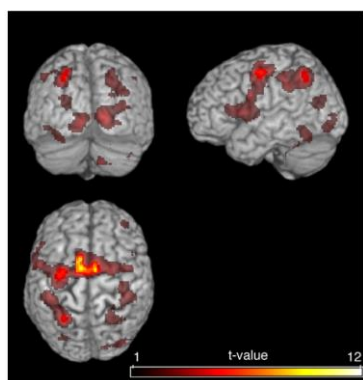


図 1.1 fMRI を用いた脳活動計測[2]

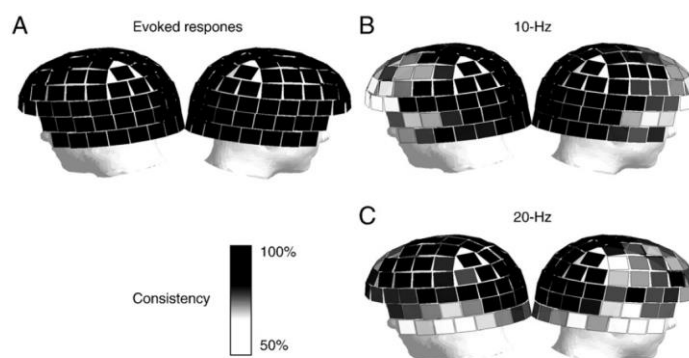


図 1.2 MEG を用いた脳活動計測[3]



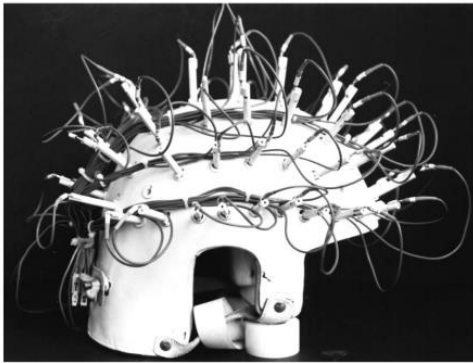


図 1.3 EEG 測定装置[4]

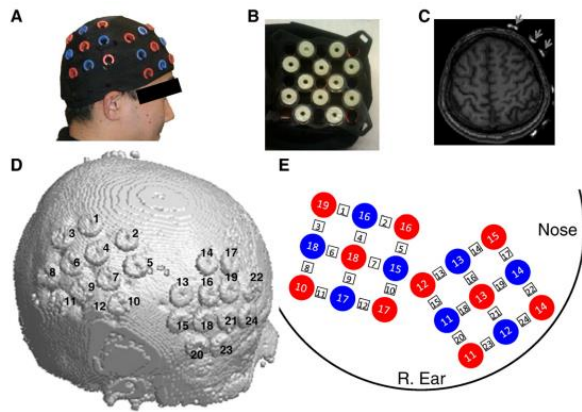


図 1.4 NIRS 測定装置と測定イメージ[5]

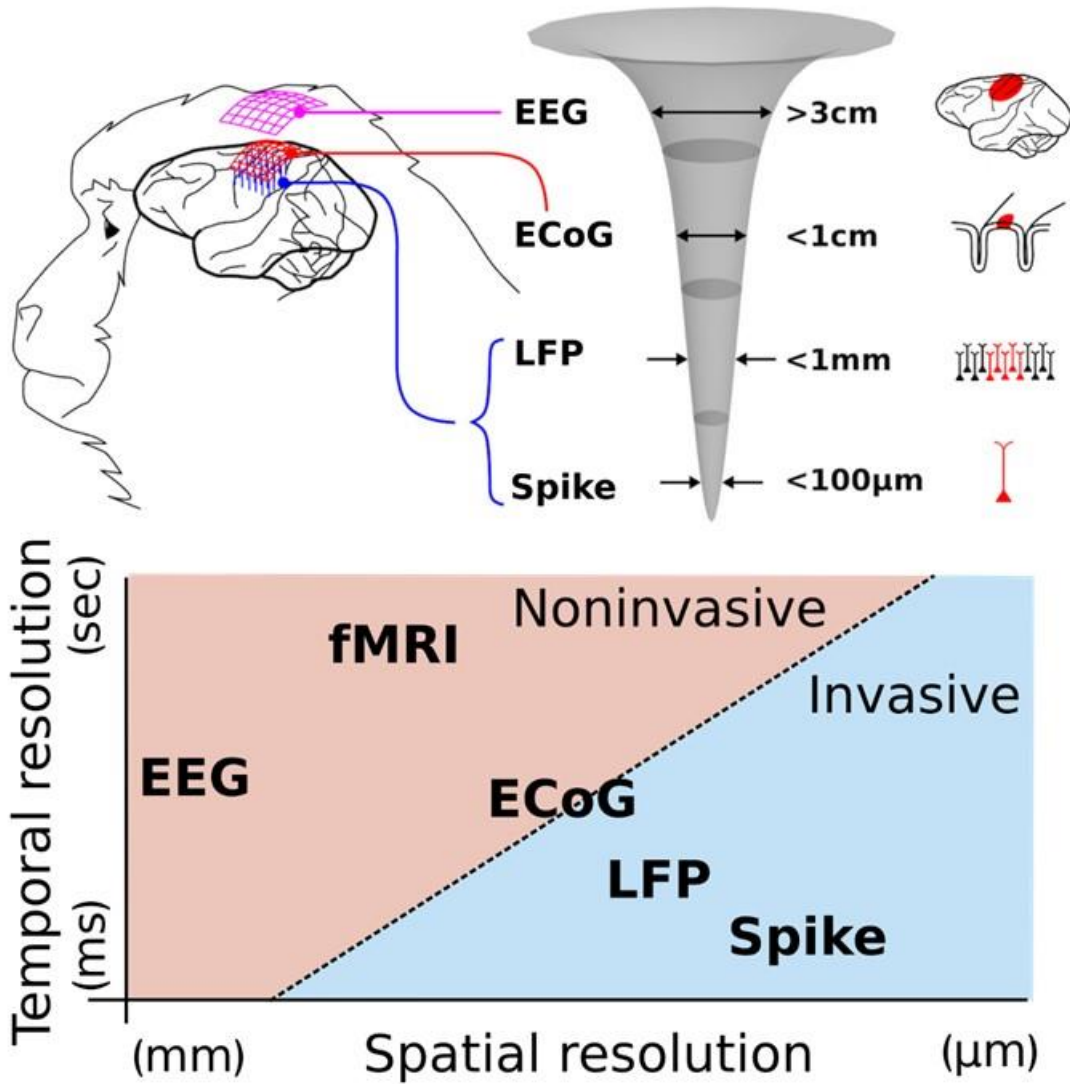


図 1.5 測定手法別の時空間分解能[6][7]

一方、手術を行い測定デバイスを生体内へ留置する侵襲計測には、大きく表面電極と刺入型電極がある。両電極とも MEMS (Micro-Electro-Mechanical-System) 技術を応用した皮質表面電位 ECoG(Electrocorticography)用の柔軟フィルム電極(図 1.6)[8]や、皮質下の局所信号電位 (LFP) (図 1.7)[9]および spike 信号測定用の刺入型微小電極デバイス[10]がこれまでに提案され用いられている。ECoG 用の柔軟フィルム電極においては、Polydimethylsiloxane (PDMS) や Parylene-C と呼ばれる柔軟性に富んだ材料を使用し、生体の拍動や曲面の変化に追従しながら表面上で生体信号を測定するため、生体へのダメージが少ないといった利点があるが、脳内を伝搬してくる信号を測定するため信号の質が悪いといった問題がある。一方で、刺入型電極においては、現在バルク Si 基板材料をブレードダイシング[11]やウェットエッチング、ドライエッチング技術[12]により細く削り出すものが主流であり、この作製技術は電極を長くすることができる利点の一方で、組織および細胞損傷を低減させるための電極直径の微細化が問題であった。電極の微細化は、組織または細胞への直接的なダメージが減少する。先端形状が 50  $\mu\text{m}$  以下場合、血液脳関門 (blood-brain barrier) に重大な損傷を与える可能性があり[13]、先端直径が 20  $\mu\text{m}$  を超えると、神経細胞の局所的なつながりを崩壊させてしまう[14]。組織へのダメージを減らすための 1 つの方法として、電極の直径を 10  $\mu\text{m}$  未満にすることがあげられる[15][16]。

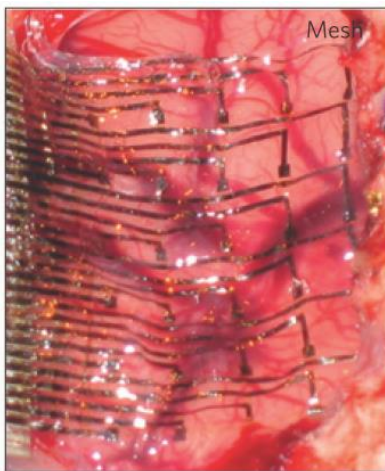


図 1.6 柔軟フィルム電極[8]

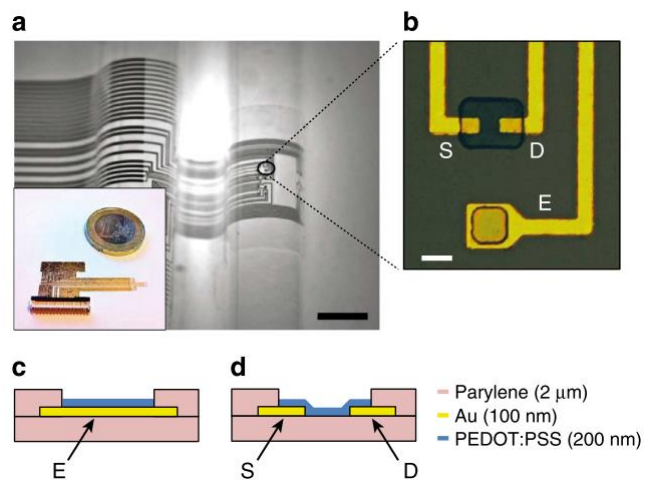


図 1.7 Parylene-C を用いた表面電極[9]

## 1.2 刺入型神経電極とデバイス技術

前項では、代表的な計測手法、電極タイプを紹介した。本項では、刺入型電極について詳細に述べる。刺入型電極は、古くから用いられており初期の脳神経科学では金属のワイヤーを手作業で組み立てアレイ型電極を形成していた(図 1.8、図 1.9)[17][18]。しかし手作業で電極を組み立てるため電極の高密度化が困難である点や再現性が乏しいと言った点で今日ではほぼ用いられていない。現在ではタンゲステンを用いた単一電極が用いられている。

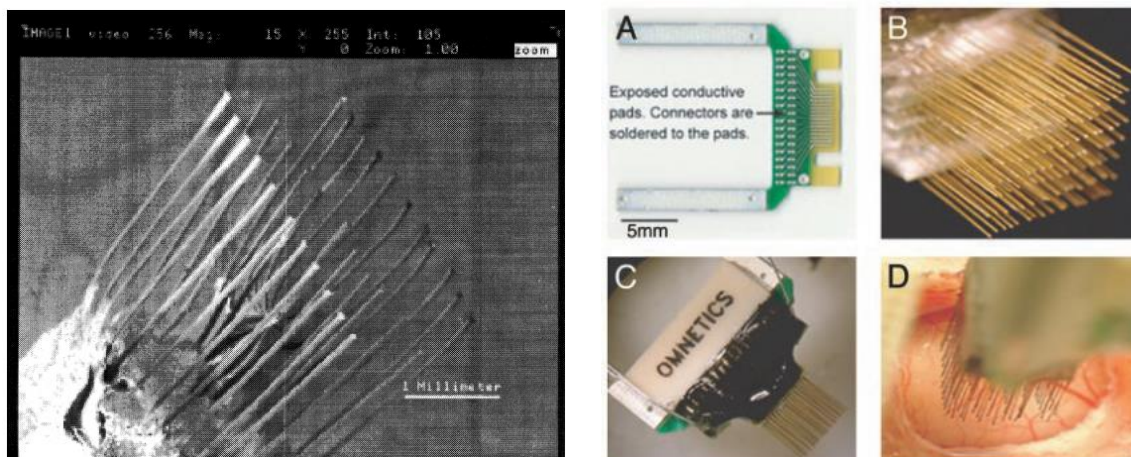


図 1.8 初期の金属アレイ電極[17] 図 1.9 high-pitch 金属アレイ電極[18]

### 1.2.1 ユタアレイ

一方で、半導体加工技術が向上すると MEMS 技術を用いた Si ベースの神経電極が登場してくる。半導体技術特にフォトリソグラフィ技術とドライエッチング技術を用いることで、電極ピッチを詰めることができ高密度化が可能である。また、 $\mu\text{m}$  オーダーでの制御も可能であり再現性が大幅に向上した。この半導体技術を用いた代表的な電極としてアメリカのユタ大学が開発したユタ電極やアメリカのミシガン大学が開発したミシガン電極がある。ユタ電極は、Si ウエハをブレードダイシングを用いて電極を形成し、電極間の絶縁は開発初期は pn 接合によるサーモマイグレーション技術、技術の発展とともに絶縁性の優れたガラス材料が開発され、*note of glass* と呼ばれる液状ガラスにより絶縁される[19]。一方、ダイシング後には先端部分は鈍角になっているため異方性ウェットエッチング技術により先端部にテーパーが形成される。このユタ電極は電極直径約  $80 \mu\text{m}$ 、電極長さはウエハの厚みに依存するが約  $1.5 \text{ mm}$ 、電極間隔  $400 \mu\text{m}$  となっている(図 1.10)[11]。

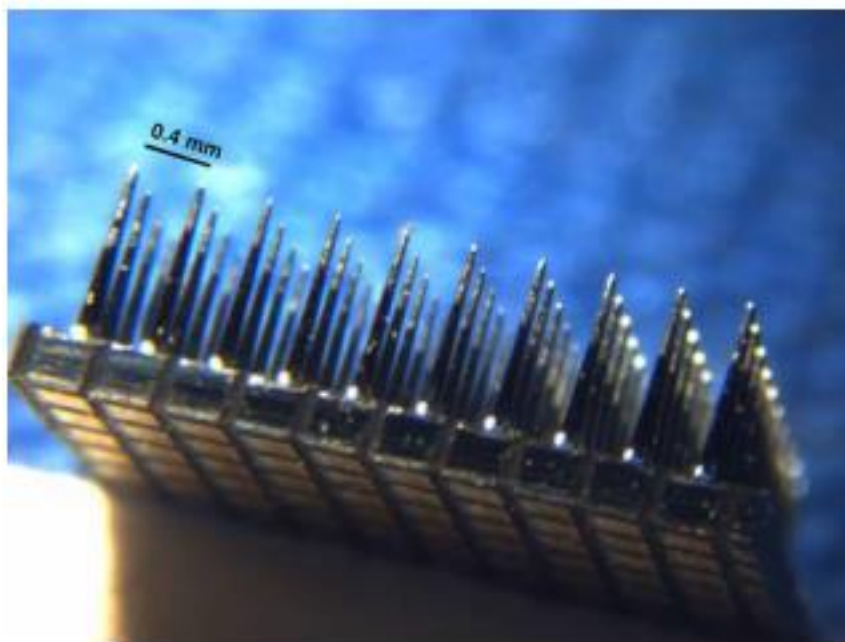


図 1.10 ブレードダイシングを用いたユタ電極[11]

### 1.2.2 ミシガンプローブ

ミシガン電極は、ユタ電極とは違いブレードダイシングは用いない。初期の電極では、ボロンをドーピングした P 型 Si よりもノンドーピングの Si のほうがエッチングレートがはるかに速いことを利用した選択的エッチングを行ってシャンク形状の電極を形成していた(図 1.11)[10]。現在では、SOI (Silicon on Insulator) ウエハおよび DRIE (Deep-Reactive-Ion-etching) を用いたプロセスに移行している。DRIE を用いることでウェットエッチングの弊害であるアンダーカットが少なく、エッチング面が荒れないといったメリットがあり、また、SOI ウエハの BOX 層( $\text{SiO}_2$ )をエッチングストップ層として利用することにより正確なエッチングが可能となるため信頼性向上につながる。この電極直径は  $70 \mu\text{m}$ 、電極長さは約  $10 \text{ mm}$ 、電極間隔  $20 \mu\text{m}$  となっている(図 1.12)[20]。

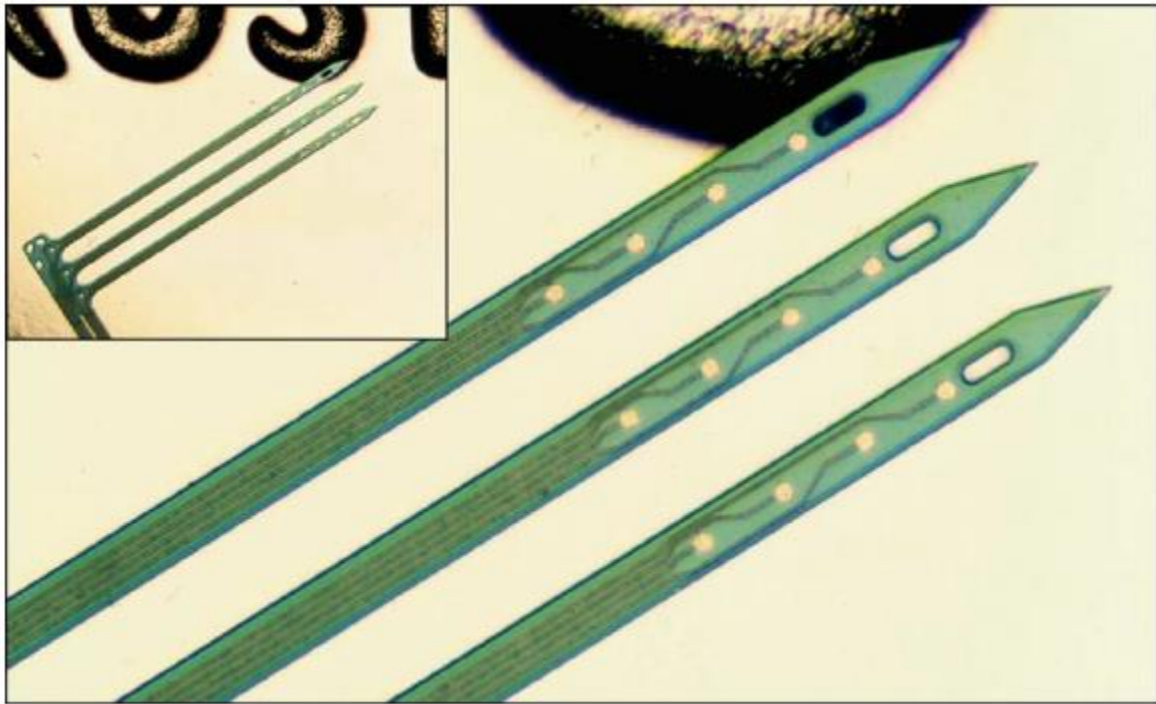


図 1.11 高濃度ボロン層を利用した選択的エッチングで形成したミシガン電極 [10]

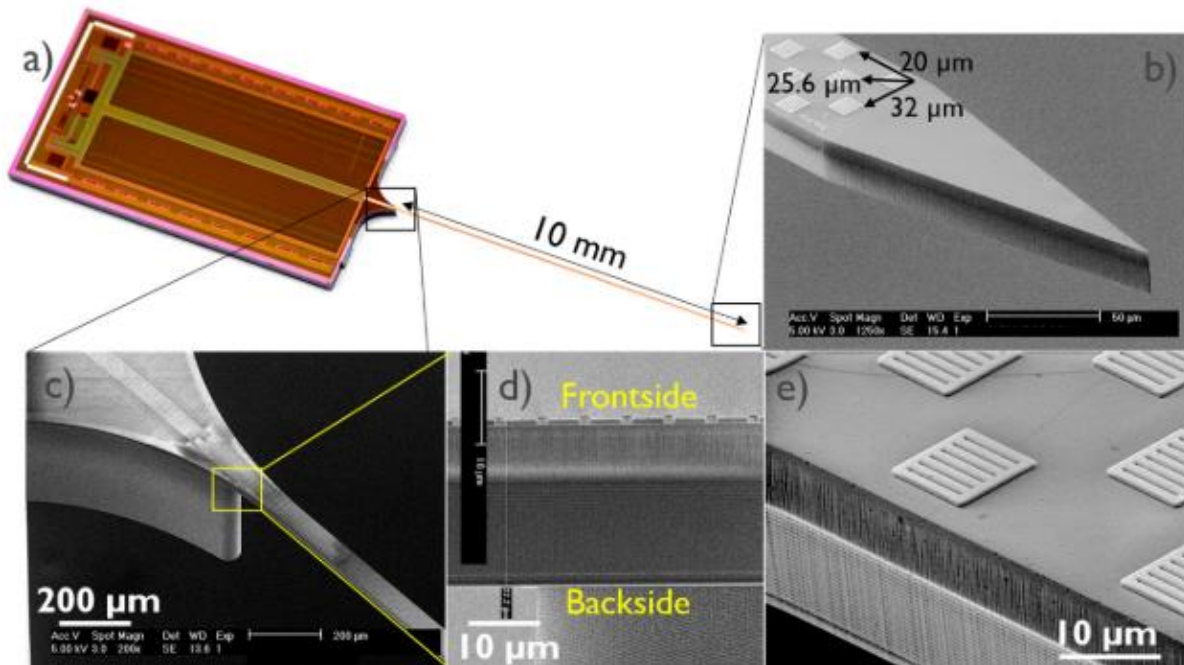


図 1.12 Deep-RIE を用いたミシガン型電極 [20]

### 1.2.3 アクティブプローブ

高品質な神経信号の取得のため、現在では集積回路を搭載することが一般的となっている。特に SOI ウエハを用いたミシガン電極では、高密度多チャンネル化のためのマルチプレクサ回路、神経信号増幅のための増幅回路など専用に設計された ASIC (Application-Specific-Integrated-Circuit) を搭載したデバイスも登場している(図 1.12)[20]。一方で、作製したデバイスの裏面または根元に MOS 集積回路や無線伝送システムを搭載しさらなる高機能化を実現したデバイスも存在する(図 1.13)[21]。また、近年では Neuropixels probe と呼ばれているシャンク上に従来のミシガン電極よりも電極ピッチが狭く ( $20\ \mu\text{m}$ )、300 以上の測定電極をもち、FPC を介して処理回路へ接続する高機能電極も登場している(図 1.14)[22]。しかし、これらの電極の電極直径は、プロセスの上の制約から微細化することは困難である。

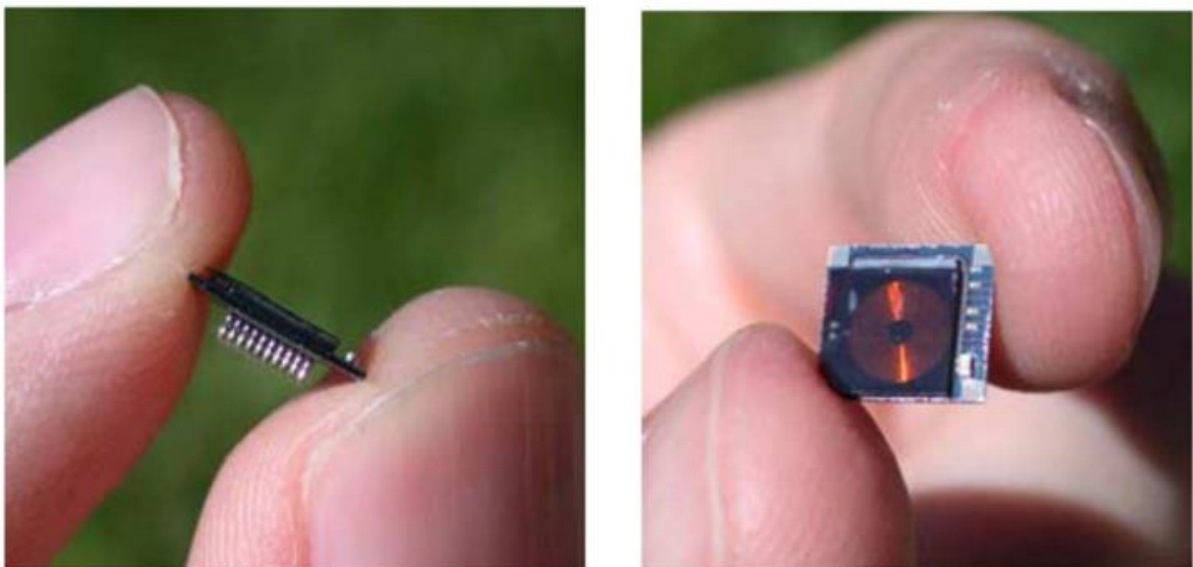


図 1.13 ASIC を搭載したユタ電極[21]

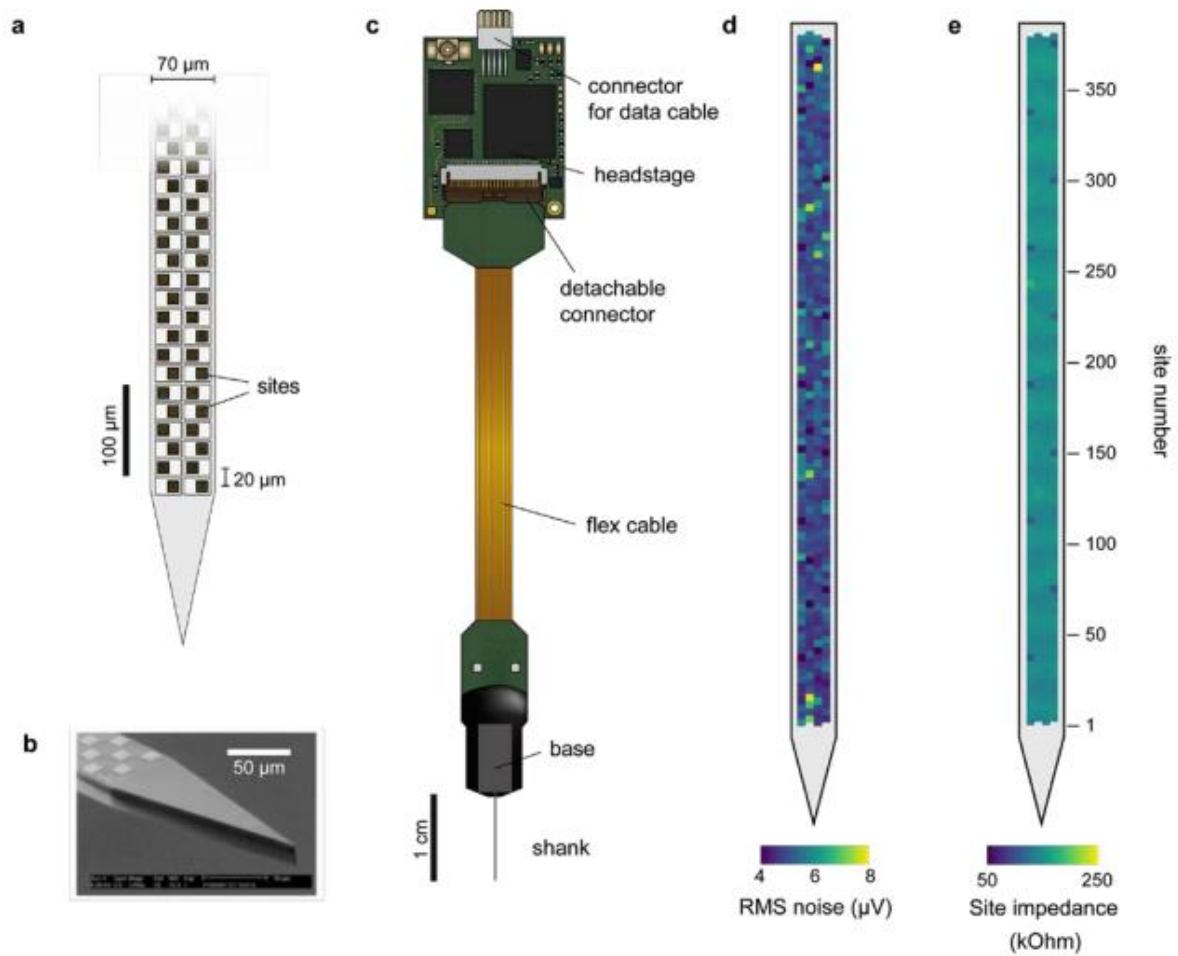


図 1.14 Neuropixels probe の概略図：(a)プローブ先端部の模式図、(b)プローブ先端の SEM (Scanning-Electron-Microscopy) 像、(c)デバイスパッケージングの概略図、(d)384 電極の生理食塩水中での電極ノイズの分布図、(e) 384 電極の生理食塩水中でのインピーダンスの分布図[22]

### 1.2.4 柔軟フィルム電極

ECoG 電極用柔軟フィルム電極を応用した刺入型電極も存在する。フィルム電極を細く糸状に加工し、刺入器具を用いて生体内へ刺入するデバイスである [23](図 1.15)[24]。このデバイスの利点として柔軟性材料を使用しているため生体の変化に追従できる点がある。しかし、生体内へ刺入する方法が裁縫用ミシンのように針状の治具に装着し生体へ刺入するためデバイス自体の損傷よりも大きくなってしまおうといった欠点がある。

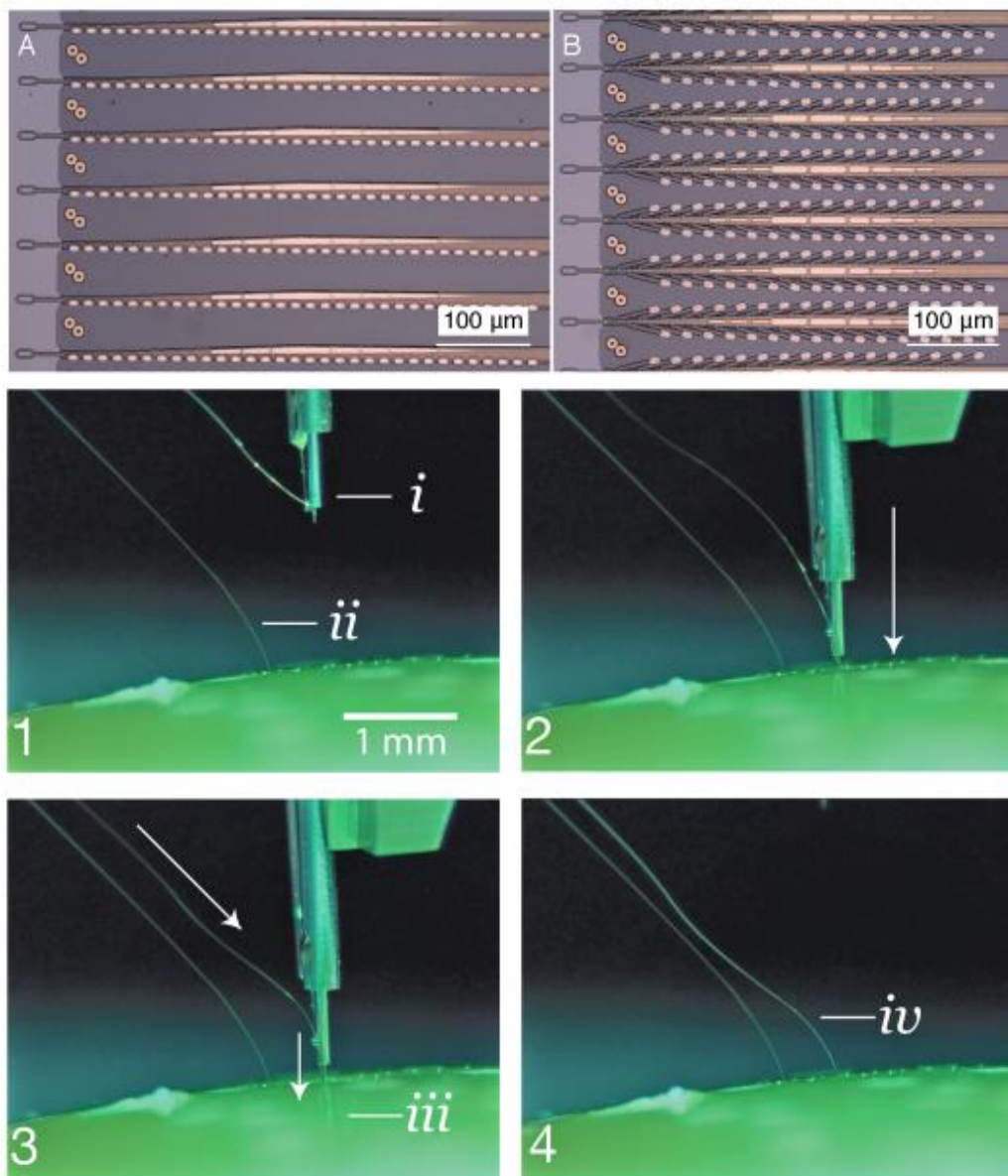


図 1.15 刺入型フィルム電極と刺入装置[24]



### 1.2.5 シリコン結晶成長プローブ

本研究室では、VLS (Vapor-Liquid-Solid) 結晶成長法を用いた Si プローブを作製してきた[25]–[29]。VLS 結晶成長法を用いた Si プローブ(図 1.16)[30]では、電極先端直径が  $10\ \mu\text{m}$  で作製でき生体へのダメージを最小限にすることができる。しかし、VLS 結晶成長法を用いた電極では、エピタキシャル成長を用いるため、隣接する電極間隔を狭くすることができず ( $> 300\ \mu\text{m}$ ) 電極の高密度化ができない(図 1.17)。また、Si をエッチングしてシャンクを形成する刺入型電極とは違い、立体構造の電極であるため 1 本の Si プローブで 1 電極となってしまうため、これも高密度化のボトルネックとなっている。

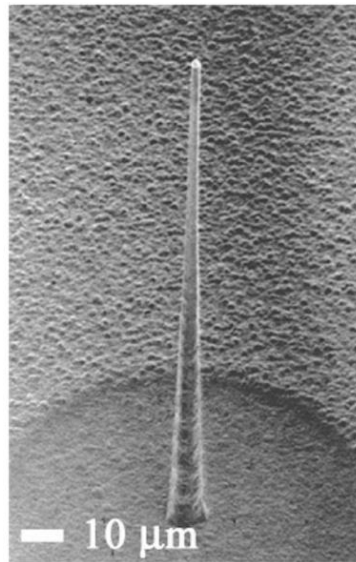


図 1.16 VLS 結晶成長法を用いた刺入型電極[30]

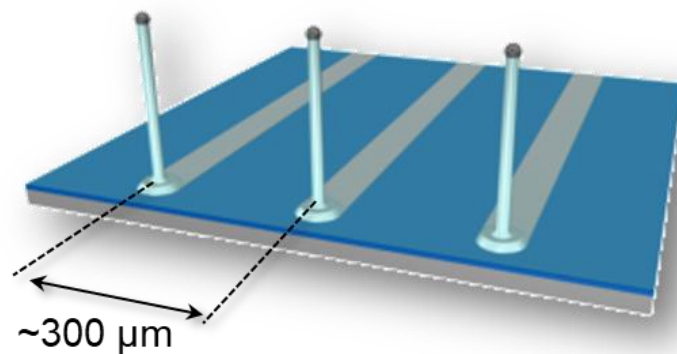


図 1.17 VLS 結晶成長法を用いた多チャンネル刺入型電極の模式図[25]

表 1.1 に 1.2 章で示した各神経電極の比較を記載した。本研究室で研究しているシリコン結晶成長プローブでは、他の電極よりも電極直径が小さく侵襲性が低いことがわかる。しかし、電極数は他の電極よりも少なく、電極間隔も広い。また、他の電極はマルチプレクサや増幅回路を搭載し、スイッチングや信号増幅が行える。表 1.1 からわかるようにシリコン結晶成長プローブには、さらなる電極間隔の狭小化や多電極化、回路を搭載し電極のアクティブ化を行うことが必須である。

表 1.1 各神経電極の比較

	Metal array[17][18]	Utah array[11]	Michigan probe[22]	VLS Si-probe [25][28][30]	Film electrode[24]
Diameter	> 35 $\mu\text{m}$	> 80 $\mu\text{m}$	> 70 $\mu\text{m}$	< 10 $\mu\text{m}$	> 100 $\mu\text{m}$
Pitch	~ 50 $\mu\text{m}$	~ 400 $\mu\text{m}$	~ 20 $\mu\text{m}$	~ 300 $\mu\text{m}$	~ 50 $\mu\text{m}$
Channels	128	100	966	1	32
Circuit	No	Yes	Yes	No	No

### 1.3 神経信号計測

神経信号計測を行うためには、前節の神経電極を用いて計測を行う。神経電極により計測された信号は、ケーブルを用いて計測器に接続し計測を行う。神経信号は、 $\mu\text{V}$  オーダーと非常に小さい信号であり、外部からの混入するノイズによって測定が困難になってしまう。有線を用いた神経計測では、ノイズによる神経信号の劣化を防ぐため、計測された信号は神経電極付近でデジタル信号に変換され、光通信などのノイズに強い手法を用いて転送され、計測器内でアナログ信号へと変換される。しかしながら、神経信号計測時には、さまざまな要因でノイズが混入してしまう。特に脳表を伝搬する筋電(EMG)などは振幅が  $\text{mV}$  オーダーと大きく神経信号をノイズの中へ消してしまう。また、神経電極自体のインピーダンスが大きい場合、電極インピーダンスに起因する熱ノイズや接続されたケーブルの寄生インピーダンスによる電圧信号減衰によって神経信号の電圧振幅が減少してしまう問題もある。さらに接続されたケーブルは、振動することによってケーブルノイズを発生させ神経信号計測を困難にしてしまう。この問題を解決するために、従来では参照電極を用いた差動計測を行うことによって伝搬する同相ノイズを打ち消し EMG などのノイズ低減を行っていた。しかし、この手法では測定電極と参照電極の距離が離れるほどに局所的な神経計測は不可能となってしまう、結果として一定以上ノイズを小さくできないデメリットがあった。電極インピーダンスならびに接続ケーブルによる電圧減衰、ノイズについては、ケーブルをできるだけ短くすることや、高入力インピーダンスの計測器を用いること、また、ケーブルを用いずワイヤレス伝送システムを用いた神経計測を行うことで解決をすることを行ってきた。

## 1.4本研究の目的

刺入型電極の先端直径微細化の課題を解決する手法の一つとして、VLS 結晶成長法を用いた Si プロブがある。VLS 結晶成長法は、Si 基板上に先端直径数  $\mu\text{m}$ 、長さ数百  $\mu\text{m}$  のマイクロニードル電極が形成でき、前項の刺入型電極で問題であった先端直径の微細化がおこなえる[27]–[29]。しかし、これまでの VLS 結晶成長法によるマイクロニードル電極は、電極間隔がプロセスの制約により  $300\ \mu\text{m}$  以下にすることができなかった。そこで同軸構造からアイデアを得た‘コアキシャル電極’を提案する。コアキシャル電極は、図 1.18(a)のような構造を有しており、中心電極であるコア電極の外側に層間絶縁膜を挟んで極至近距離にシェル電極を配した構造である。このデバイスを用いることで従来の VLS 結晶成長法を用いた神経電極では不可能であった高い空間分解能での測定が可能となり神経信号計測の高品質化が行える。また、従来の刺入型電極の問題点であった先端直径も VLS 結晶成長法を用いることで  $10\ \mu\text{m}$  以下に抑えることができ、生体への侵襲性の低減が行える。また、さらなる生体信号計測の高品質化のために VLS 結晶成長法を用いた電極の欠点である、高い電極インピーダンスも解決する。これは、NMOS ソースフォロワ回路(図 1.18(b))を用いることでインピーダンス変換を行い解決することができる[30]。そこで NMOS ソースフォロワ回路を生体内への埋め込みのために Si 基板をできる限り薄くし、生体信号計測向けに設計を行い作製する。また、動物種を用いた神経信号計測では、計測器までのケーブル長に起因するノイズが問題となり、神経信号計測に大きな影響が出てしまう。特に自由行動化での計測時には、ケーブルが動物に動きにより振動しノイズが発生してしまう。そこで電極の直上でインピーダンス変換を行った後に、ワイヤレストランスミッターを用いて信号を伝送することでノイズの減少が見込める(図 1.18(c))。本研究では、ワイヤレストランスミッターとして BLE (Bluetooth-Low-Energy) 技術を用いたトランスミッターも設計、製作することでさらなる神経信号計測の高品質化を目指し、最終的には、図 1.19 の概略図、図 1.20 のブロックダイアグラムに示すように、コアキシャル神経電極の直近へ MOSFET を用いたソースフォロワを配置し、マウスなどの測定対象の頭上に固定する一体型の計測を行えるシステム、BMI などヒト応用へ向けたシステムを目指す。

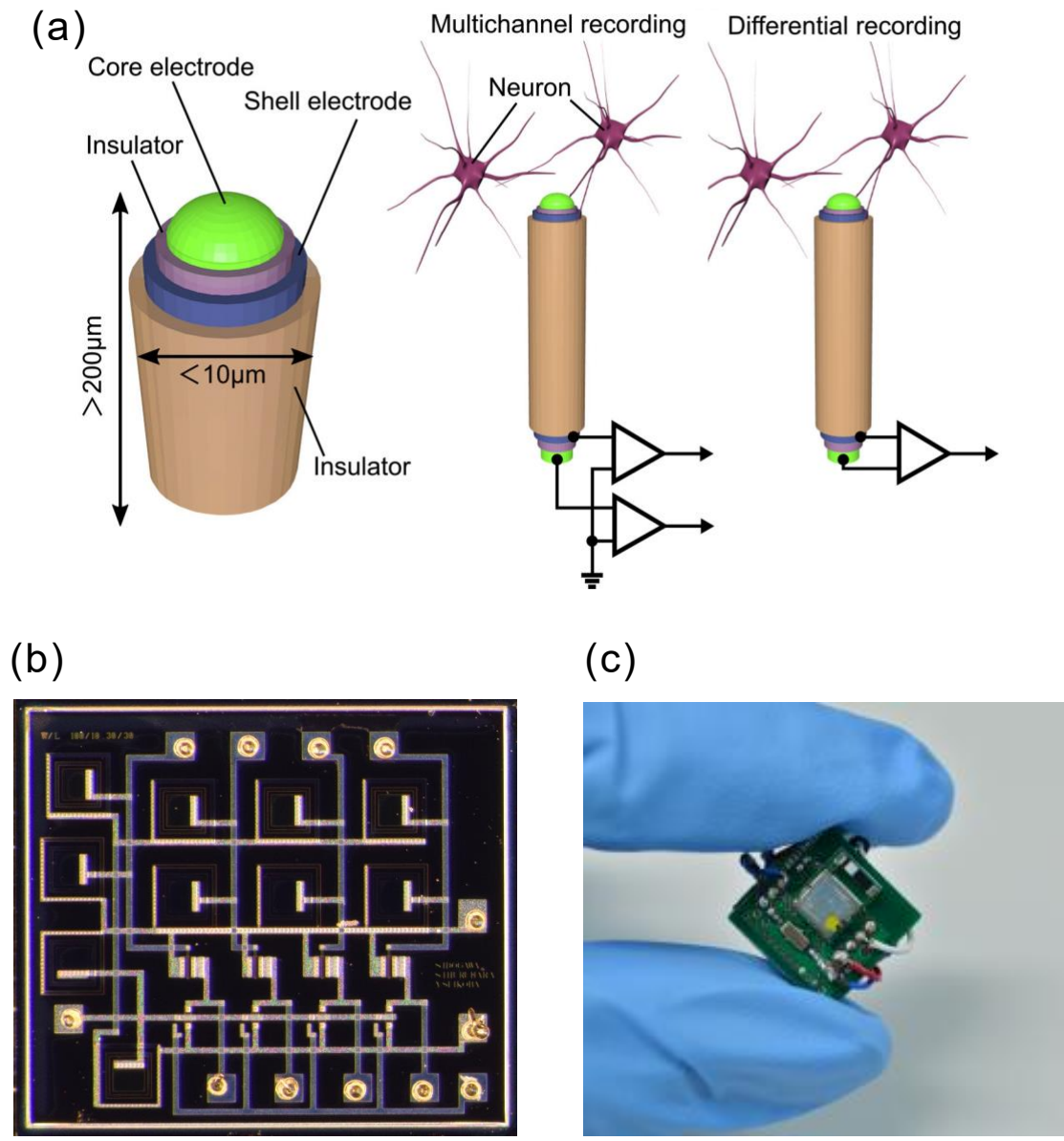


図 1.18 マイクロニードル電極デバイスの神経計測高品質化技術：(a)提案する'コアキシャル'神経電極、(b)NMOS ソースフォロワ回路、(c)ワイヤレス計測システム

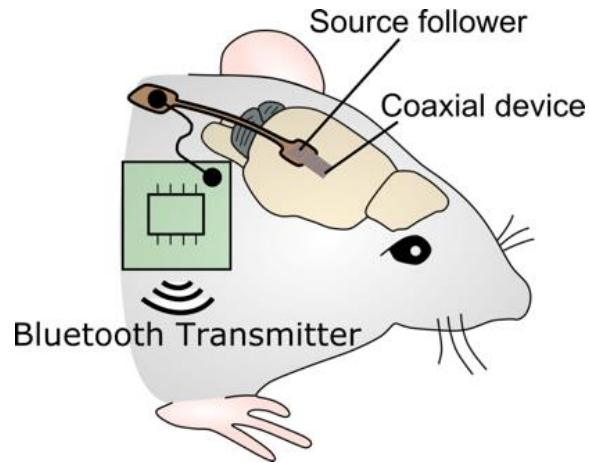


図 1.19 最終的なシステム構成

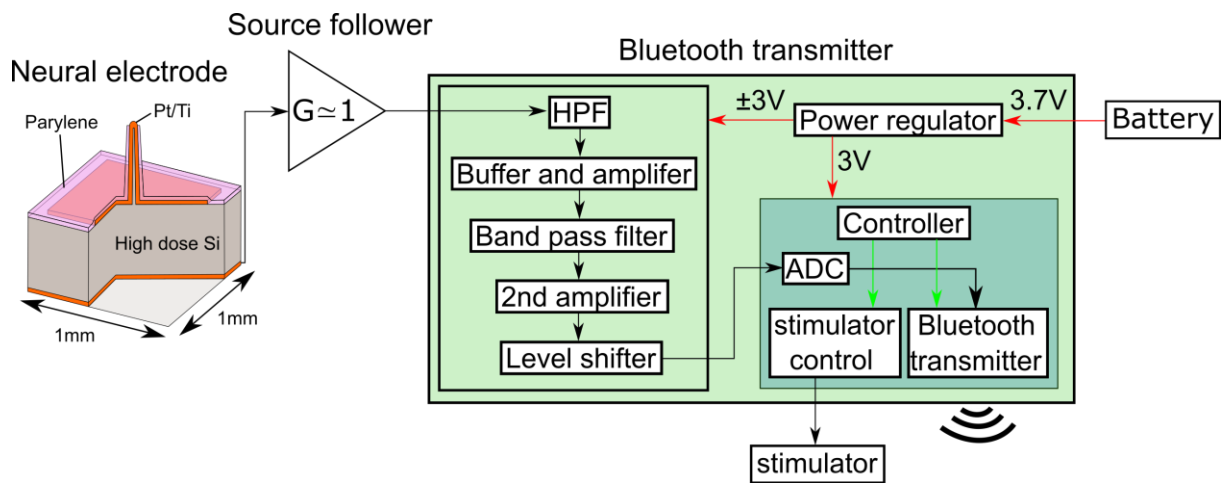


図 1.20 システム構成のブロック図

## 1.5 本研究の概要

本研究論文は、VLS 結晶成長法を用いた同軸構造電極（コアキシャル神経電極）の作製、NMOS ソースフォロワ回路を用いた神経電極の低インピーダンス化、Bluetooth 通信技術を用いた神経信号計測のワイヤレス化、この 3 点を用いた神経信号計測の高品質化の実験結果と考察を取りまとめたものである。本論文の構成は以下の通りである。

第 2 章では、コアキシャル電極の基本構造である VLS 結晶成長についての概要、VLS 結晶成長装置について、第 3 章では、コアキシャル神経電極の作製、電気的特性評価、マウスを用いた動物実験を行いコアキシャル神経電極の有用性の検討を行っている。第 4 章では、VLS 神経電極の低インピーダンス化を行うための NMOS ソースフォロワ回路の設計、電気的評価、生理実験を通して評価を行った。第 5 章は、神経信号計測をワイヤレス通信を用いて行うために Bluetooth 技術を用いて回路設計を行い、作製、電気的評価、生理実験を通して有用性を評価し、第 6 章で本論文を統括する。

## 参考文献

- [1] S. Herculano-Houzel, “The human brain in numbers: A linearly scaled-up primate brain,” *Front. Hum. Neurosci.*, vol. 3, no. NOV, pp. 1–11, 2009, doi: 10.3389/neuro.09.031.2009.
- [2] I. R. Olson, H. Rao, K. S. Moore, J. Wang, J. A. Detre, and G. K. Aguirre, “Using perfusion fMRI to measure continuous changes in neural activity with learning,” *Brain Cogn.*, vol. 60, no. 3, pp. 262–271, 2006, doi: 10.1016/j.bandc.2005.11.010.
- [3] H. Laaksonen, J. Kujala, A. Hultén, M. Liljeström, and R. Salmelin, “MEG evoked responses and rhythmic activity provide spatiotemporally complementary measures of neural activity in language production,” *Neuroimage*, vol. 60, no. 1, pp. 29–36, 2012, doi: 10.1016/j.neuroimage.2011.11.087.
- [4] P. L. Nunez *et al.*, “EEG coherency II: Experimental comparisons of multiple measures,” *Clin. Neurophysiol.*, vol. 110, no. 3, pp. 469–486, 1999, doi: 10.1016/S1388-2457(98)00043-1.
- [5] X. Cui, S. Bray, D. M. Bryant, G. H. Glover, and A. L. Reiss, “A quantitative comparison of NIRS and fMRI across multiple cognitive tasks,” *Neuroimage*, vol. 54, no. 4, pp. 2808–2821, 2011, doi: 10.1016/j.neuroimage.2010.10.069.
- [6] Y. J. Kim *et al.*, “A study on a robot arm driven by three-dimensional trajectories predicted from non-invasive neural signals,” *Biomed. Eng. Online*, vol. 14, no. 1, pp. 1–19, 2015, doi: 10.1186/s12938-015-0075-8.
- [7] 河野剛士, “脳と接続するニューラルインタフェース技術,” *電気学会誌*, vol. 140, no. 10, pp. 668–671, 2020.
- [8] D. H. Kim *et al.*, “Dissolvable films of silk fibroin for ultrathin conformal bio-integrated electronics,” *Nat. Mater.*, vol. 9, no. 6, pp. 1–7, 2010, doi: 10.1038/nmat2745.
- [9] G. G. Malliaras *et al.*, “In vivo recordings of brain activity using organic transistors,” *Nat. Commun.*, vol. 4, no. 1, 2013, doi: 10.1038/ncomms2573.
- [10] K. D. Wise, D. J. Anderson, J. F. Hetke, D. R. Kipke, and K. Najafi, “Wireless implantable microsystems: High-density electronic interfaces to the nervous system,” *Proc. IEEE*, vol. 92, no. 1, pp. 76–97, 2004, doi: 10.1109/JPROC.2003.820544.
- [11] S. Kim *et al.*, “Integrated wireless neural interface based on the Utah electrode array,” *Biomed. Microdevices*, vol. 11, no. 2, pp. 453–466, 2009, doi: 10.1007/s10544-008-9251-y.



- [12] P. Norlin, M. Kindlundh, A. Mouroux, K. Yoshida, and U. G. Hofmann, “A 32-site neural recording probe fabricated by DRIE of SOI substrates,” *J. Micromechanics Microengineering*, vol. 12, no. 4, pp. 414–419, 2002, doi: 10.1088/0960-1317/12/4/312.
- [13] T. Saxena *et al.*, “The impact of chronic blood–brain barrier breach on intracortical electrode function,” *Biomaterials*, vol. 34, no. 20, pp. 4703–4713, Jul. 2013, doi: 10.1016/J.BIOMATERIALS.2013.03.007.
- [14] D. H. Szarowski *et al.*, “Brain responses to micro-machined silicon devices,” *Brain Res.*, vol. 983, no. 1–2, pp. 23–35, Sep. 2003, doi: 10.1016/S0006-8993(03)03023-3.
- [15] D. J. Edell, V. Van Toi, V. M. Mcneil, and L. D. Clark, “Factors Influencing the Biocompatibility of Insertable Silicon Microshafts,” *Cereb. Cortex*, vol. 39, no. 6, pp. 635–643, 1992.
- [16] T. D. Yoshida Kozai *et al.*, “Ultrasml implantable composite microelectrodes with bioactive surfaces for chronic neural interfaces,” *Nat. Mater.*, vol. 11, no. 12, pp. 1065–1073, 2012, doi: 10.1038/nmat3468.
- [17] J. C. Williams, R. L. Rennaker, and D. R. Kipke, “Long-term neural recording characteristics of wire microelectrode arrays implanted in cerebral cortex,” *Brain Res. Protoc.*, vol. 4, no. 3, pp. 303–313, 1999, doi: 10.1016/S1385-299X(99)00034-3.
- [18] M. A. L. Nicolelis *et al.*, “Chronic, multisite, multielectrode recordings in macaque monkeys,” *Proc. Natl. Acad. Sci. U. S. A.*, vol. 100, no. 19, pp. 11041–11046, 2003, doi: 10.1073/pnas.1934665100.
- [19] K. E. Jones, P. K. Campbell, and R. A. Normann, “A glass/silicon composite intracortical electrode array,” *Ann. Biomed. Eng.*, vol. 20, no. 4, pp. 423–437, 1992, doi: 10.1007/BF02368134.
- [20] C. Mora Lopez *et al.*, “A Neural Probe with Up to 966 Electrodes and Up to 384 Configurable Channels in 0.13  $\mu\text{m}$  SOI CMOS,” *IEEE Trans. Biomed. Circuits Syst.*, vol. 11, no. 3, pp. 510–522, 2017, doi: 10.1109/TBCAS.2016.2646901.
- [21] R. R. Harrison *et al.*, “Wireless neural recording with single low-power integrated circuit,” *IEEE Trans. Neural Syst. Rehabil. Eng.*, vol. 17, no. 4, pp. 322–329, 2009, doi: 10.1109/TNSRE.2009.2023298.
- [22] J. J. Jun *et al.*, “Fully integrated silicon probes for high-density recording of neural activity,” *Nature*, vol. 551, no. 7679, pp. 232–236, 2017, doi: 10.1038/nature24636.
- [23] L. Luan *et al.*, “Ultraflexible nanoelectronic probes form reliable, glial scar-free neural integration,” *Sci. Adv.*, vol. 3, no. 2, pp. 1–10, 2017, doi:

- 10.1126/sciadv.1601966.
- [24] E. Musk, “An integrated brain-machine interface platform with thousands of channels,” *J. Med. Internet Res.*, vol. 21, no. 10, pp. 0–11, 2019, doi: 10.2196/16194.
- [25] A. Fujishiro, H. Kaneko, T. Kawashima, M. Ishida, and T. Kawano, “In vivo neuronal action potential recordings via three-dimensional microscale needle-electrode arrays,” *Sci. Rep.*, vol. 4, pp. 1–9, 2014, doi: 10.1038/srep04868.
- [26] S. Yagi *et al.*, “Dissolvable Base Scaffolds Allow Tissue Penetration of High-Aspect-Ratio Flexible Microneedles,” *Adv. Healthc. Mater.*, vol. 4, no. 13, pp. 1949–1955, 2015, doi: 10.1002/adhm.201500305.
- [27] Y. Kubota *et al.*, “Nanoscale-Tipped High-Aspect-Ratio Vertical Microneedle Electrodes for Intracellular Recordings,” *Small*, vol. 12, no. 21, pp. 2846–2853, 2016, doi: 10.1002/sml.201600172.
- [28] H. Sawahata *et al.*, “Single 5  $\mu\text{m}$  diameter needle electrode block modules for unit recordings in vivo,” *Sci. Rep.*, vol. 6, no. October, pp. 1–12, 2016, doi: 10.1038/srep35806.
- [29] Y. Kubota *et al.*, “Long nanoneedle-electrode devices for extracellular and intracellular recording in vivo,” *Sensors Actuators B Chem.*, vol. 258, pp. 1287–1294, 2017, doi: 10.1016/j.snb.2017.11.152.
- [30] T. Kawano, Y. Kato, M. Futagawa, H. Takao, K. Sawada, and M. Ishida, “Fabrication and properties of ultrasmall Si wire arrays with circuits by vapor-liquid-solid growth,” *Sensors Actuators, A Phys.*, vol. 97–98, pp. 709–715, 2002, doi: 10.1016/S0924-4247(02)00008-0.

## 第 2 章

# シリコン結晶成長法を用いた神経電極の作製

### 2.1はじめに

前章では神経電極の詳細について説明し、その中で先端直径を  $10\ \mu\text{m}$  以下にすることが重要であることを述べた。本章では、Si 単結晶成長法である Vapor-Liquid-Solid (VLS) 結晶成長法のメカニズムおよび装置の構成について記述する。また、選択的 VLS 結晶成長による Si マイクロプローブの作製方法についても記述する。

### 2.2 VLS 結晶成長法

VLS 結晶成長法は、不純物による成長促進機構のひとつであり、原材料の輸送過程が気相、液相、固相へと移ることから VLS と呼ばれている[1]。図 2.1 に結晶成長の概略図と Au-Si の 2 状態合金図を示す。Si 基板上に成長触媒である金属を成膜し、熱処理を行う[2]-[4]。本研究では触媒金属として金を用いているため金を用いて説明をする。Au-Si 合金の状態図を見ると、Au、Si の融点はそれぞれ  $1064^\circ\text{C}$  と  $1414^\circ\text{C}$  である。しかし、Au-Si 合金の融点は、金属同士が共晶することで  $363^\circ\text{C}$  (Si の含有量が 18 atomic%) まで減少する。この温度を超えることで Au と Si の合金が形成される。この状態から原料ガスを導入すると合金内の Si が過飽和状態となり、Si 基板合金界面に析出し始める。この析出を繰り返すことにより Au-Si 合金が持ち上げられて行き、合金と同直径の Si プローブが形成されていく。本研究では原料ガスとして  $\text{Si}_2\text{H}_6$ 、不純物ドーピングガスとして  $\text{PH}_3$  を用いた。

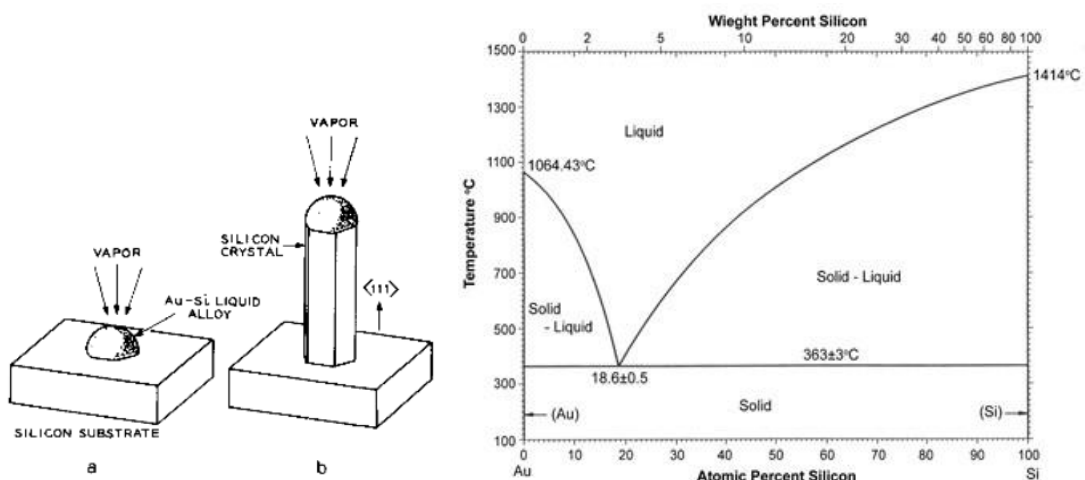


図 2.1 VLS 結晶成長のメカニズム[1]と Au-Si 合金の相図[5]

## 2.3 選択的 VLS 成長法

VLS 結晶成長法による Si マイクロプローブの作製は、Au-Si 合金の位置、大きさに依存することが最大の特徴である。この特徴を生かすことでプローブ直径の制御やプローブを任意の位置に成長させることが可能である。選択的 VLS 成長のプロセスフローを図 2.2 に示す。まず、VLS-Si プローブの成長方向が  $\langle 111 \rangle$  であるため、Si(111)基板を使用する。まず、熱酸化を用いて Si 基板を酸化させ (図 2.2a)、フォトリソグラフィとフッ化水素によりプローブを形成する部分の Si を露出させる (図 2.2b)。その後、触媒となる Au を基板全面に蒸着し (図 2.2c)、リフトオフ法により Au のパターニングを行う (図 2.2d)。さらに、基板を成長用チャンバー内に搬入し、VLS 成長温度である  $\sim 730^\circ\text{C}$  に加熱することにより Au-Si 合金を形成する (図 2.2e)。ここに  $\text{Si}_2\text{H}_6$  (ジシラン) ガスを供給することで、ガス中の Si が Au-Si 合金ドット中に取り込まれていき、Au-Si 合金ドット中の Si の含有量が過飽和状態になり、Au-Si 合金ドットと Si 基板の界面において Au-Si 合金ドットから  $\langle 111 \rangle$  方向へ Si の析出が起こる (図 2.2f)。図 2.3 に Au-Si 合金を用いた VLS 結晶マイクロプローブ電極(単一電極)と先端部分の拡大図、図 2.4 にアレイ電極を記載した。

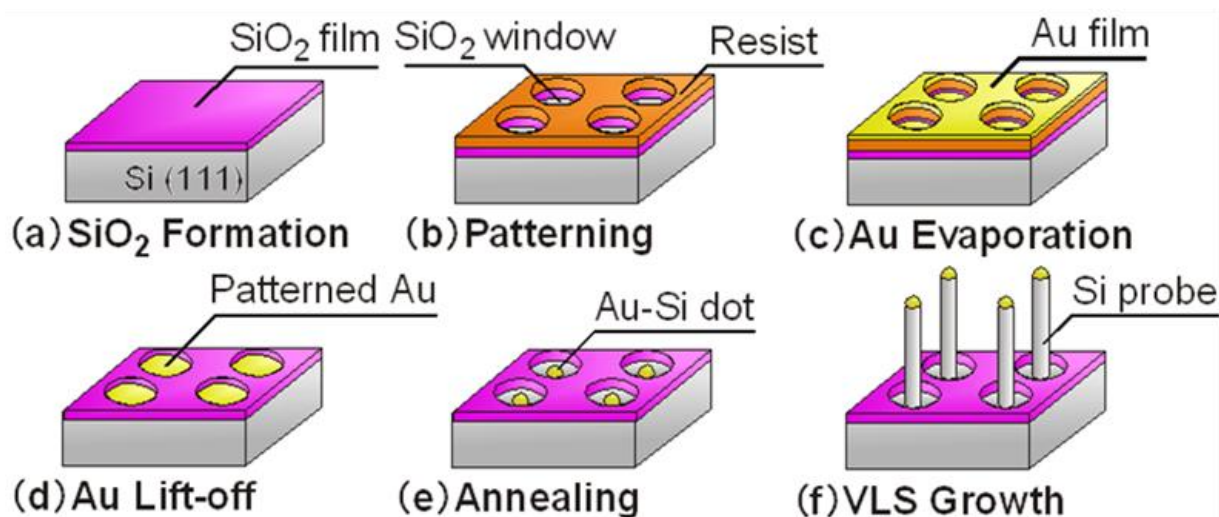


図 2.2 Vapor-Liquid-Solid 結晶成長[6].

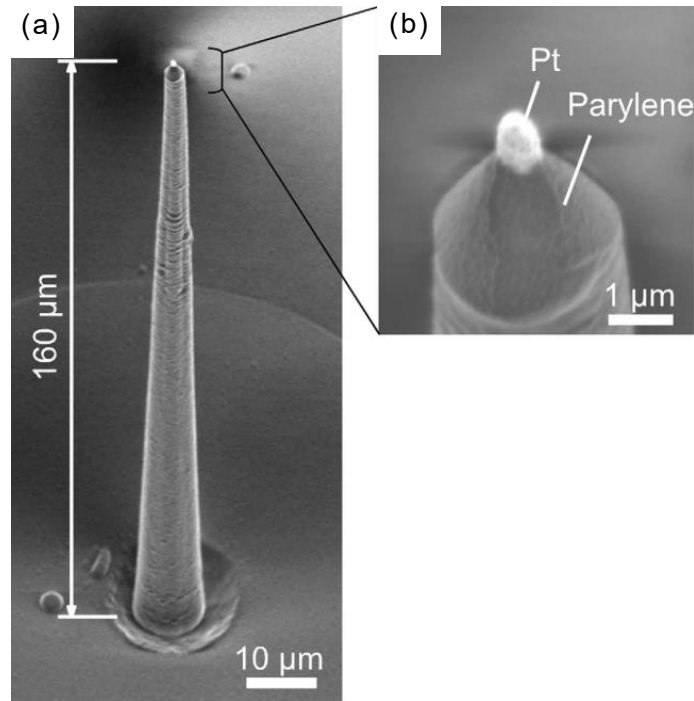


図 2.3 VLS 結晶成長法を用いたマイクロプローブ電極：(a)電極全体の SEM 像、(b)電極先端部の拡大 SEM 像[7]

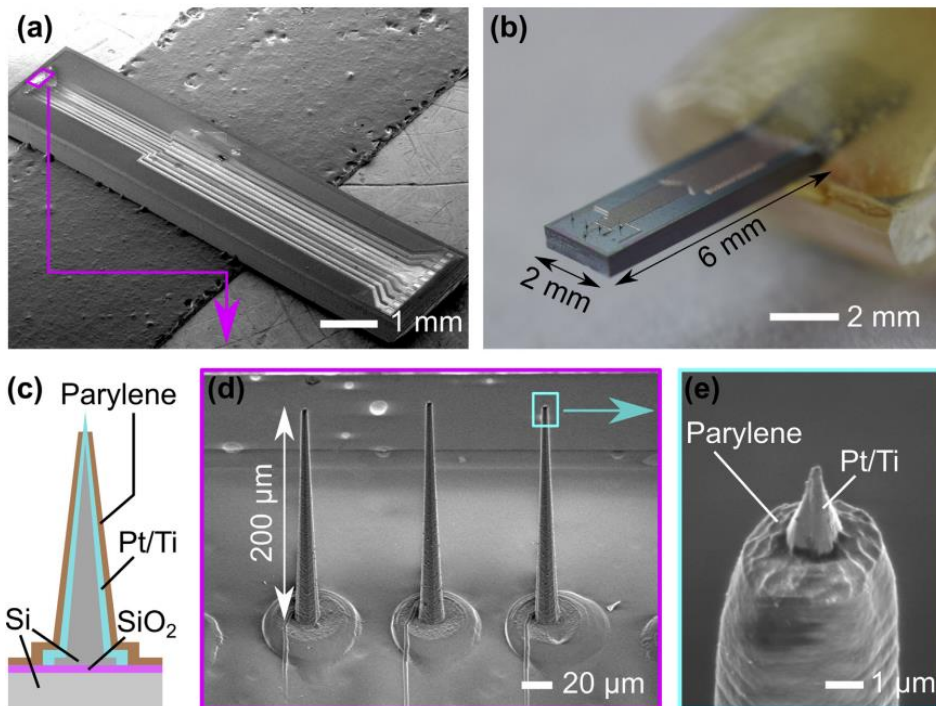


図 2.4 VLS 結晶成長法を用いたアレイ電極デバイス：(a)デバイスの全体 SEM 像、(b)実装後の写真、(c)断面模式図、(d)電極部の SEM 像、(e)電極先端部の拡大 SEM 像[8]

## 2.4 VLS 結晶成長装置

### 2.4.1 2 インチ用 VLS 成長装置

図 2.5(a)は、本研究で用いる Au-Si VLS 成長装置の外観写真である。本装置は、成長室、準備室、試料交換室で構成され、それぞれのチャンバーはロータリーポンプとターボ分子ポンプによって常時  $10^{-6}$  Pa に排気されている。各チャンバー間には、ゲートバルブが設けられており、トランスファーロードを用いて試料を搬送する。また、成長室内の試料ホルダーには、抵抗加熱式カーボンヒーターがあり最高  $920^{\circ}\text{C}$  まで昇温することが可能である。図 2.6 に 2 インチ用 VLS 成長装置の配管概略図を示す。成長室には、Si 成長用の原材料である  $\text{Si}_2\text{H}_6$ 、半導体ドーピングガスである  $\text{PH}_3$  や  $\text{B}_2\text{H}_6$  が接続されており、成長中にプローブをドーピングすることが可能である。各種ガスにはマスフローコントローラー (MFC) が接続されており流量調整が可能で、3 本の配管合流部の流量もバリアブルリークバルブ (VLV) で調整が可能である。また、成長室の圧力はターボ分子ポンプ直前に取り付けられたコントロールゲートバルブ (CGV) で調整でき、ターボ分子ポンプも低真空帯域用を使用しているため低圧での成長が可能であり成長速度の向上ができる。基板ホルダー(図 2.5(c))には、カーボンヒーターと K 型熱電対が設置してありリアルタイムで成長温度を観測することができる。圧力の測定には、成長の確度を高めるために B-A ゲージ、コールドカソード、バラトロンゲージを用いて広帯域に圧力を測定している(図 2.5(b))。

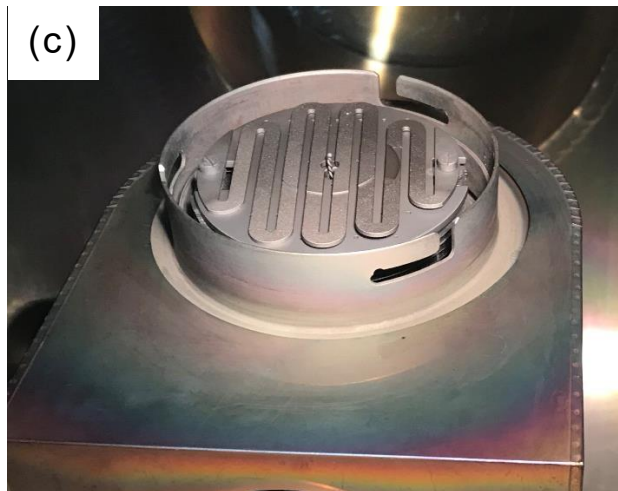
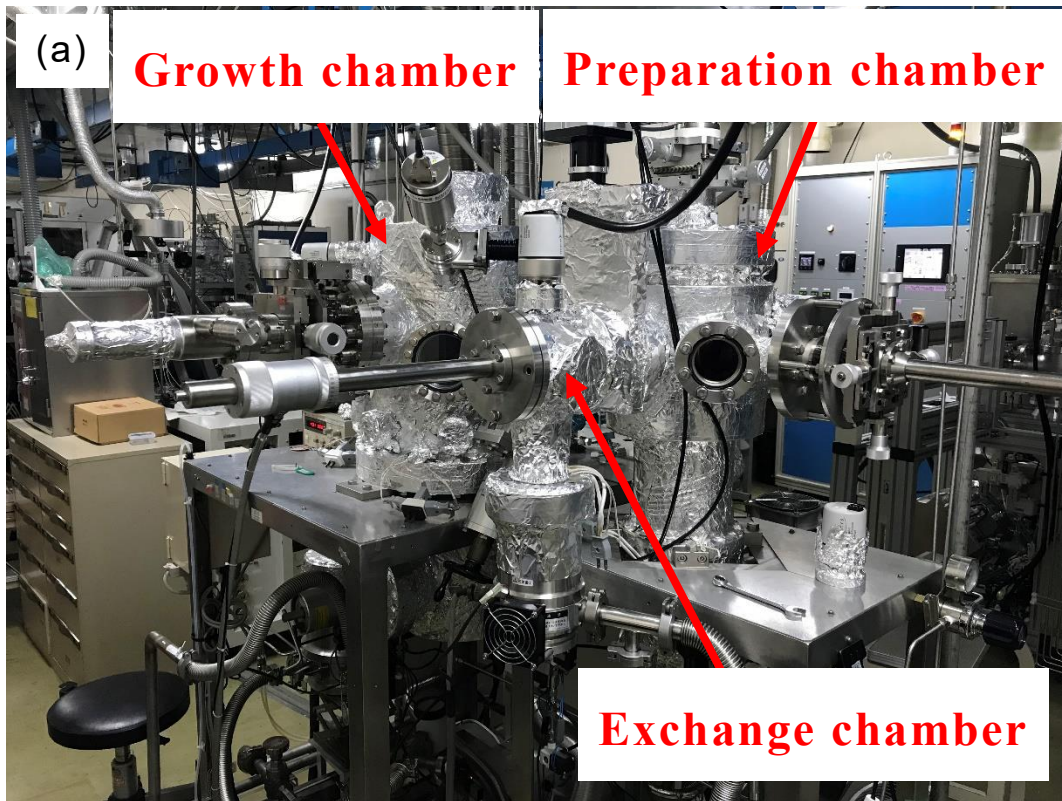


図 2.5 2 インチ VLS 結晶成長装置 : (a)成長装置の全体図、(b) 成長制御部(各種真空計、ポンプコントローラー、CGV 制御、温度制御)、(c) 基板ホルダー内カーボンヒーター

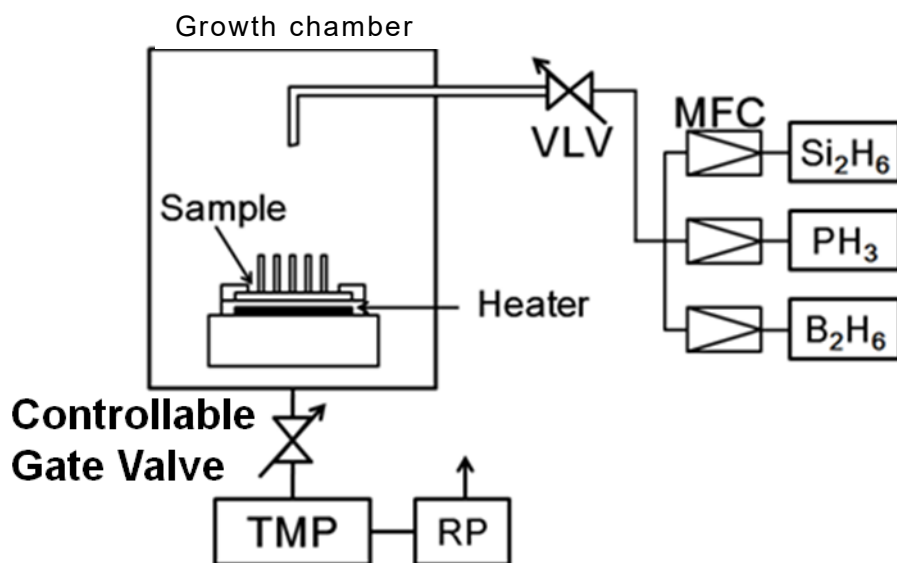


図 2.6 2 インチ VLS 成長装置構成図

#### 2.4.2 4 インチ用 VLS 成長装置

前述の装置で使用できるウエハは、最大直径 2 インチもしくは  $35\text{ mm} \times 35\text{ mm}$  までである。この 2 インチ VLS 結晶成長装置を基にして最大 4 インチまで対応できるようにした装置が後述する 4 インチ VLS 結晶成長装置である(図 2.5)。従来の 2 インチ VLS 結晶成長装置では温度制御やガス制御、各種バルブの制御は手動であったが、4 インチ VLS 結晶成長装置では全自動(図 2.7(a)、(b)、(d)、(e))となり、各種バルブは空圧用電磁弁(図 2.7(c))により自動で開閉でき、緊急用に手動用の遮断バルブもある。また、ロードロックチャンバーを設けたことによりサンプル導入から成長までの時間が短くなりスループットが大幅に向上した。2 インチ VLS 結晶成長装置のノウハウを基にして 4 インチ VLS 結晶成長装置には、サンプルと原料ガス導入口との距離を調節できるようにしたこと、成長圧力調整のため CGV の可変範囲を広げたこと、成長レートの向上や面内均一性向上のため原料ガスの導入量を大幅に増やせるようにしたことなど様々な改良を行った。



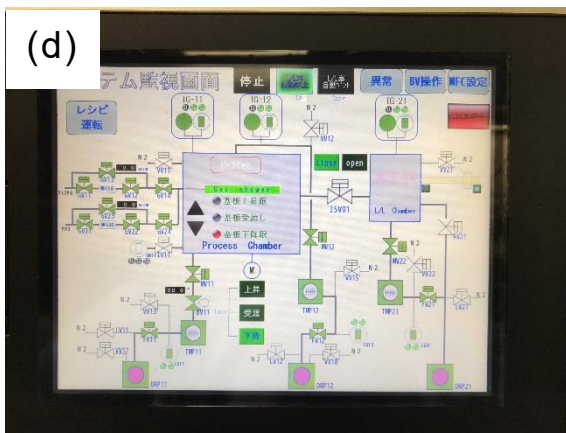
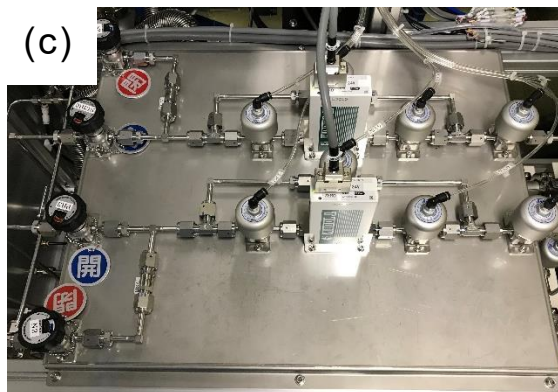
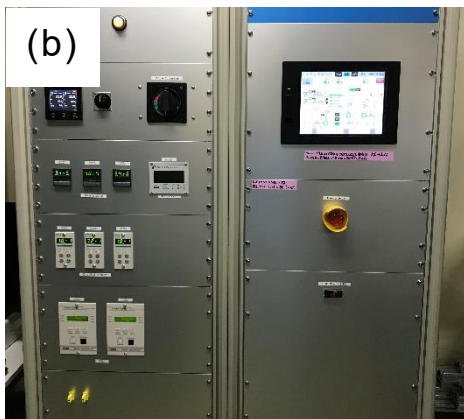
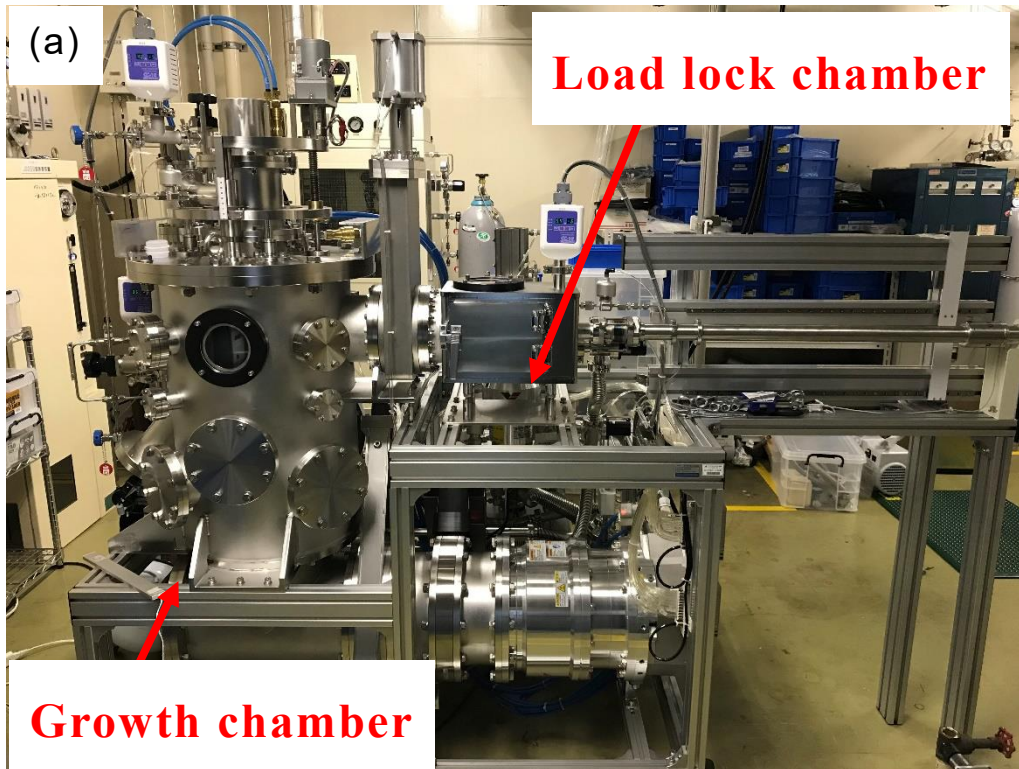


図 2.7 4 インチ VLS 結晶成長装置：(a)装置全体の外観図、(b)制御装置の外観図、(c) 空圧用電磁弁とマスフローコントローラー、(d)配管システムの制御画面、(e) 成長パラメーター管理画面

## 2.5 まとめ

本章では、VLS 結晶成長法の成長メカニズムおよび VLS 成長装置の構成について述べ、選択的 VLS 結晶成長法を用いた Si マイクロプローブの製作方法を述べた。この手法を用いて、プローブを成長し、半導体加工技術を用いてコアキシャル神経電極を作製する。

## 参考文献

- [1] R. S. Wagner and W. C. Ellis, “VAPOR-LIQUID-SOLID MECHANISM OF SINGLE CRYSTAL GROWTH,” *Appl. Phys. Lett.*, vol. 4, no. 5, pp. 89–90, Mar. 1964, doi: 10.1063/1.1753975.
- [2] H. Chandrasekaran, G. U. Sumanasekara, and M. K. Sunkara, “Rationalization of nanowire synthesis using low-melting point metals,” *J. Phys. Chem. B*, vol. 110, no. 37, pp. 18351–18357, 2006, doi: 10.1021/jp0639750.
- [3] J. Weyher, “Some notes on the growth kinetics and morphology of VLS silicon crystals grown with platinum and gold as liquid-forming agents,” *J. Cryst. Growth*, vol. 43, no. 2, pp. 235–244, 1978, doi: 10.1016/0022-0248(78)90173-2.
- [4] H. Kohno, T. Iwasaki, Y. Mita, and S. Takeda, “One-phonon Raman scattering studies of chains of crystalline-Si nanospheres,” *J. Appl. Phys.*, vol. 91, no. 5, pp. 3232–3235, 2002, doi: 10.1063/1.1446222.
- [5] Binary Alloy Phase Diagrams, pp.428-431, 1990.
- [6] 河野剛士, マルチチャネルSiマイクロプローブ電極アレイに関する研究 (豊橋技術科学大学博士論文), 2004.
- [7] H. Sawahata *et al.*, “Single 5  $\mu\text{m}$  diameter needle electrode block modules for unit recordings in vivo,” *Sci. Rep.*, vol. 6, no. October, pp. 1–12, 2016, doi: 10.1038/srep35806.
- [8] Y. Kubota *et al.*, “Long nanoneedle-electrode devices for extracellular and intracellular recording in vivo,” *Sensors Actuators B Chem.*, vol. 258, pp. 1287–1294, 2017, doi: 10.1016/j.snb.2017.11.152.

# 第3章

## コアキシャル神経電極の作製と評価

### 3.1 はじめに

前章では、VLS 結晶成長法のメカニズムならびに成長装置について記述した。本章では、従来の VLS 結晶成長電極では不可能であった至近距離での多チャンネル計測、局所的な差動計測が行え、高品質な神経信号計測が可能な神経計測デバイスについて記述する。

コアキシャル神経電極は、図 3.1 のような構造をしており中心電極であるコア電極の外側に層間絶縁膜を介してシェル電極があり、同軸ケーブルのような構造をしている。このような構造にすることで、VLS 結晶成長電極では不可能であった $<300\ \mu\text{m}$ での近距離での信号計測が可能となる。また、近距離での計測はニューロン同士のつながりを解析するためには必須条件であり、極至近距離で多点計測が行える場合には、ノイズなどの同相ノイズの影響を受けにくくすることができ、微小な神経信号の計測が容易になる。そのため、コアキシャル神経電極では極至近距離で多点計測が出来るよう設計を行い、作製を行った。

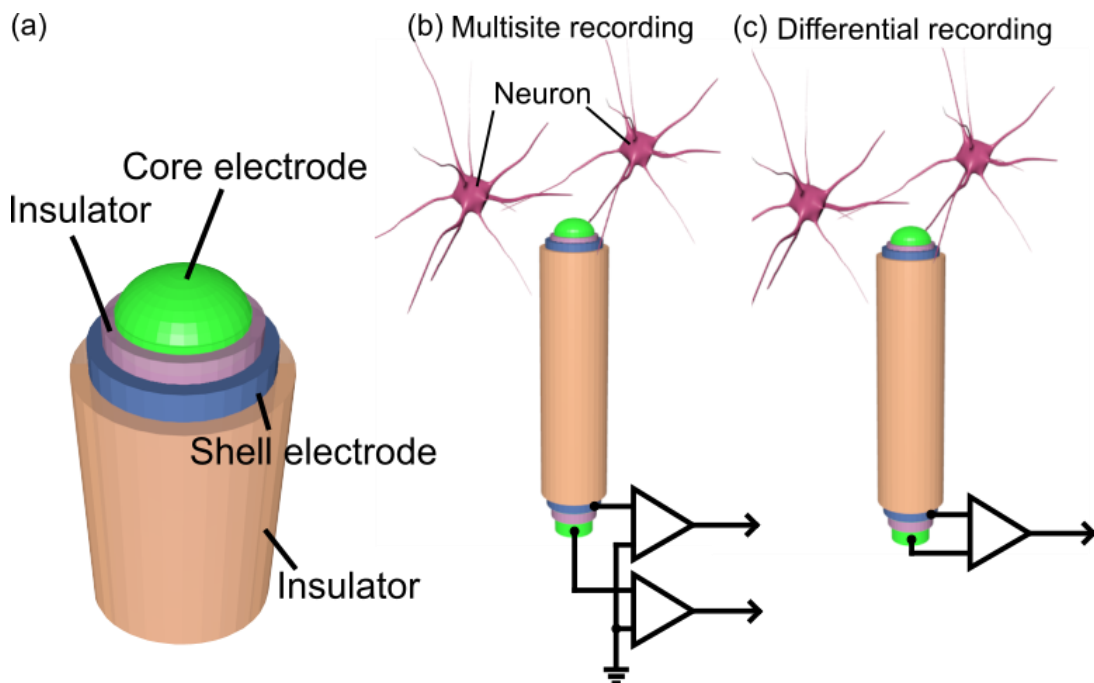


図 3.1 コアキシャル神経電極のコンセプト図: (a)コアキシャル神経電極の全体像 (b)多点計測時、(c)差動計測時

### 3.2 コアキシャル神経電極の設計

本節では、コアキシャル構造を作製するにあたり材料選定、各種設計を行った。まず電極材料であるが、コアキシャル神経電極の電極材料として、電気化学的に安定で生体適合性のある金属材料を選択しなければならない。神経電極の電極材料としてタングステン (W)、イリジウム (Ir)、白金 (Pt)、金 (Au) などがあげられる[1]-[3]。コアキシャル神経電極は、多層構造となっているため他の材料とのエッチング選択比が重要となってくる。本電極には、ウェット・ドライエッチングが可能で他の材料との選択比が大きい Au を採用した。

次に、コア電極とシェル電極間にある層間絶縁膜である。層間絶縁膜として用いる材料は、Parylene-C、SiO<sub>2</sub> などが考えられるが、電気的絶縁性の観点から LP-CVD やスパッタ法を用いた SiO<sub>2</sub> 膜では、膜質が悪く溶液中での電気的絶縁性が確保できないと考えられるので除外した。Parylene-C は、電気絶縁性に優れ、対薬品性、耐水性、生体適合性もあるため電極絶縁材料としては最適であり、本電極では Parylene-C を採用した。

電極材料の選定後、実際に作製した際に問題がないか確認を行った。コアキシャル神経電極は構造上電極の間に絶縁体が挿入されたキャパシタとして見なすことができるため、実際に電極として使用した際にコア電極とシェル電極間で信号が漏れ出してしまうクロストークが発生する可能性がある。クロストークが発生した場合、多チャンネル計測が不可能になってしまうため、コアキシャル構造の近似モデルを考え、層間絶縁膜の絶縁性を検討した。

コアキシャル神経電極のプロブ形状を円筒形とし(図 3.2)、FZ(Floating Zone)法を用いた高抵抗基板を用いるため、基板面への寄生容量はないものとして考える。寄生容量は、プロブ部分は円筒形コンデンサ、基板面では配線の平行平板コンデンサの合成容量となるため式(3.1)と式(3.2)を用いて計算を行なった。

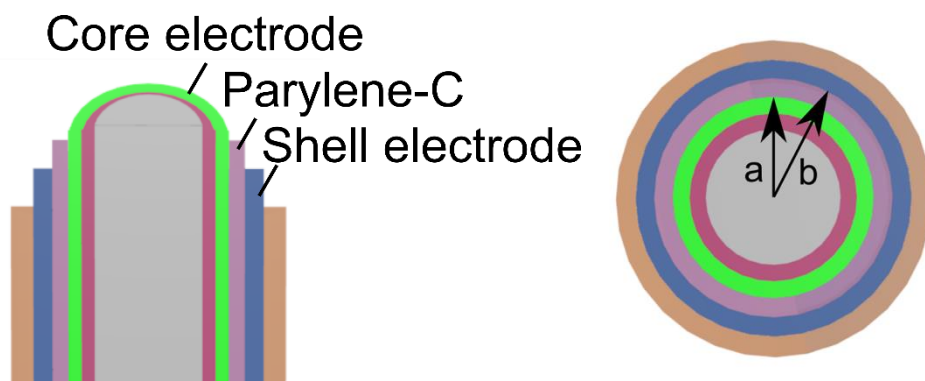


図 3.2 近似したプロブ形状

円筒形コンデンサの静電容量 $C_c$ は式(3.1)で求めることができる。

$$C_c = \frac{2\pi\epsilon_{\text{Parylene}}\epsilon_0 l}{\ln \frac{b}{a}} \dots (3.1)$$

ここで、 $l$ はプローブの長さ(240  $\mu\text{m}$ )、 $\epsilon_0$ は真空の誘電率( $8.854 \times 10^{-12}$  F/m)、 $\epsilon_{\text{Parylene}}$ は Parylene-C の比誘電率 (3.1)、 $a$ はプローブ中心からコア電極までの距離 (4.2  $\mu\text{m}$ )、 $b$ はプローブ中心から層間絶縁膜までの距離 (5.2  $\mu\text{m}$ ) である。式(3.1)より

$$C_c = 1.93 \times 10^{-13} \text{ F}$$

となる。

一方平行平板コンデンサの静電容量 $C_p$ は式(3.2)で求めることができる。

$$C_p = \epsilon_{\text{Parylene}}\epsilon_0 \frac{S}{d} \dots (3.2)$$

ここで、 $S$ は配線が重なっている部分の面積 ( $2.1 \times 10^{-5}$   $\mu\text{m}^2$ )、 $d$ は Parylene-C の厚み (1  $\mu\text{m}$ ) である。式(3.2)より

$$C_p = 5.76 \times 10^{-12} \text{ F}$$

となる。

また、合成容量 $C_{cm}$ は式(3.3)となる。

$$C_{cm} = C_c + C_p \dots (3.3)$$

式(3.3)より寄生容量は $C_{cm} = 5.95 \times 10^{-12}$  Fと算出できる。寄生容量が算出できたため、式(3.4)より容量から寄生インピーダンスを算出する。

$$Z = \frac{1}{2\pi f c} \dots (3.4)$$

式(3.4)より層間絶縁膜のインピーダンスは 26.7 M $\Omega$  と算出することができた。これは、プローブ自体の電極インピーダンスが 1~3 M $\Omega$  オーダーであることから、約 9 倍であり、十分に大きな値とは言えない。実際にプロセスを行った際に配線のオーバーエッジ等が発生し、配線幅が狭くなるのでインピーダンスは大き

くなる。また、Parylene-Cの厚みを厚くすることや、クロスする配線部分の長さを減らすことでインピーダンスを大きくすることができ、オーバーエッジ等を考慮すれば40~60 M $\Omega$ 程度になり、取得する信号には影響を及ぼさないインピーダンスになる。次に、コア電極とシェル電極間の信号の漏れであるクロストークを計算するため、電極の寄生容量を明示して(図 3.3)等価回路(図 3.4)を立て計算を行った。

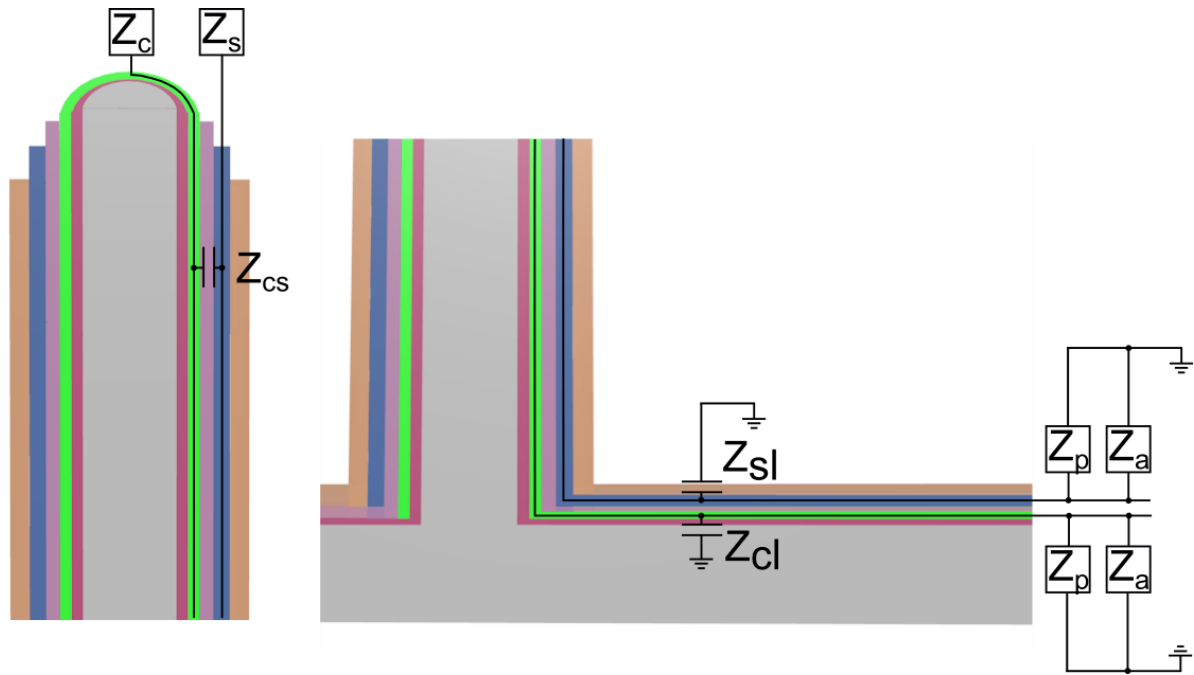


図 3.3 コアキシャル構造電極の寄生容量

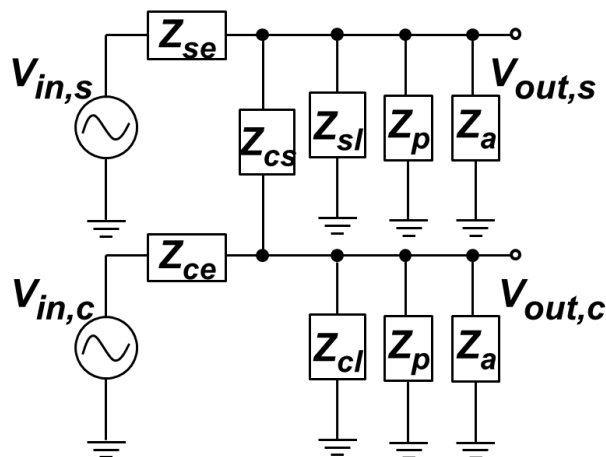
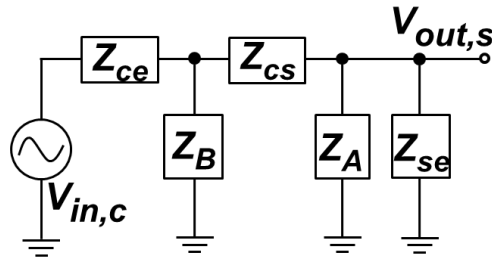


図 3.4 コアキシャル神経電極の等価回路

ここで、 $Z_{cc,se}$  はコア、シェル電極のインピーダンス、 $Z_{cl,sl}$  はコア、シェル配線の寄生インピーダンス、 $Z_{cs}$  はコア-シェル間のインピーダンス、 $Z_p$  はケーブルインピーダンス、 $Z_a$  はアンプの入力インピーダンスである。

図 3.4 の等価回路のコア電極の入力部 ( $V_{in,c}$ ) から信号が入力され、シェル電極の出力部分 ( $V_{out,s}$ ) から出てくる信号 (クロストーク) を計算するため回路変形を行ったものが(図 3.5)である。



$$Z_A = Z_{sl} // Z_p // Z_a \quad Z_B = Z_{cl} // Z_p // Z_a$$

図 3.5 回路変形後のコアキシャル電極の等価回路

図 3.5 の回路から入出力比の式を導出した結果が式(3.5)である。

$$V_{out,s} = \frac{\{(Z_A // Z_{se}) + Z_{cs}\} // Z_B}{Z_{ce} + \{(Z_A // Z_{se}) + Z_{cs}\} // Z_B} \times \frac{(Z_A // Z_{se})}{(Z_A // Z_{se}) + Z_{cs}} \times V_{in,c} \dots (3.5)$$

$Z_a=100 \text{ k}\Omega$ 、 $Z_p=5 \text{ M}\Omega$ 、 $Z_{cs}=26.7 \text{ M}\Omega$ 、 $Z_{ce}=3 \text{ M}$ 、 $Z_{se}=4 \text{ M}$ 、 $Z_{cl} =10 \text{ M}$ 、 $Z_{sl}=10 \text{ M}$  として計算を行うと、

$$Z_A = Z_{sl} // Z_p // Z_a = 97 \text{ k}\Omega$$

$$Z_B = Z_{cl} // Z_p // Z_a = 97 \text{ k}\Omega$$

式(3.5)よりクロストークは

$$V_{out,s} = 5.36 \times 10^{-5} \times V_{in,c}$$

となる。入力信号を細胞外電位計測時の信号強度である  $100 \mu\text{V}$  とすると、 $5.36 \times 10^{-9} \text{ V}$  となり細胞外電位計測時のシステムノイズが  $< 20 \mu\text{V}$  であるので、クロストークした信号よりもノイズの方が十分に大きいためクロストークは問題ないと考えられる。各種パラメーターの設計が終わったので実際に CAD 上で作製する神経電極のレイアウトを作製した。作製したレイアウトは図 3.6 である。

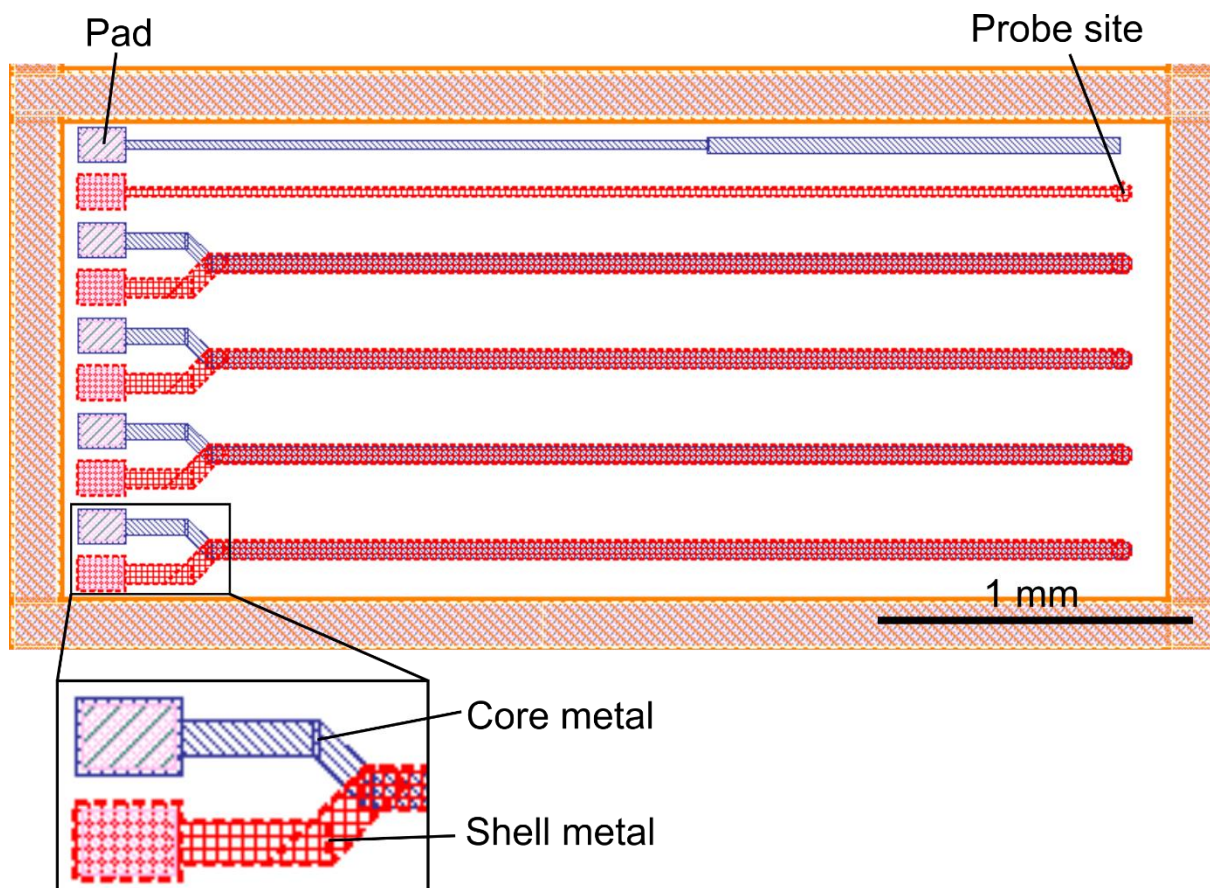


図 3.6 コアキシャル構造電極のチップレイアウト

チップ外径 4 mm×2 mm でコアキシャル神経電極が 200 μm 間隔で 4 本並んだレイアウトになっている。また、計測中に基板裏面からの信号流入を防ぐためにシリコン基板にサブストレートコンタクトを設けクロストークを最小限にする設計とした。表 3.1 にコアキシャル神経電極の各種設計パラメーターについてまとめたものを記載する。

表 3.1 コアキシャル神経電極の各種パラメーター

Sub. Resistivity	< 3000 Ω cm	Metallization material	Au/Ti
Chip size	4 mm×2 mm	Insulator	SiO <sub>2</sub> / Parylene-C
Pad size	180 μm×130 μm	Metallization thickness	200 nm/30 nm
Interconnection width	60 μm	Insulator thickness	1 μm
Interconnection length	3700 μm		



### 3.3 コアキシャル神経電極の作製

前節で設計したパラメーターを元にして実際にコアキシャル神経電極の作製を本学クリーンルームを使用して行なった。詳しいプロセスフローについては巻末付録 1 表 1 にコアキシャル神経電極のプロセスチャートを記載した。

コアキシャル神経電極のプロセス概略図を(図 3.7)に記載する。まず、直径 4 inch、厚さ 525  $\mu\text{m}$  のシリコン (Si) (111) 基板を使用し、選択的 VLS 結晶成長法を用いるため熱酸化膜 ( $\text{SiO}_2$ ) を 1  $\mu\text{m}$  wet 酸化で形成する。次にフォトリソグラフィを行い、プローブを成長する部分の酸化膜を BHF (Buffered-HF) を用いてエッチングし、VLS 結晶成長法の反応触媒である Au を蒸着装置を用いて成膜、リフトオフ法を用いてパターンニングを行う (直径 6  $\mu\text{m}$ 、厚さ 200 nm)。次に VLS 結晶成長装置を用いて、先端直径 2  $\mu\text{m}$ 、長さ 240  $\mu\text{m}$  のプローブを形成する (図 3.7a)。成長後、VLS 結晶成長法で基板上に堆積した Poly-Si を ICP-RIE (Inductive coupled Plasm-Reactive Ion Etching) を用いて除去し、同時にプローブ先端部にある Au-Si 合金を除去する。隣接するプローブ間の絶縁のために、厚さ 1  $\mu\text{m}$  の  $\text{SiO}_2$  を PE-CVD (Plasma Enhanced-Chemical Vapor Deposition) によって堆積する (図 3.7b)。次にコア電極を RF スパッタリング法とリフトオフ法を用いて Au (200 nm) / Ti (30nm) を成膜する (図 3.7c)。フォトリソグラフィには、プロジェクションアライナーを用いて等倍投影露光を行なっている。Ti は  $\text{SiO}_2$  や密着性の悪い材料に対して、剥離を抑えるバインダー層として堆積を行なっている。コア電極上に層間絶縁膜である Parylene-C を蒸着法により 1  $\mu\text{m}$  成膜し、3 次元的にフォトレジストを塗布できるスプレーコーティング装置を用いてフォトレジストを塗布し、その後フォトレジストをマスクとして  $\text{O}_2$  プラズマによるエッチング処理によりプローブ先端部とコンタクトパッド部の両方の Parylene-C を同時に除去する (図 3.7d)。次にシェル電極 [Au / Ti (200 nm / 30 nm)] をコア電極と同様にスパッタリングで成膜し、コンタクトパッドからプローブ根本までの配線パターンを王水 ( $\text{HCl}:\text{HNO}_3=3:1$ ) と DHF ( $\text{HF}:\text{H}_2\text{O}=1:50$ ) を用いたウェットエッチングでパターンニングをおこなう (図 3.7e)。スプレーコータを用いてプローブ全体にレジストを塗布し、基板側にはスピコートを用いてレジストを塗布する。 $\text{O}_2$  プラズマの電解集中を用いてプローブ先端部のみを開口し、基板配線と同様にウェットエッチングで開口を行う。最後に、電極デバイスの全体を Parylene-C (1  $\mu\text{m}$ ) で被膜し、最後に  $\text{O}_2$  プラズマエッチングを用いて電極の先端とパッドの部分を開口する (図 3.7f)。

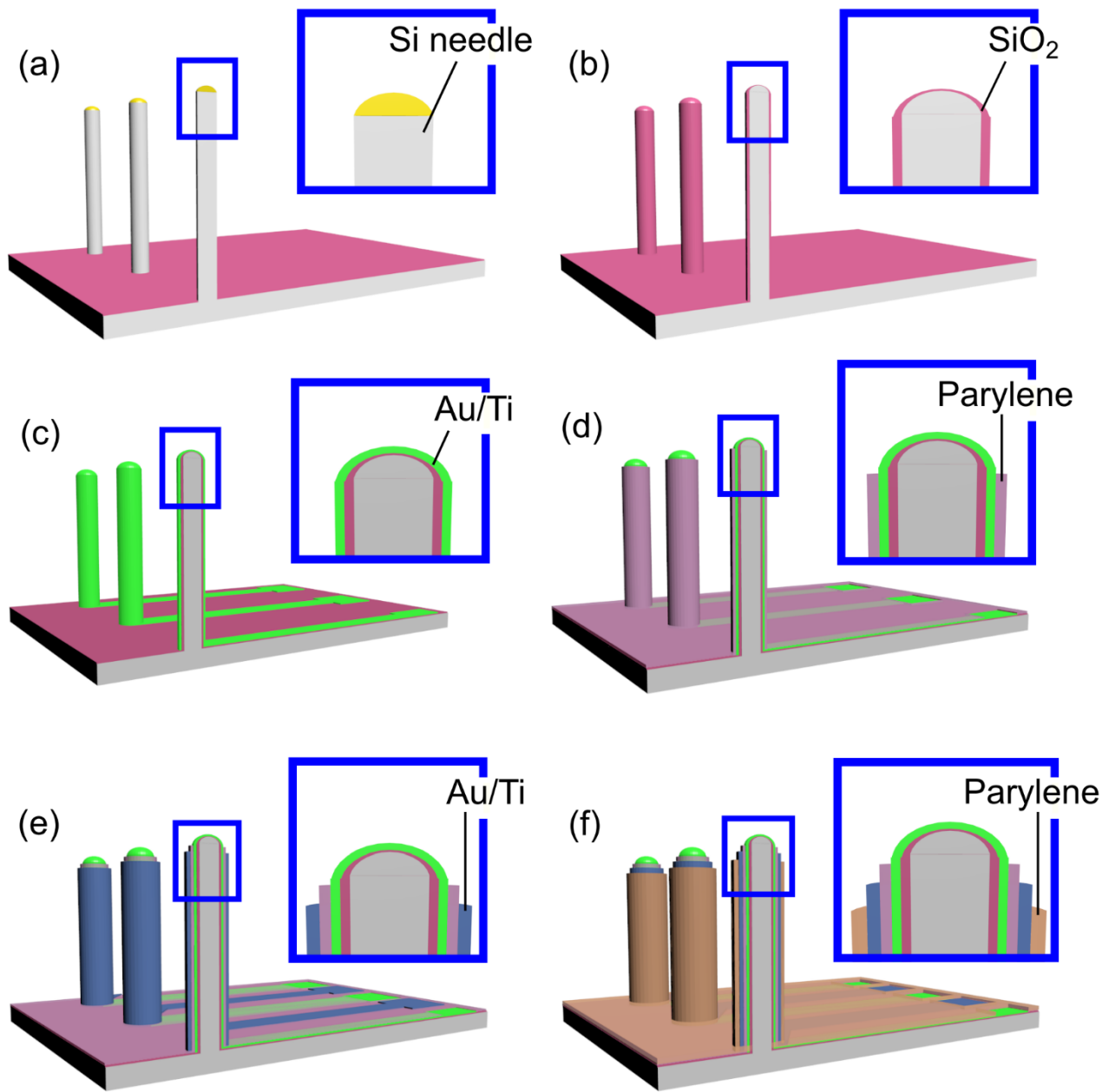


図 3.7 コアキシャル神経電極のプロセス概略図

図 3.8 に作製したコアキシャルマイクロプローブ電極の全体および先端部の SEM 像をそれぞれ示す。図 3.8(a)はコアキシャルマイクロプローブ電極の全体 SEM 像である。作製した電極は、長さ 240  $\mu\text{m}$ 、先端直径 4  $\mu\text{m}$ 、プローブ基板面直径 25  $\mu\text{m}$  となっている。図 3.8(b)、(c)は先端部分を拡大した SEM 像と模式図である。プローブ先端部分における電極の開口量（被覆パリレンより露出した高さ）はコア電極、シェル電極でそれぞれ 4  $\mu\text{m}$ 、2  $\mu\text{m}$  であった。また、先端部分の最大電極直径は 10  $\mu\text{m}$  であり生体へのダメージを低減することができる直径を満たしており、コア電極、層間絶縁膜、シェル電極、絶縁膜と立体的に電極を配置することができる。

図 3.8(d)、(e)は、FIB（Focus-Ion-Beam）を用いて電極を垂直方向へ切断し、電極断面の観察を行った SEM 像と模式図である。断面観察の結果、プロセスで堆積した、CVD 膜やメタル、Parylene-C の層構造が段切れなく成膜できていること所望の膜厚が得られていることを確認した。

また、コアキシャルマイクロプローブ電極の歩留まりは、4 インチ VLS 成長装置を用いた場合、完成するデバイスは従来の VLS 結晶成長法とほぼ同程度の 50%~70%で作製することが可能である。

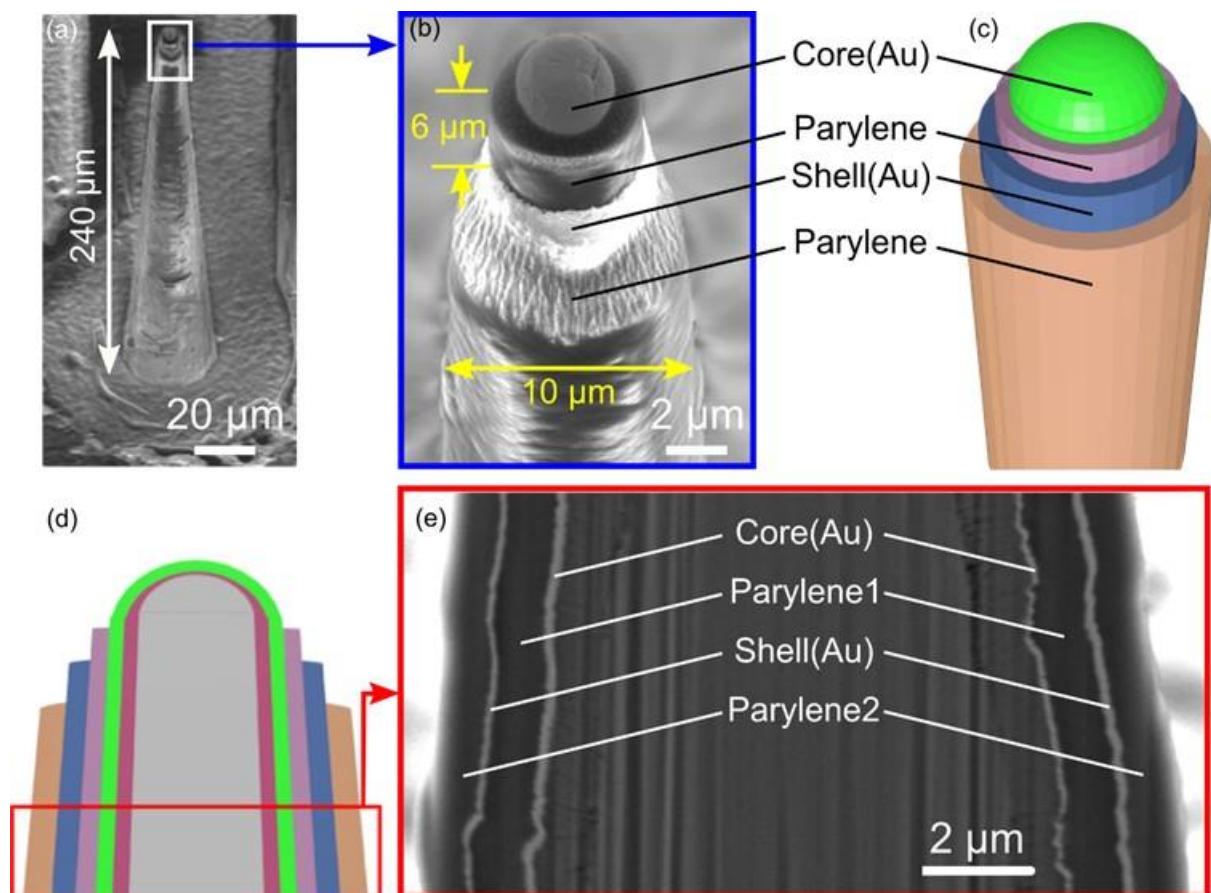


図 3.8 作製したプローブ電極とその断面図

### 3.4 コアキシャル神経電極の電気的特性

前節で作製をしたコアキシャル神経電極を FPC (Flexible-printed-circuits) へワイヤーボンディングとコンダクティブエポキシ (CW2401 Chemtronics) を用いて実装を行った(図 3.9)。実装したデバイスについて各種電気的特性を測定した。

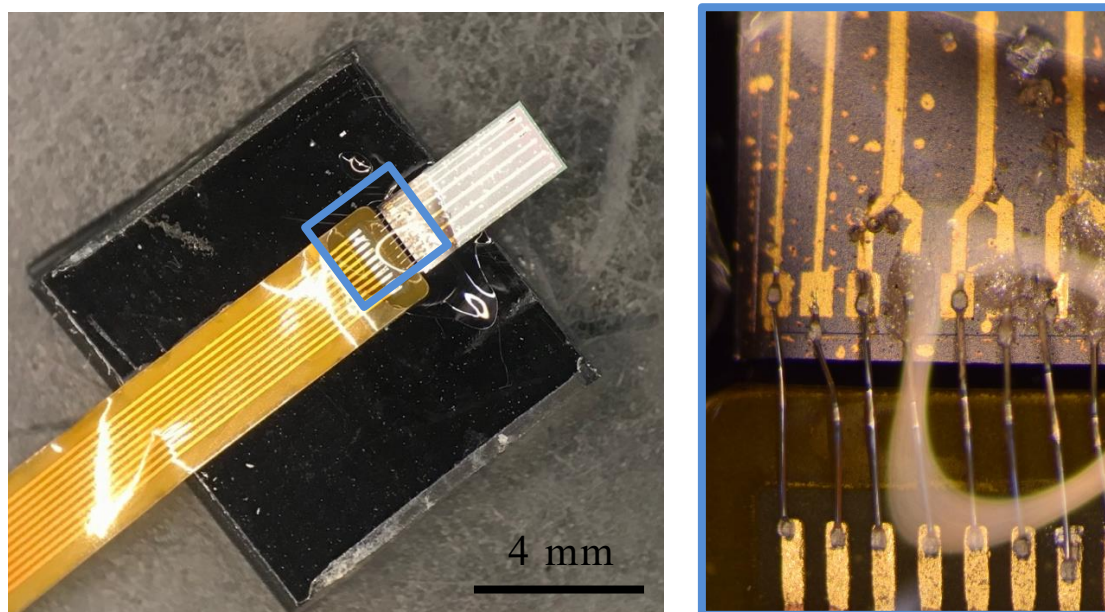


図 3.9 実装したコアキシャル神経電極

#### 3.4.1 電極インピーダンス測定

実装した電極のインピーダンスを測定した。測定系の概略図を図 3.10(a)に記載する。デバイスを PBS (Phosphate-Buffered-Saline) につけ、インピーダンスアナライザーにより測定を行った。周波数は 1 Hz から 1 MHz まで測定し、直流バイアスは 100 mV で測定を行った。インピーダンス測定を行った結果を図 3.10(b)に記載した。

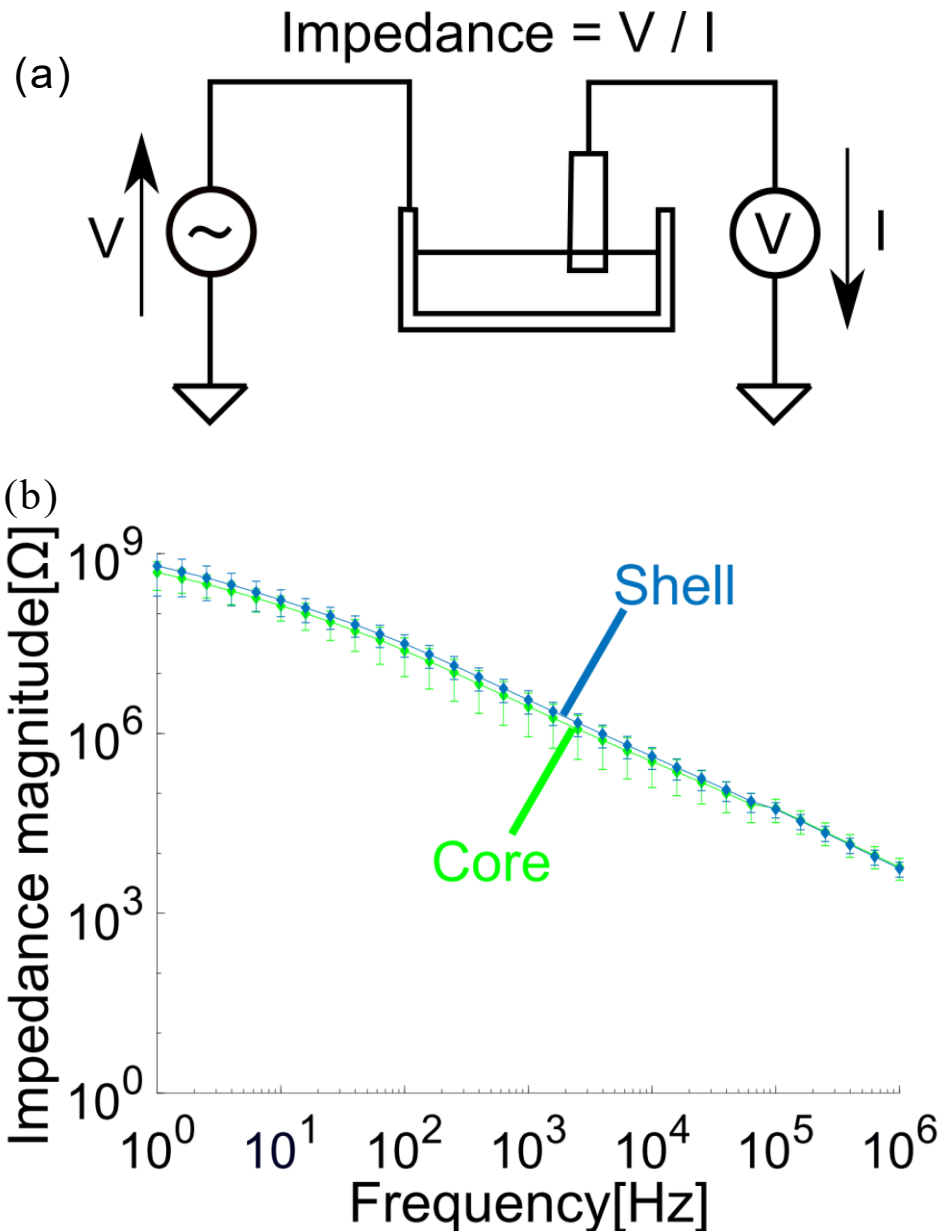


図 3.10 (a) インピーダンス測定の測定系、(b)コアキシャル神経電極のインピーダンス特性

測定結果はコア電極 490 M $\Omega$  から 5.9 k $\Omega$ 、シェル電極 620 M $\Omega$  から 5.6 k $\Omega$  であり、1kHz におけるインピーダンスは 2.8 M $\Omega$ 、3.6 M $\Omega$  となった (n=6)。この値は従来型の VLS 結晶成長電極とほぼ同等の値である (直径 3 $\mu$ m、電極材料 Au [4]、直径 1 $\mu$ m、材料 Pt [3])。またチップ間のインピーダンスのばらつきであるが最大で約 10% であった。このインピーダンスは Parylene-C エッチングの時間を調整することで変化させることができる。

### 3.4.2 O/I 比の測定

電極インピーダンスを測定したデバイスについて、電圧信号入出力比(O/I 比)の測定も行った。O/I 比の測定は、TDT (Tucker-Davis Technologies)社製の神経信号測定器と図 3.11(a)の回路を用いて行った。TDT の詳細については巻末付録 2 に記載をした。

TDT から  $600 \text{ mV}_{\text{p-p}}$  のスイープ正弦波 (1 Hz~10 kHz) の信号を出力し、60 dB のアッテネーターを通過させ  $600 \text{ } \mu\text{V}_{\text{p-p}}$  に減衰させ、生理食塩水を入れたシャーレに入力する。TDT の入力にはシャーレの入力信号とデバイスの出力信号を入力し比率をとる。測定した結果が図 3.11(b)である。測定結果は、コア電極 67.3%、シェル電極 59.8%であった(n=3)。この値は神経計測には十分な値である [2][3]。

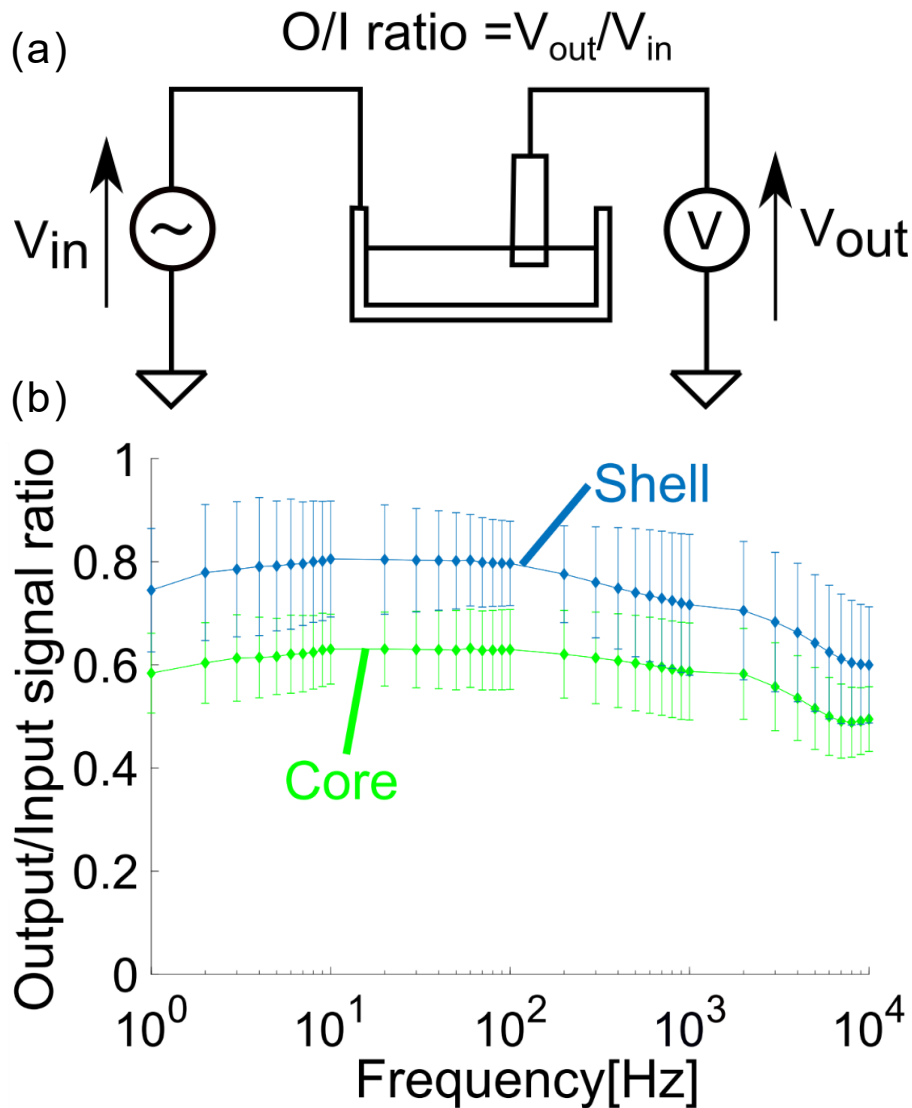


図 3.11 (a)入出力比の測定回路、(b)コアキシャル神経電極の入出力比

### 3.4.3 クロストークならびにデバイスの耐久性の測定

次にコアシェル間のインピーダンスとキャパシタンスを測定した。測定した結果を図 3.12 に示す。測定系は図 3.10(a)と同一であるが、デバイスを生理食塩水中ではなく空气中で測定を行った。

測定結果を見ると 1 kHz において  $62.3 \text{ M}\Omega$  となっている。これはシェル電極のインピーダンスの約 17 倍となっており、十分なインピーダンスである。細胞外電位計測の信号は  $100 \mu\text{V}$  であり、 $62.3 \text{ M}\Omega$  のインピーダンスでは約 5% のクロストークが発生する計算であるが  $100 \mu\text{V}$  の 5% は  $5 \mu\text{V}$  であり計測システムのシステムノイズのノイズレベルは  $20 \mu\text{V}$  であり比較すると問題にはならない。しかし、計算結果とは大きく異なっている。主な原因としては実装した FPC 基板上でもクロストークが発生しているためだと考えられる。実装している FPC 基板のクロストークも測定したが FPC (巻末付録 3 図 1 参照) 自体でも約 2% クロストークが発生している結果となった。

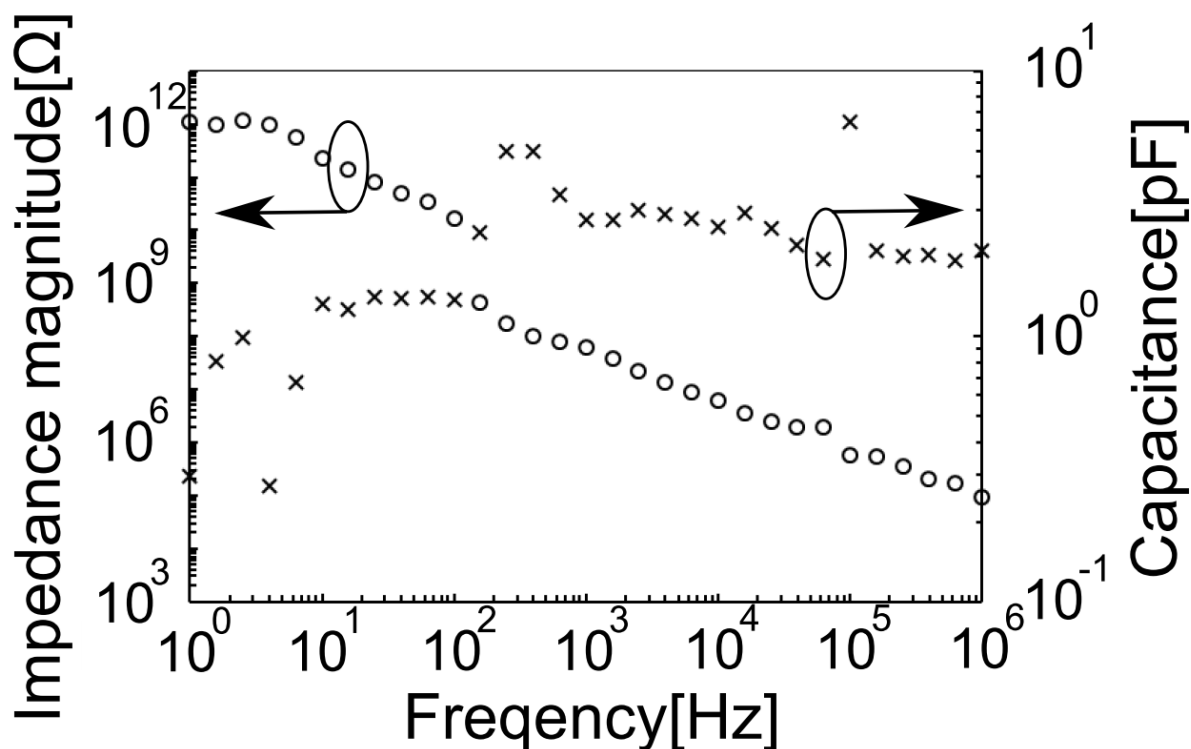


図 3.12 コア電極、シェル電極間のインピーダンス、キャパシタンス特性

コアキシャル電極の絶縁保持は Parylene-C に依存している。急性の実験では問題ないが慢性計測時では数週間から数か月単位での長期埋め込み実験に耐えなければならない。特に Parylene-C は、Si や  $\text{SiO}_2$ 、Au などの材料とは密着性が悪く、界面からの生理食塩水が侵入し、電極部の開口量が増大しインピーダンス

が低下してしまう恐れがある。インピーダンスの低下は、単一のニューロンからの信号が取れなくなってしまうだけではなく、複数の細胞からの信号を取得してしまうため加算平均されてしまい結果として目的とする信号が減衰してしまう。そのため Au と Parylene-C との密着性を調べるためにデバイスを用いて加速試験を行った。

加速試験はデバイス全体を生理食塩水中につけた状態で 65°C まで昇温し、インピーダンスの測定誤差があるためインピーダンスが 10%減少した時点で測定を中断した。実験結果は、40 日間生理食塩水中でインピーダンスが変化することはない。実際に長期埋め込みをした際の耐久日数を算出するためマウスの体温を 38°C と仮定しアレニウスの式から算出をした。

$$k = A \exp\left(-\frac{E_a}{RT}\right) \dots (3.6)$$

ここで、 $k$  は反応速度定数、 $A$  は頻度因子、 $E_a$  は活性化エネルギー (93590 Jmol<sup>-1</sup>)、 $R$  は気体定数 (8.314 JK<sup>-1</sup>mol<sup>-1</sup>)、 $T$  は温度である。

(3.6)式から反応速度定数が 38°C と 65°C の比をとり対数で表すと

$$\ln \frac{k_{65}}{k_{38}} = 2.89$$

となる。

(3.6)式の結果から 65°C での試験は、38°C の環境下での 2.89 倍に相当する。デバイスが初期インピーダンスから 10%減少した日数が 40 日であったので、約 115 日に相当すると考えられる。この日数は、マウスの長期計測は 3 か月程度行っていることを考えると十分に長期測定が行えると考えられる [5]。



### 3.5 コアキシャル神経電極の生理実験

コアキシャル神経電極の有用性を確認するためマウスを用いた動物実験を行った。なお本実験は、豊橋技術科学大学の動物倫理委員会の承認を得ており、法令及び委員会が定める規定に基づいて実施をした。

まず、マウスの腹腔にクロロプロチキセンとウレタンの混合麻酔を注射し、マウスの頭蓋骨、硬膜を除去、大脳皮質を露出させた後にマイクロマニピュレーターを用いて1次体性感覚野バレル領域 (S1B) にデバイスを刺入し測定をおこなった。測定は、マウスのひげを1 ms幅のパルスで物理刺激をし、誘発測定を行った。

図 3.13 は、動物実験中のデバイス刺入位置の概略図である。表 3.2 は動物実験の諸条件、図 3.14 は測定系の概略図である。

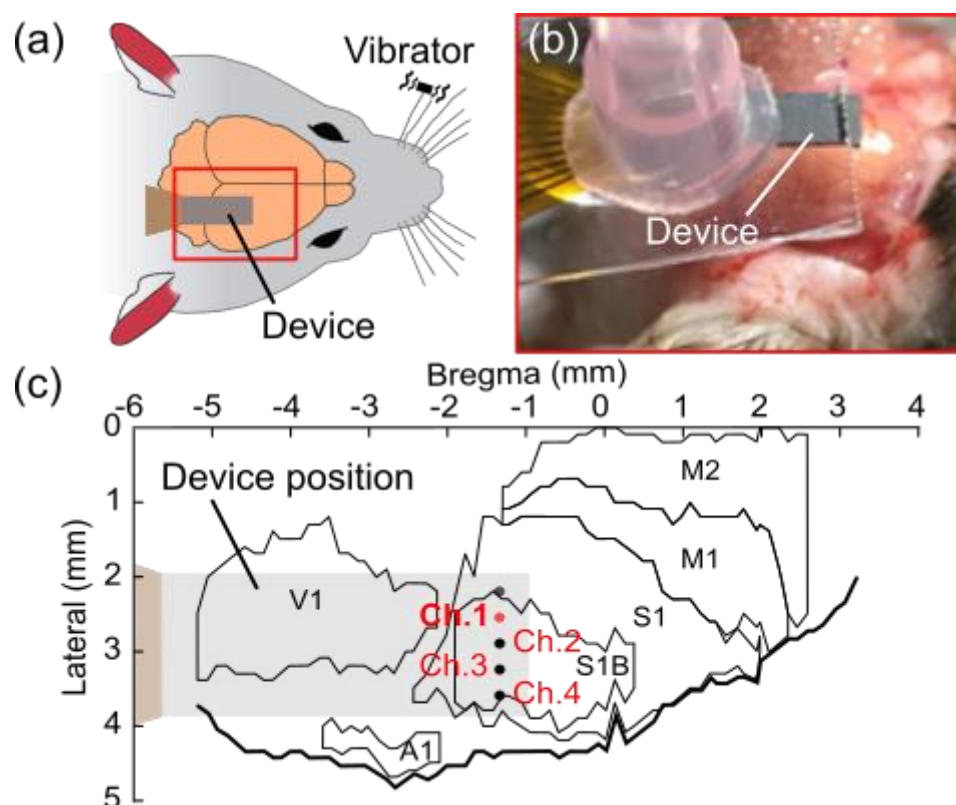


図 3.13 動物実験概略図:(a)デバイス刺入位置の概略図、(b)実験中の写真、(c)デバイスの刺入位置の詳細

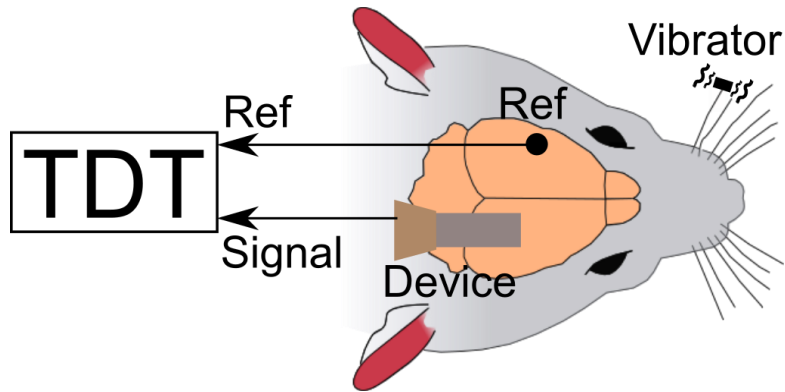


図 3.14 測定装置の概略図

表 3.2 動物実験の諸条件

Mouse type	C57BL
weight	25.7~36.0 g (n=2)
anesthesia	Uretane/ chlorprothixene
	0.26ml/0.13ml

### 3.5.1 局所的多チャンネルニューロン計測

動物実験の結果を図 3.15 に記載をした。図 3.15a および図 3.15b に測定結果を示す。コア電極（図 3.15a1~a4）およびシェル電極（図 3.15b1~b4）ともに、刺激から~20 ms 後に刺激に応答した局所集合電位 (Local Field potential: LFP, 50 ~ 300 Hz)（図 3.15a1、図 3.15b1），spike 信号（図 3.15a2, 3.15b2, 500 ~ 3000 Hz）がそれぞれ確認された。また、試行回数 100 回分の計測データから、電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタプロット（図 3.15a3, 図 3.15b3）およびヒストグラム密度推定 (Peristimulus Time Histogram : PSTH)（図 3.15a4, 図 3.15b4）の結果より、取得した信号がひげ刺激に対して誘発された信号であることがわかる。これらの結果から脳組織内での局所的な多チャンネル計測を行うことができた。

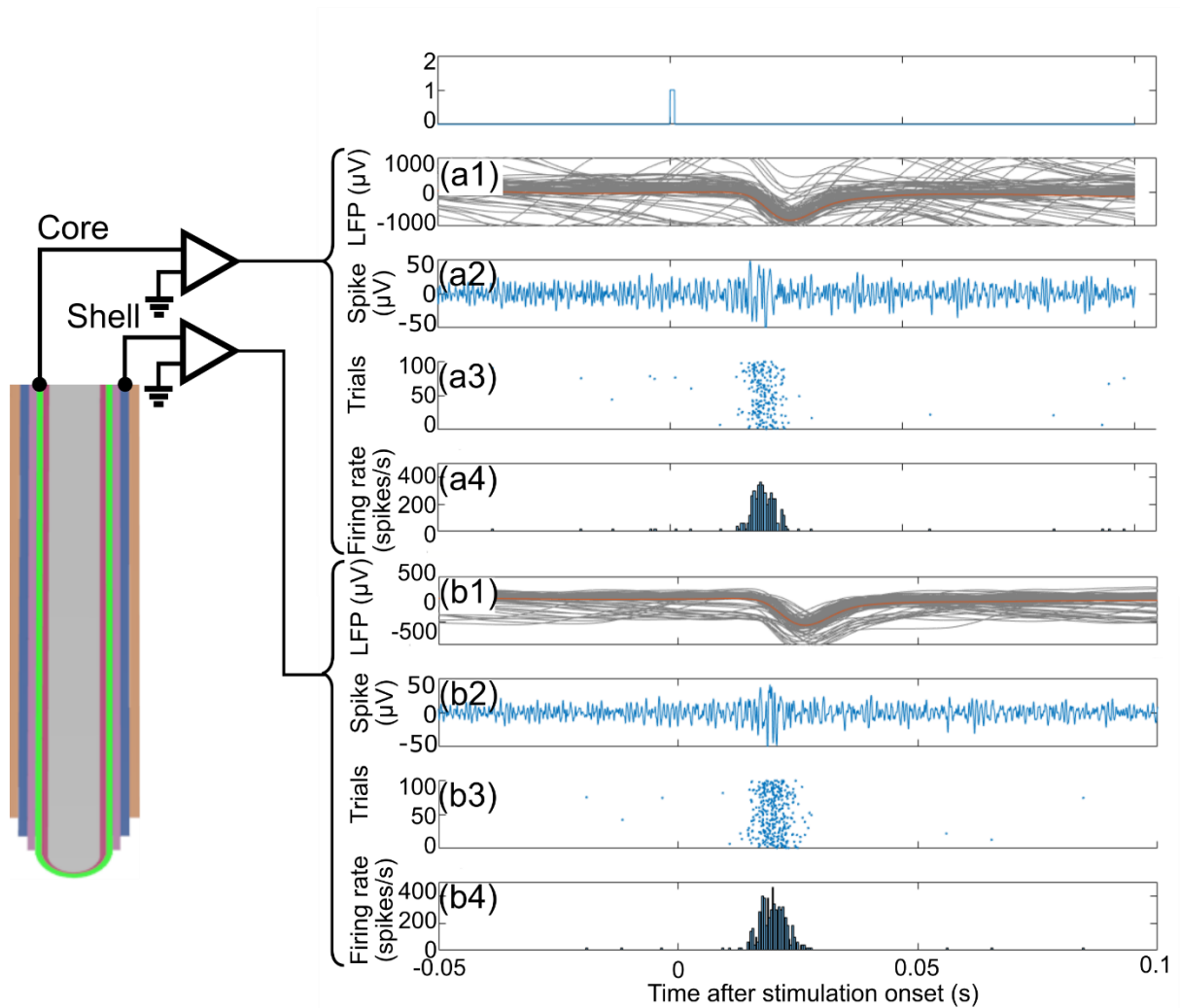


図 3.15 コアキシャル神経電極の多チャンネル計測結果：(a1)測定した信号に対し 50-300 Hz の LFP をかけた LFP 信号、(a2) 測定した信号に対し 500-3000 Hz で BPF をかけた spike 信号、(a3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタプロットの図、(a4) ヒストグラム密度推定（PSTH）の図、(b1)測定した信号に対し 50-300 Hz の LFP をかけた LFP 信号、(b2) 測定した信号に対し 500-3000 Hz で BPF をかけた spike 信号、(b3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタプロットの図、(b4) ヒストグラム密度推定（PSTH）の図

また、コア電極とシェル電極で取得した信号が別々な単一のニューロン信号かどうか確認を行うため検出された spike 信号の振幅比較を行った。

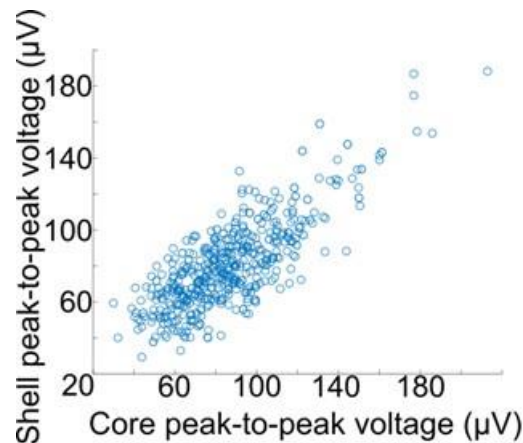


図 3.16 コア電極、シェル電極における電圧振幅の散布図

Spike 信号が検出された時間のコア電極とシェル電極の信号振幅を軸にとり、検出時間は 0.014s から 0.03s でおこなった。結果を図 3.16 に記載する。図 3.16 をみるとコア電極シェル電極の信号が直線の上にプロットされていることがわかる。これは、コアとシェル電極で取得した信号が同一のニューロンであることを意味している。

コア電極とシェル電極間の信号に対して t 検定を行い、全く同一の信号を取得しているのか検定を行った。コア電極ならびにシェル電極を群データとして、分散が異なるものとし、「同一の母集団から派生したデータである」と帰無仮説をたて Welch の t 検定を行った。検定を行った結果、優位水準 1%で帰無仮説が棄却された。これは、コア電極とシェル電極では別々な信号を取得していることが言えるが、図の結果から同一信号であることが言われているため、コア電極直上付近で誘発された同一ニューロンの電位が伝搬され、コア電極で検出された後にシェル電極に時間差で検出されたためであると考えられる。

### 3.5.2 局所的差動ニューロン計測

局所的な多チャンネル神経信号の計測に成功したため、コアキシャル神経電極の利点である。局所的な神経細胞の差動計測を行った。実験は前実験のデバイスを刺入した状態でコネクタ側の配線を変更し測定を行った。実験の配線図は、図 3.17 に記載した。前実験との差異は、参照電極をビス電極からコアキシャル電極のシェル電極へ変更した点のみである。刺激などの条件は前実験と同様である。実験結果を図 3.18 に示す。

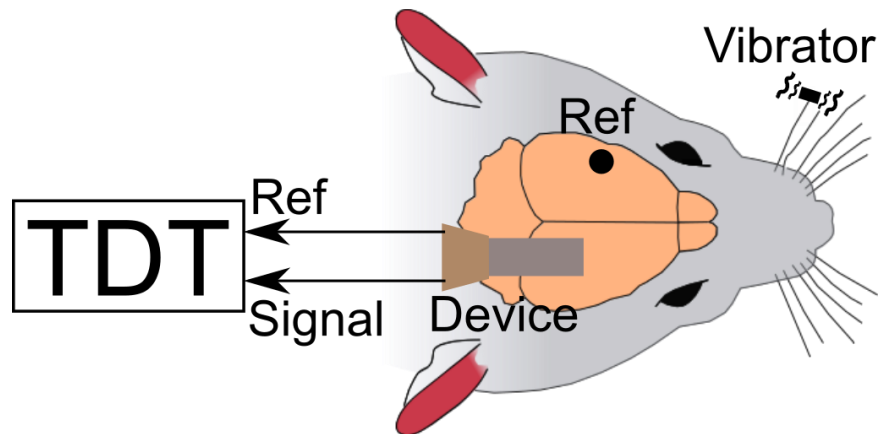


図 3.17 デバイスならびに測定系の配線図

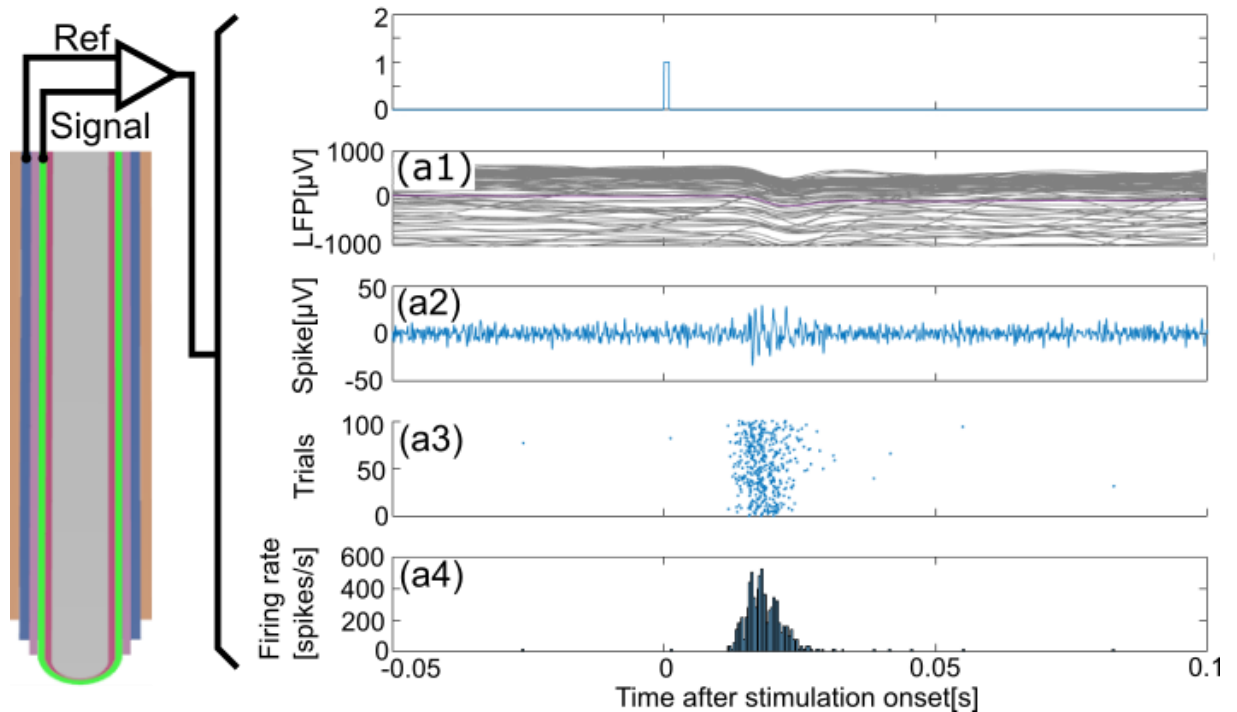


図 3.18 コアキシャル神経電極の局所的差動計測結果：(a1)測定した信号に対し 50-300 Hz の LPF をかけた LFP 信号、(a2) 測定した信号に対し 500-3000 Hz で BPF をかけた spike 信号、(a3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタプロットの図、(a4) ヒストグラム密度推定（PSTH）の図

図 3.18 を見ると前項の実験と同様に刺激から~20 ms 後に刺激に対する応答波形が見受けられ(図 3.18a2~a4)、また PHST にも神経信号応答が見受けられる。また、LFP の振幅は図 3.15a1 よりも小さくなっている。

細胞外電位計測時の LFP 波形は、EPSC(Excitatory postsynaptic currents)や IPSC (Inhibitory postsynaptic currents) などのシナプス電流による重ね合わせの結果現れる電場変化の波形である。このシナプス電流は時間的経過が長く、周囲の複数ニューロンからの入力によってしきい値を超えニューロンの発火 (Summation) が起こる。この Summation が起こることによって複数のニューロンが発火し集合電位である LFP が観測される。参照電極が十分に遠い場合は、神経電極と参照電極の差分をとることでシナプス電流の電場変化を測定することが可能である。この手法では外部から侵入するノイズを減衰させることができるが、イオンチャネルが不規則に開閉することに起因するノイズや局所的に発生しているノイズ(EMG、心電)は減衰させることができない。図 3.18a2 より、測定電極が参照電極のどの位置からも定位置で数  $\mu\text{m}$  の位置にあることによって、電極周りの局所的な信号測定が行え、シナプス電流の変化による広範囲な電場を減衰させることができていることが分る。この測定電極と参照電極の距離が定位置で測定できるのは、第 1 章で記載した神経電極では構造上不可能でありコアキシャル神経電極の特徴の一つである。ここから、コアキシャル神経電極により、周波数の低い同相信号を減衰させることが可能であることが確認できる。500 Hz 以下の同相信号の減衰が観測できたため、脳表を伝搬するノイズも減少していると考え、SNR とニューロンの発火頻度である Firing rate を比較した。図 3.19a は同時計測時のコア電極、差動計測時のコア電極の SNR、図 3.19b は Firing rate の図である。

図 3.19 より、差動計測では多チャンネル計測と比較し、SNR が  $6.6 \pm 2.0$  dB から  $10 \pm 0.6$  dB に向上していることが分かる。また、これにより Firing Rate も多チャンネル計測の  $225 \pm 150$  spikes/s から  $570 \pm 60$  spikes/s に向上した。Firing rate が向上した理由として、ノイズレベルが減少したことにより spike 検出の閾値が下がり検出される信号が増加したためである。これらの結果からニューロンの計測を高品質化することができた。

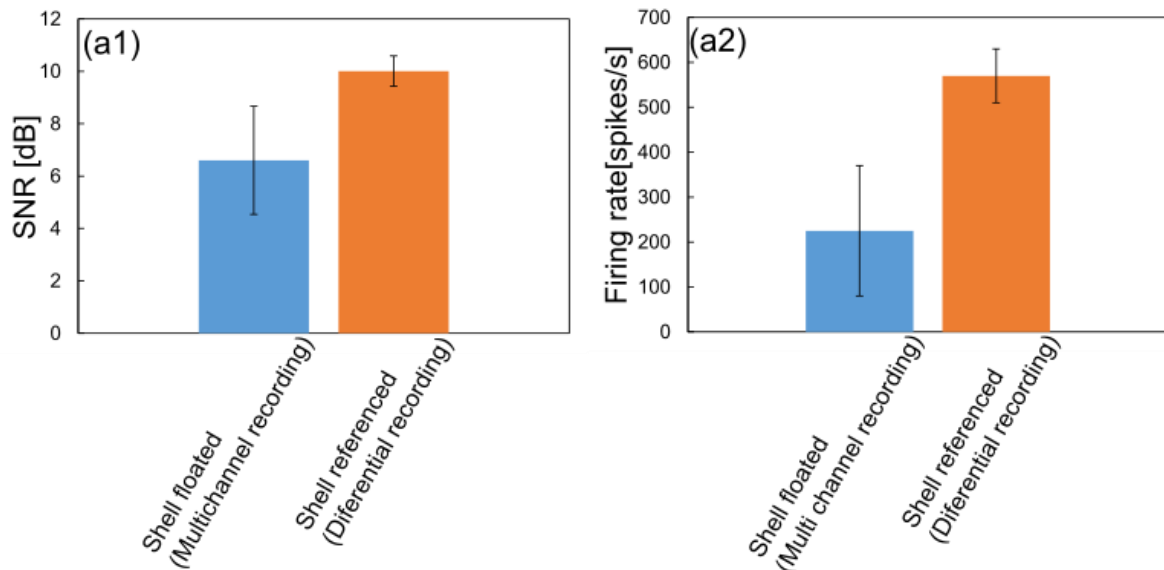


図 3.19 多チャンネル、差動計測時のコアキシャル神経電極の SNR ならびに Firing rate の比較

### 3.5.3 脳組織の損傷評価

コアキシャル神経電極を刺入し、信号計測した際に出血などのダメージが見受けられないか脳組織の損傷評価を行った。図 3.20 に、電極刺入前後のマウス脳表の同一位置での刺入前、刺入後の脳表写真をそれぞれ示す。これより、電極の刺入に伴う出血が見られないことがわかる。このことから、先端直径が  $4\ \mu\text{m}$ 、最大先端直径  $10\ \mu\text{m}$  の電極微細化により、電極刺入に伴う脳組織への侵襲性が低減できていることがわかる。また、複数回(7回)の刺入に対しても出血が見受けられず、コアキシャル神経電極も刺入前後で電極に損傷がないことが確認できた。

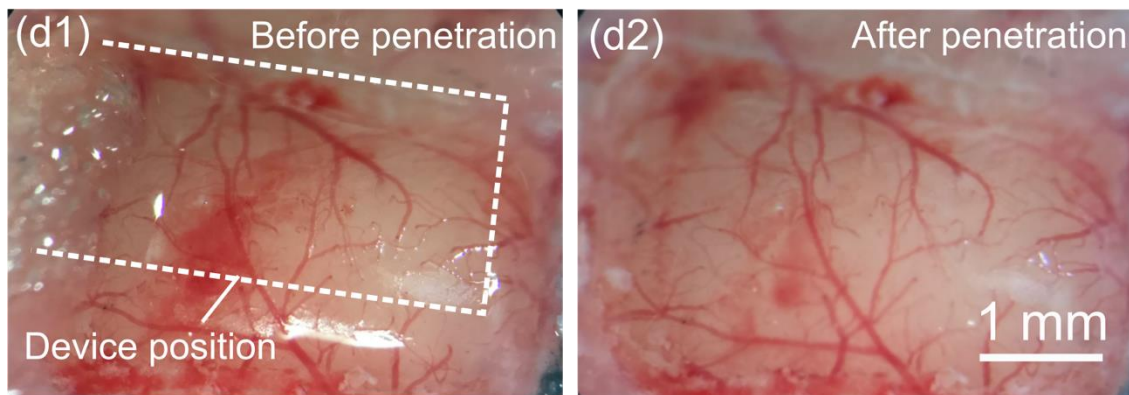


図 3.20 コアキシャル神経電極の刺入前後の脳表写真

### 3.6 まとめ

本章では、同軸構造からアイデアを得た‘コアキシャル’神経電極を設計し、デバイスの作製および評価を行った。作製したデバイスの電気的特性は、従来の VLS 結晶成長法を用いた電極と同程度であるが、マウスを用いた動物実験の結果、コアキシャル電極の利点の一つである局所領域における多チャンネル計測を実現した。また、シェル電極を参照電極とした、脳組織内での局所差動ニューロン計測では、計測信号の SNR と発火頻度の向上を実現した。また電極の刺入評価では、微細プローブによる低侵襲性を確認した。電極の絶縁耐久試験では、長期測定を短時間で実現するため、温度を上昇させ試験を行った結果 40 日測定が行え、マウス生体内で換算して 115 日の測定が行えることがわかりデバイスの長期安定性を実証した。これらの結果から同軸構造を用いたコアキシャルマイクロプローブ電極でニューロン計測の高品質化を実現した。

コアキシャル電極のプローブ長は、現状では 240  $\mu\text{m}$  である。これは、約 1 mm 厚のマウス大脳皮質においても十分な長さではない。今回用いた VLS 結晶成長装置では、これまでに 400  $\mu\text{m}$  長のプローブ形成プロセスを確立してきている。しかし、加熱源（ヒーター）の制約により、その長さは最大で 700  $\mu\text{m}$  が限界であり、例えば市販されている刺入型電極と比較した場合、その長さ (>2 mm) には及ばない。特に大脳皮質の厚さが約 2 mm のサルやヒトに応用するためには、長さが不十分である。そのため今後は VLS 成長装置ならびにプロセスの改良によるプローブの伸長化が必要である。



## 参考文献

- [1] H. Sawahata *et al.*, “Single 5  $\mu\text{m}$  diameter needle electrode block modules for unit recordings in vivo,” *Sci. Rep.*, vol. 6, no. October, pp. 1–12, 2016, doi: 10.1038/srep35806.
- [2] Y. Kubota *et al.*, “Nanoscale-Tipped High-Aspect-Ratio Vertical Microneedle Electrodes for Intracellular Recordings,” *Small*, vol. 12, no. 21, pp. 2846–2853, 2016, doi: 10.1002/smll.201600172.
- [3] Y. Kubota *et al.*, “Long nanoneedle-electrode devices for extracellular and intracellular recording in vivo,” *Sensors Actuators B Chem.*, vol. 258, pp. 1287–1294, 2017, doi: 10.1016/j.snb.2017.11.152.
- [4] A. Fujishiro, H. Kaneko, T. Kawashima, M. Ishida, and T. Kawano, “In vivo neuronal action potential recordings via three-dimensional microscale needle-electrode arrays,” *Sci. Rep.*, vol. 4, pp. 1–9, 2014, doi: 10.1038/srep04868.
- [5] G. Hong and C. M. Lieber, “Novel electrode technologies for neural recordings,” *Nat. Rev. Neurosci.*, vol. 20, no. 6, pp. 330–345, Jun. 2019, doi: 10.1038/s41583-019-0140-6.

## 第 4 章

# フィルム型 Si-MOSFET アンプの作製

### 4.1 はじめに

前章では VLS 結晶成長法を用いたコアキシャル神経電極について述べた。作製した神経電極は、従来の VLS 結晶成長法を用いた Si マイクロニードル電極と同程度のインピーダンスであった。しかし、数  $M\Omega$  というインピーダンスは単一のニューロンを計測するためには十分なインピーダンスであるが、計測器に接続するには大きなインピーダンスであり、計測器までの寄生インピーダンスや計測器の入力インピーダンスによっては信号の減衰が発生してしまう [1]。また、インピーダンスが大きいと発生する熱ノイズも大きくなり SNR が悪化してしまう。これらの問題を解決するためには、電極のインピーダンスを減少させるか、インピーダンス変換を行う回路を挿入するか、もしくは入力インピーダンスの大きな測定器を用いる手法がある。電極のインピーダンス自体を下げる手法は、複数の細胞から信号を取得するマルチユニット計測では問題ないが、脳機能の理解に重要な単一ニューロンからの計測を行う場合には問題となってしまう。また、入力インピーダンスの大きな測定器を用いる場合、これらの測定器は非常に高価であり、 $\mu V$  オーダーの入力に対応した神経信号測定器は非常に数が少なく汎用性がなくなってしまう。

本研究では、これらの問題を解決するためインピーダンス変換を行う回路を検討する。インピーダンス変換を行う回路には、バイポーラトランジスタを用いたコレクタ接地回路、FET (Field Effect Transistor) を用いたドレイン接地 (ソースフォロワ) 回路、オペアンプ等を用いたボルテージフォロワ回路などがあげられる。本節では、本学クリーンルームプロセスを用いた、MOSFET (Metal Oxide Semiconductor FET) を用いたソースフォロワ回路について検討する。また、生体内へ埋め込む際にはデバイスの体積は非常に重要な要素である。Si ウエハをダイシングした状態ではブロック状であり埋め込み時に脳を圧迫してしまう可能性がある。そこで、本研究ではブロック自体をフィルム状にすることで生体への負担軽減も狙う。

## 4.2 フィルム型 Si-MOSFET の設計

VLS 結晶成長法で形成したマイクロニードル電極の欠点を改善するため、N 型 MOSFET (NMOS) を用いたソースフォロワ回路を設計する。ソースフォロワ回路は図 4.1(a)の回路であり、MOSFET と抵抗器で構成されている。図 4.1(a)の回路は、理想的には  $V_{in}=V_{out}-V_{GS}$  である。 $V_{in}$  が変化する (仮に大きくなる) と MOS のゲート電圧である  $V_{GS}$  が変化する (大きくなる)。ドレイン電流  $I_D$  は  $g_m V_{GS}$  で表され、 $V_{GS}$  が大きくなるとドレイン電流も変化する (大きくなる)。 $V_{out}$  は、 $R_L I_D$  であるので  $V_{out}$  も変化する (大きくなる)。このように  $V_{in}$  の変化に追従して  $V_{out}$  が変化をするためソースフォロワと呼ばれている。図 4.1(b)の回路は、負荷抵抗を NMOS で置き換えたものである。集積化を行う際には、抵抗値の大きな抵抗は、面積が大きくなり集積化が難しい。そこで NMOS を飽和領域で使用することで高抵抗を得ることができる。

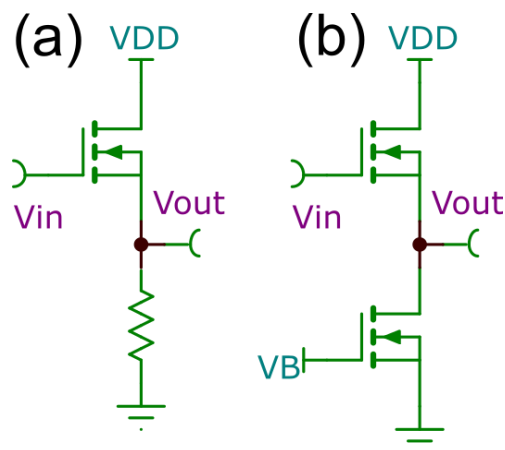


図 4.1 (a)抵抗構成のソースフォロワ、(b)負荷 MOS 構成のソースフォロワ

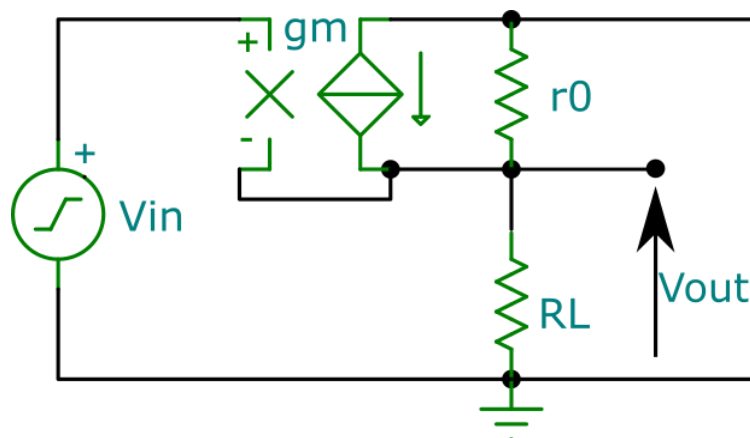


図 4.2 ソースフォロワの小信号等価回路

ソースフォロワの作製するにあたり各種パラメーター算出を行った。まず、増幅率の計算を行う。図 4.2 の小信号等価回路を基として、出力端子からの電流流入がないものとして計算を行う。ただし、 $r_0$  は駆動側 NMOS の内部抵抗、 $R_L$  は負荷抵抗、 $g_m$  は駆動側の相互コンダクタンスである。

$$v_{out} = R_L i_d \dots (4.1)$$

$$i_d = v_{gs} g_m - \frac{v_{out}}{r_0} \dots (4.2)$$

式(4.1)、式(4.2)より

$$v_{out} = R_L \left( v_{gs} g_m - \frac{v_{out}}{r_0} \right)$$

$$= R_L v_{gs} g_m - R_L \frac{v_{out}}{r_0}$$

$$v_{gs} = v_{in} - v_{out} \dots (4.3)$$

$$v_{out} = R_L g_m (v_{in} - v_{out}) - R_L \frac{v_{out}}{r_0}$$

$$v_{out} = R_L g_m v_{in} - R_L g_m v_{out} - R_L \frac{v_{out}}{r_0}$$

$$v_{out} \left( 1 + R_L g_m + \frac{R_L}{r_0} \right) = R_L g_m v_{in}$$

$$\frac{v_{out}}{v_{in}} = \frac{R_L g_m}{1 + R_L g_m + \frac{R_L}{r_0}}$$

$$\frac{v_{out}}{v_{in}} = \frac{R_L g_m r_0}{r_0 + R_L g_m r_0 + R_L}$$

$$\frac{v_{out}}{v_{in}} = \frac{g_m \frac{r_0 R_L}{r_0 + R_L}}{1 + g_m \frac{r_0 R_L}{r_0 + R_L}}$$

$$R = \frac{r_0 R_L}{r_0 + R_L} \text{ とすると}$$

$$\frac{v_{out}}{v_{in}} = \frac{g_m R}{1 + g_m R} \dots (4.4)$$

一方、負荷 MOS の場合は負荷抵抗  $R_L = \infty$ 、 $r_0 = \infty$  として計算をするので、式(4.4)より

$$\lim_{R_L \rightarrow \infty} \frac{v_{out}}{v_{in}} = \frac{g_m r_0}{1 + g_m r_0}$$

$$\lim_{R_L \rightarrow \infty, r_0 \rightarrow \infty} \frac{v_{out}}{v_{in}} = \frac{1}{1 + g_m} \dots (4.5)$$

式(4.5)より  $g_m \ll 1$  の場合には、入出力比はほぼ 1 になる。

次に出力インピーダンスは、 $v_{in} = 0$ 、出力を電圧源  $v_{out}$  で駆動して計算をする。  
 $v_{in} = 0$  の場合、 $v_{gs} = -v_{out}$  となるので、

$$i_{out} - i_{ds} - i_d + v_{gs} g_m = 0 \dots (4.6)$$

$$i_{out} - \frac{v_{out}}{r_0} - \frac{v_{out}}{R_L} - v_{out} g_m = 0$$

$$i_{out} = v_{out} \left( \frac{1}{r_0} + \frac{1}{R_L} + g_m \right)$$

$$\frac{v_{out}}{i_{out}} = \frac{1}{\left( \frac{1}{r_0} + \frac{1}{R_L} + g_m \right)}$$

$$\frac{v_{out}}{i_{out}} = \frac{r_0 R_L}{(R_L + r_0 + g_m r_0 R_L)}$$

$$\frac{v_{out}}{i_{out}} = \frac{\frac{r_0 R_L}{r_0 + R_L}}{1 + g_m \frac{r_0 R_L}{r_0 + R_L}}$$

$$R = \frac{r_0 R_L}{r_0 + R_L} \text{ とすると}$$

$$\frac{v_{out}}{i_{out}} = \frac{R}{1 + g_m R}$$

$$\lim_{R_L \rightarrow \infty, r_0 \rightarrow \infty} \frac{v_{out}}{i_{out}} = \frac{1}{g_m} \dots (4.7)$$

式(4.7)より、出力インピーダンスは  $1/g_m$  になることがわかる。

次に入力インピーダンスを計算する。入力インピーダンスは、図 4.1(b)の上側 NMOS のゲート酸化膜容量に依存する。 $\text{SiO}_2$  をゲート絶縁膜材料とした MOSFET の酸化膜容量は式(4.8)で表すことができる。ここで、 $W_1$ 、 $L_1$  は駆動側 NMOS のゲート幅とゲート長、 $\epsilon_0$  は真空の誘電率、 $\epsilon_{\text{SiO}_2}$  は  $\text{SiO}_2$  の比誘電率、 $d_{\text{SiO}_2}$  は駆動側 NMOS のゲート酸化膜の厚みである。

$$C_{in} = \varepsilon_0 \varepsilon_{SiO_2} \frac{W_1 L_1}{d_{SiO_2}} \dots (4.8)$$

また、酸化膜容量からインピーダンスを算出すると、

$$Z_{in} = \frac{1}{2\pi f \times \varepsilon_0 \varepsilon_{SiO_2} \frac{W_1 L_1}{d_{SiO_2}}} \dots (4.9)$$

式(4.9)になり、誘電率は定数であることから入力インピーダンスは、酸化膜厚とトランジスタの LW 比で決まることが分かる。

上記、入出力インピーダンス、入出力比は相互コンダクタンスと MOSFET の LW 比で決定できるが、相互コンダクタンスは式(4.10)より算出することができる。

$$g_m = \frac{\partial I_{ds}}{\partial V_{gs}} \dots (4.10)$$

$$I_{ds} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 \dots (4.11)$$

式(4.10)、式(4.11)より、

$$g_m = \frac{d}{dV_{gs}} \left\{ \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 \right\}$$

$$g_m = \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})$$

$$V_{gs} - V_{th} = \left( \frac{2I_{ds}L}{\mu C_{ox}W} \right)^{\frac{1}{2}} \text{より}$$

$$g_m = \mu C_{ox} \frac{W}{L} \left( \frac{2I_{ds}L}{\mu C_{ox}W} \right)^{\frac{1}{2}}$$

$$g_m = \left( 2I_{ds} \mu C_{ox} \frac{W}{L} \right)^{\frac{1}{2}} \dots (4.12)$$

また、LW 比の決定は MOSFET において MOS 自体が発生するノイズの大きさも決定する重要なパラメータである。次に NMOS から発生するノイズを計算する。MOSFET 自身が放出する真性ノイズは、熱雑音[2]と 1/f 雑音[3]の 2 種類があり、熱雑音は自由電子が熱からエネルギーをもらい運動が大きくなった結果、電流の揺らぎが大きくなり発生するノイズである。1/f 雑音は、ノイズの振幅が周波数に反比例することからつけられた名前であり、チャンネル界面での格子

欠陥によるキャリアのトラップにより発生すると言われているが、現在でもメカニズムが解明されていない[4]。熱雑音の大きさを2乗平均で表した式を式(4.13)に記載する。

$$V_n^2 = 4kTR \dots (4.13)$$

ここで  $k$  はボルツマン定数、 $T$  は温度、 $R$  は抵抗値である。また、式(4.13)は抵抗に発生するノイズであり、チャンネル長が長いサブミクロン程度の MOSFET の場合のノイズの式は式(4.14)である[5]。

$$V_n^2 = \frac{8}{3}kTg_m \dots (4.14)$$

式(4.14)より MOSFET のノイズは相互コンダクタンスに依存していることが分かる。また、ソースフォロワの熱雑音はドライブ（図 4.1(b)の上側の NMOS）の相互コンダクタンスを  $g_{md}$ 、ロード（図 4.1(b)の下側の NMOS）の相互コンダクタンスを  $g_{mr}$  とすると式(4.15)になる。

$$V_n^2 = \frac{8}{3}kT \frac{1}{g_{md}} \left(1 + \frac{g_{mr}}{g_{md}}\right) \dots (4.15)$$

一方 1/f 雑音の式は式(4.16)のようになる。

$$V_n^2 = \frac{k_f}{C_{ox}^2 WL f} \dots (4.16)$$

$k_f$  は 1/f 雑音に依存する定数である。ソースフォロワの 1/f 雑音は、以下のようになる。

$$V_n^2 = \frac{k_{fd}}{C_{ox}^2 W_d L_d f} + \frac{k_{fr}}{C_{ox}^2 W_r L_r f} \frac{g_{mr}^2}{g_{md}^2} \dots (4.17)$$

よって、ソースフォロワのノイズは(式 4.15)、(式 4.17)を足した値となる。

$$V_n^2 = \frac{8}{3}kT \frac{1}{g_{md}} \left(1 + \frac{g_{mr}}{g_{md}}\right) + \frac{k_{fd}}{C_{ox}^2 W_d L_d f} + \frac{k_{fr}}{C_{ox}^2 W_r L_r f} \frac{g_{mr}^2}{g_{md}^2} \dots (4.18)$$

式(4.12)と式(4.18)より MOSFET のノイズを小さくするためには、ドライブトランジスタの  $L$  を小さく、 $W$  を大きくし  $g_m$  を大きくする。一方、ロード側のトラ

ンジスタは、 $L$  を大きく、 $W$  を小さくし、 $g_m$  を小さくして電流を流さないようにするのが最適だということが分かる。本学 MOS プロセスにおいて実績のある  $LW$  比からスケーリング則を用いて、更にシミュレーション結果に基づいて  $LW$  比を決定した[6]。まず、ドライブ側の  $L$  を  $10\ \mu\text{m}$ 、 $W$  を  $100\ \mu\text{m}$ 、ゲート酸化膜厚  $60\ \text{nm}$  としたときの入力インピーダンスは式(4.9)より、 $Z_{in} = 283\ \text{M}\Omega$  となる。電極インピーダンスが数  $\text{M}\Omega$  オーダーであるので十分に大きい値である。式(4.12)より  $g_m = 4.5 \times 10^{-4}\ \text{S}$  になる。よって出力インピーダンスは、 $Z_{out} = 2.2\ \text{k}\Omega$  となる。この出力インピーダンスは、アンプの入力インピーダンスおよび電極-アンプ間の寄生インピーダンス（数百  $\text{k}\Omega$ ）に比べて小さいため十分な出力インピーダンスであると言える。



### 4.3 フィルム型 Si-MOSFET の作製と実装

前節の設計を基にして本学クリーンルームを用いて N 型 MOSFET (NMOS) の作製を行った。算出した諸条件を基にフィルム型 Si-MOSFET を作製する前に 525  $\mu\text{m}$  厚の Si ウエハを用いてデバイスの作製を行った。プロセスチャートを巻末付録 4 表 2 へ記載した。完成した NMOS をダイシングし実装を行った後、電気的評価を行い設計通りの性能が確認できたため NMOS をフィルム化するためのプロセスへ移行した。

生体埋め込み用として NMOS をフィルム化するため、Si ウエハ自体を薄くする必要がある (厚さ 100  $\mu\text{m}$  以下)。そこで SOI (Silicon On Insulator) ウエハと呼ばれる酸化膜を Si で挟んだ構造のウエハを用いる。最表面の Si (活性層) に MOSFET を作製し、裏面の Si (支持基板) を BOX 層 ( $\text{SiO}_2$ ) をエッチストップレイヤーとして薄くすることでフィルム形状の MOSFET を形成することができる。今回のプロセスではハンドリング性を維持するためにウエハの厚みを 100  $\mu\text{m}$  になるように研磨を行った。

このフィルム MOSFET の作製において重要な点は、活性層-Si の分離と裏面研磨であり、将来的には支持基板-Si を全て除去し、厚さ数  $\mu\text{m}$  の MOSFET を作製する予定である。その工程の中で活性層-Si にトレンチを形成する必要がある。Si を RIE を用いてドライエッチングを行うとプラズマによる結晶欠陥が発生し、しきい値のシフトなどの問題が発生してしまう。プラズマダメージを少なくするためには MOS 構造を作りこむ前にトレンチを形成するのが望ましいが、Si 表面を汚染してしまう可能性があるため、今回は Poly-Si ゲートが完成した後にトレンチを形成することにした。簡略化したプロセスフローを図 4.3 に、プロセスフロー、プロセスチャートは巻末付録 5 図 2、付録 6 表 3 へ記載した。

作製したフィルム NMOS のレイアウトを図 4.4、ボールボンディング後の顕微鏡写真を図 4.5 に、フレキシブル基板 (FPC、Flexible printed circuit) へのフリップチップボンディング後の写真を図 4.6 に記載した。完成したフィルム型 NMOS は、その電気的測定用として Al ワイヤーボンダーを用いてセラミックパッケージへ実装し、また、動物実験用として、Au ボールボンダーを用いて MOS 側に Au ボールを作り、フリップチップボンディングを FPC へ行った。

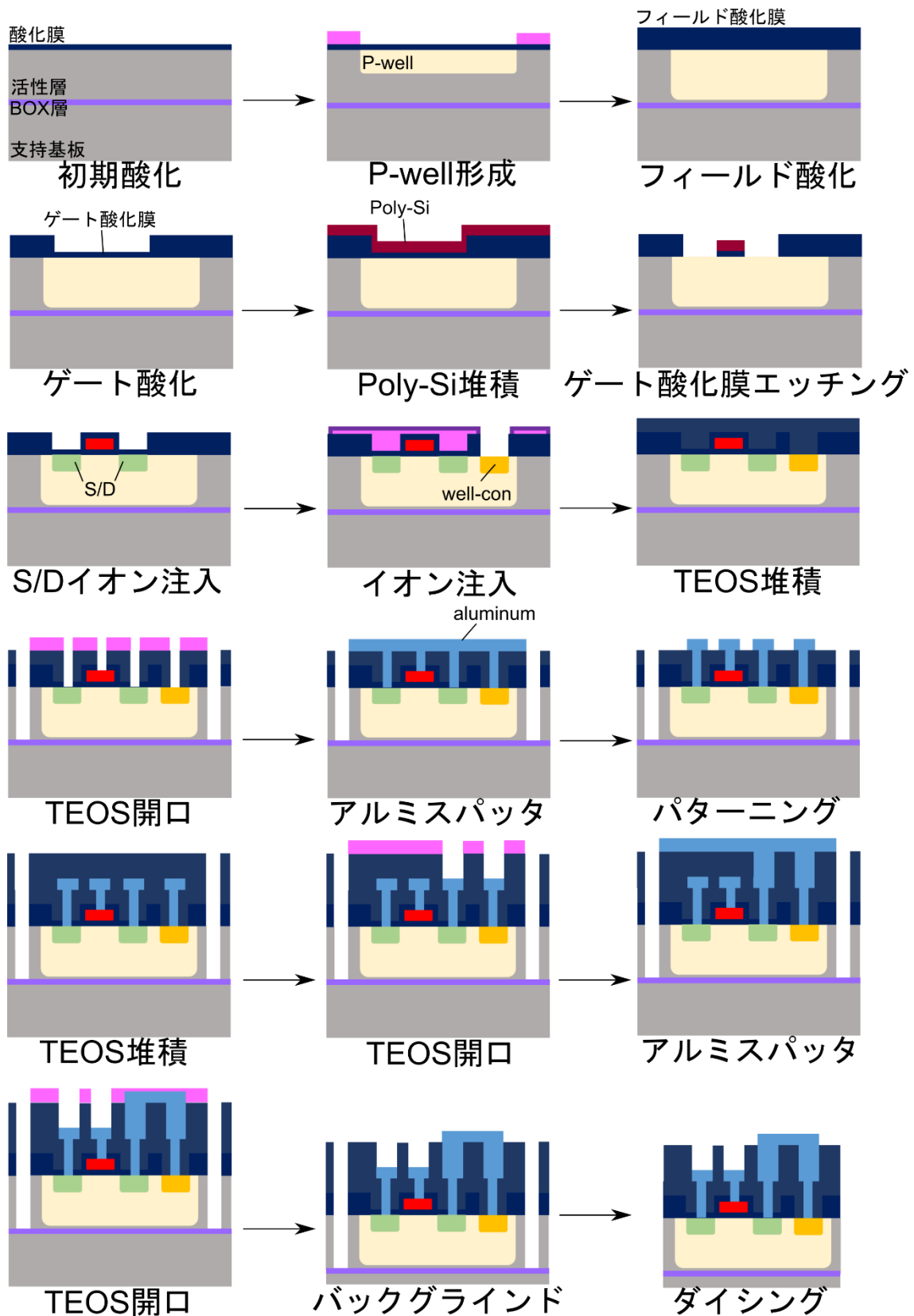


図 4.3 Si-MOSFET のプロセスフロー(フィルム型)

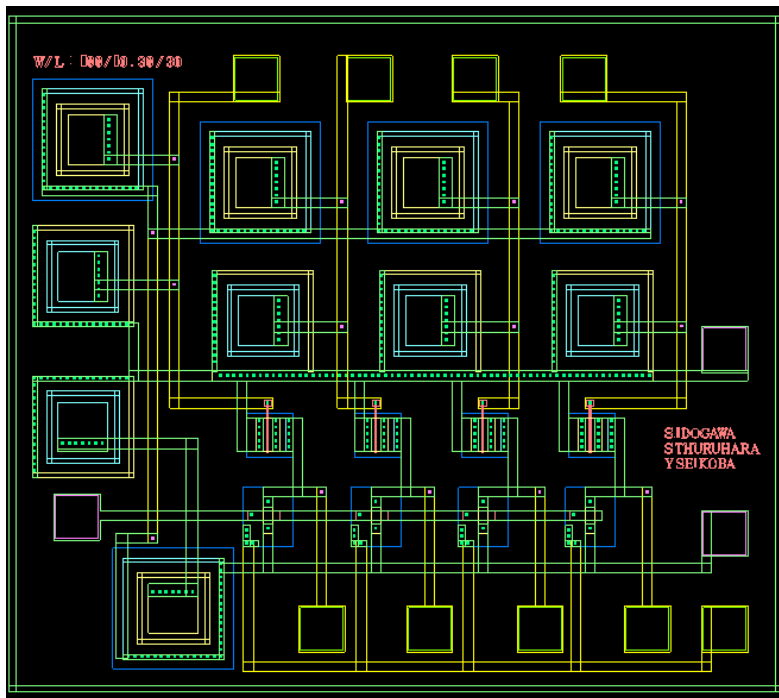
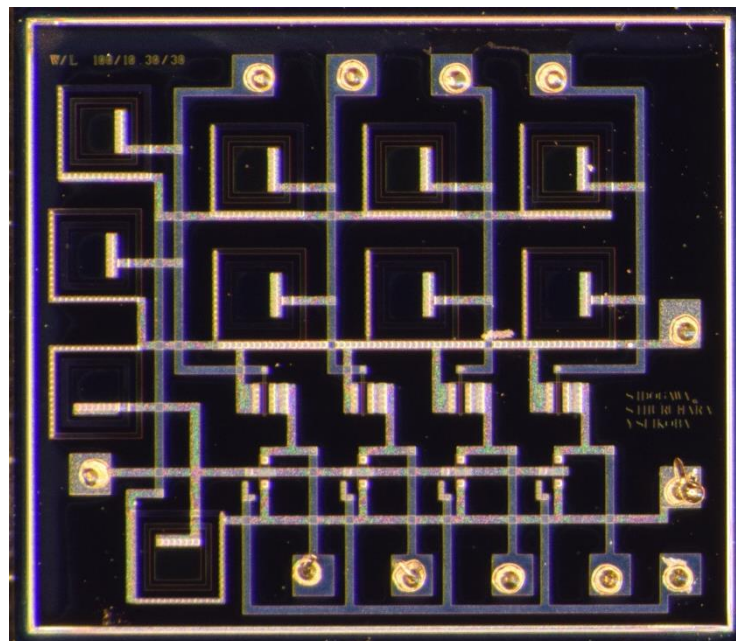


図 4.4 MOSFET のデザインレイアウト図



1 mm

図 4.5 ボールボンディング後の顕微鏡写真

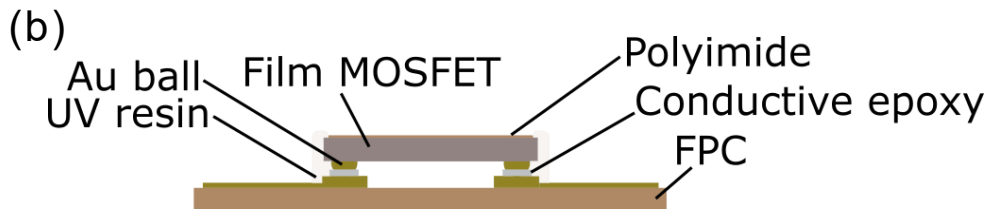
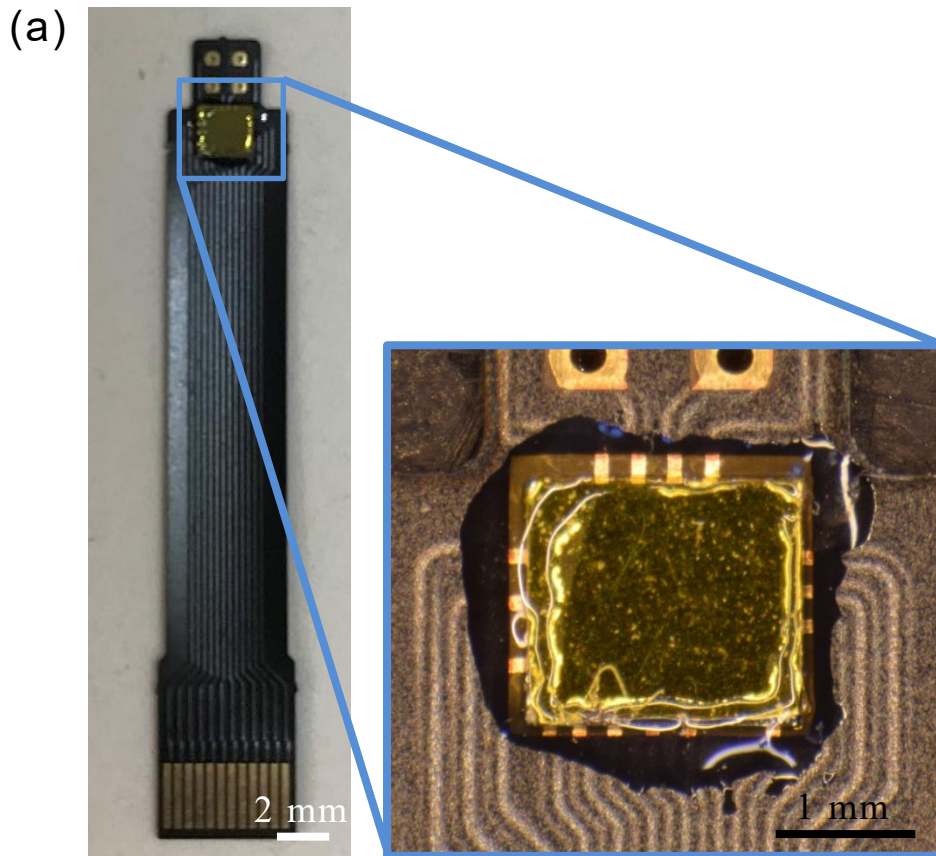


図 4.6 フィルム MOS 実装後の写真：(a)実装後の FPC 全体写真とフィルム NMOS 部の拡大写真、(b)実装断面の概略図

#### 4.4 フィルム型 Si-NMOS の電気的特性

作製した NMOS の各種電気的特性を半導体パラメーターナイザーを用いて測定を行った。ドライブ側、ロード側の両 MOS に対して  $V_{GS}$ - $I_D$  特性、 $V_{DS}$ - $I_D$  特性を測定したものを図 4.7~図 4.10 に示す。

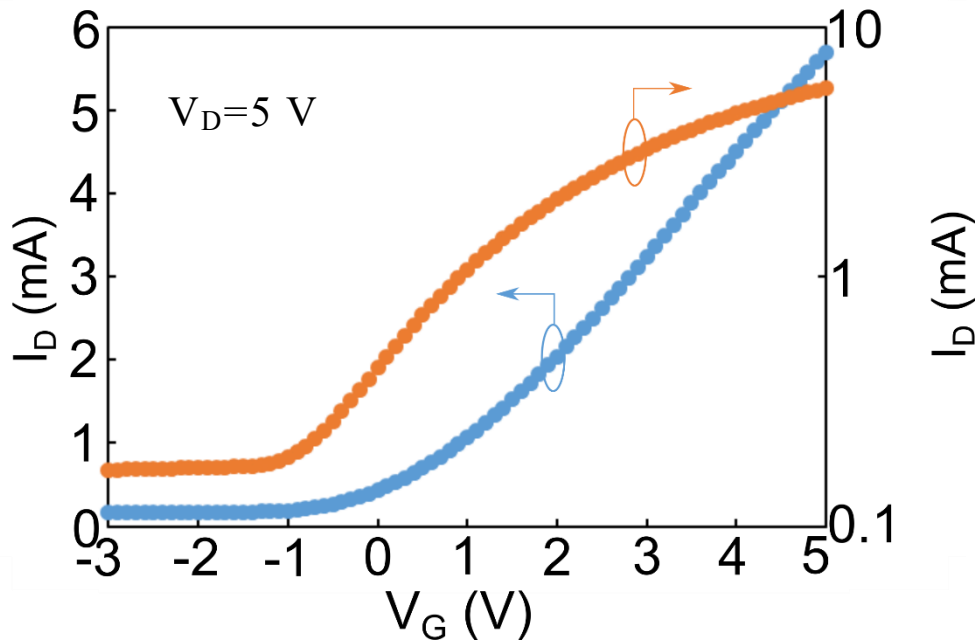


図 4.7 100  $\mu\text{m}/10 \mu\text{m}$  の  $V_{GS}$ - $I_D$  特性

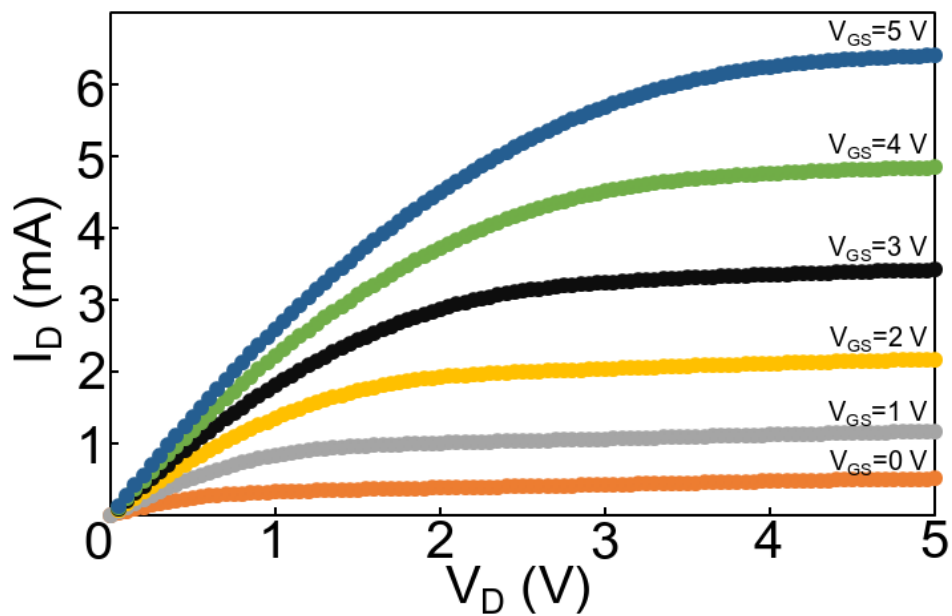


図 4.8 100  $\mu\text{m}/10 \mu\text{m}$  の  $V_{DS}$ - $I_D$  特性

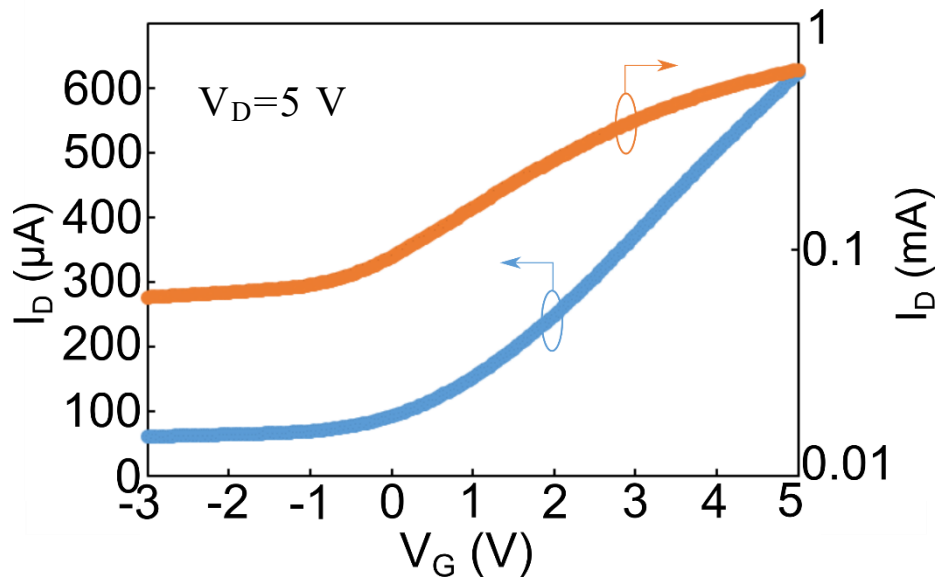


図 4.9 30  $\mu\text{m}/30 \mu\text{m}$  の  $V_{GS}$ - $I_D$  特性

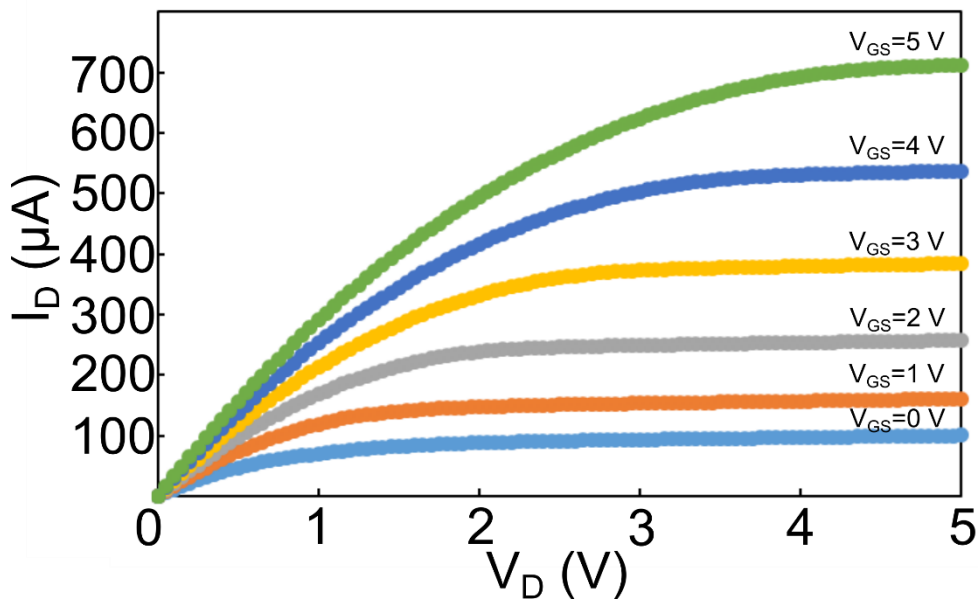


図 4.10 30  $\mu\text{m}/30 \mu\text{m}$  の  $V_{DS}$ - $I_D$  特性

図 4.7、図 4.9 より、しきい値は  $0.47 \text{ V}$  ( $100 \mu\text{m}/10 \mu\text{m}$ )、 $0.19 \text{ V}$  ( $30 \mu\text{m}/30 \mu\text{m}$ ) であった。これは、 $525 \mu\text{m}$  厚のウエハで作製した NMOS よりも負側に  $1 \text{ V}$  程度シフトする結果となり、また、両 MOS 共デプレッション（ノーマリー ON）特性となった。これは、素子分離用トレンチを RIE で形成したときのプラズマダメージによるチャージアップが原因であると考えられる。これは、トレンチを形成する際に使用した装置が平行平板型の RIE であること、また、ゲート酸化膜、

およびゲート配線後でのエッチング、使用したウエハが SOI ウエハであり MOS 作製部の Si が装置天板部へコンタクトできずフローティング状態になっていたために発生したと考えられる。そのためリモートプラズマタイプの RIE に変更することで特性の改善が見込まれる。また、装置を変更しない場合には初期酸化のタイミングで SiO<sub>2</sub> を形成し、SiO<sub>2</sub> をマスクにしてトレンチを作製した後に、酸化膜を除去し、ウエハ初期洗浄、再度酸化を行うことで表面の清浄さを保ちながらトレンチが形成でき、プラズマダメージを少なくすることができる。

各 NMOS の特性評価が終了したのでソースフォロワの電氣的測定も行った。図 4.11 にソースフォロワの V<sub>IN</sub>-V<sub>OUT</sub> 特性、図 4.12 にソースフォロワの入出力比を示す。

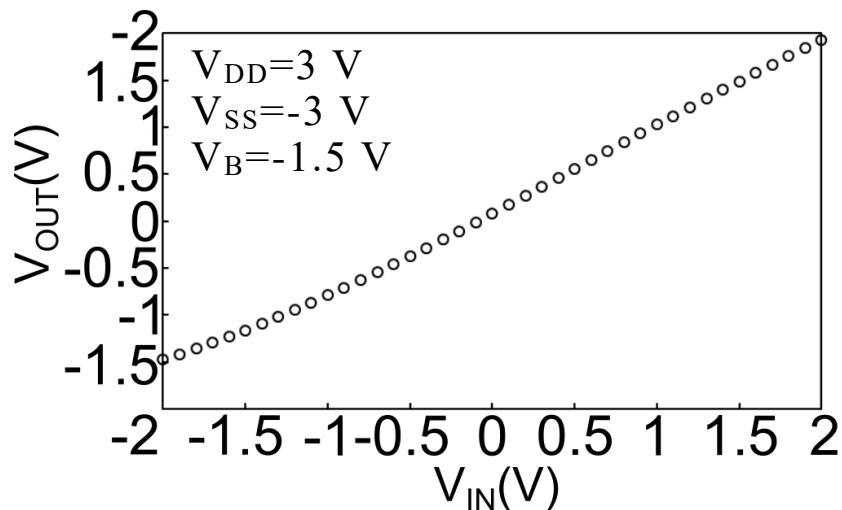


図 4.11 ソースフォロワの V<sub>IN</sub>-V<sub>OUT</sub> 特性

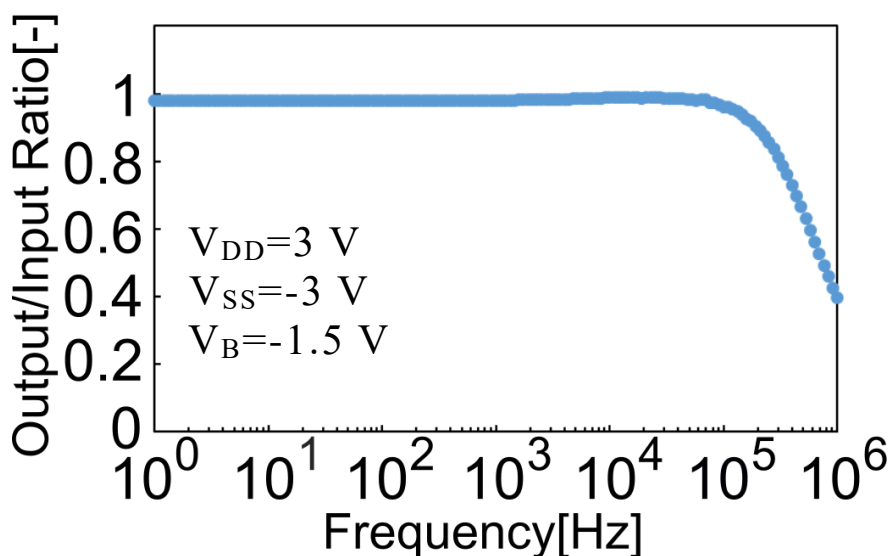


図 4.12 ソースフォロワの入出力比—周波数特性

図 4.11 を見るとソースフォロワのオフセットは、実際に神経信号測定を行う 0 V 付近で 0.08 V となっている。また、図 4.12 を見るとソースフォロワの入出力比は、DC~80 kHz まで 0.98 となっており、神経信号測定を行うには十分な入出力比、周波数帯である。

図 4.13 に今回同時に作製したバルクシリコン (525  $\mu\text{m}$  厚) の NMOS とフィルム形状 (100 $\mu\text{m}$  厚) に加工した NMOS の入力換算雑音をスペクトラムアライザを用いて比較した。図 4.13 をみると、100 Hz 以降ではほぼ同程度のノイズ特性となっているが、100 Hz 以下では、フレキシブル NMOS のノイズが大きいことがわかる。これはトレンチをエッチングした際にプラズマダメージが大きく、Si ならびに SiO<sub>2</sub> 界面での電子トラップが多くなりフリッカノイズが増大したためであると考えられる。

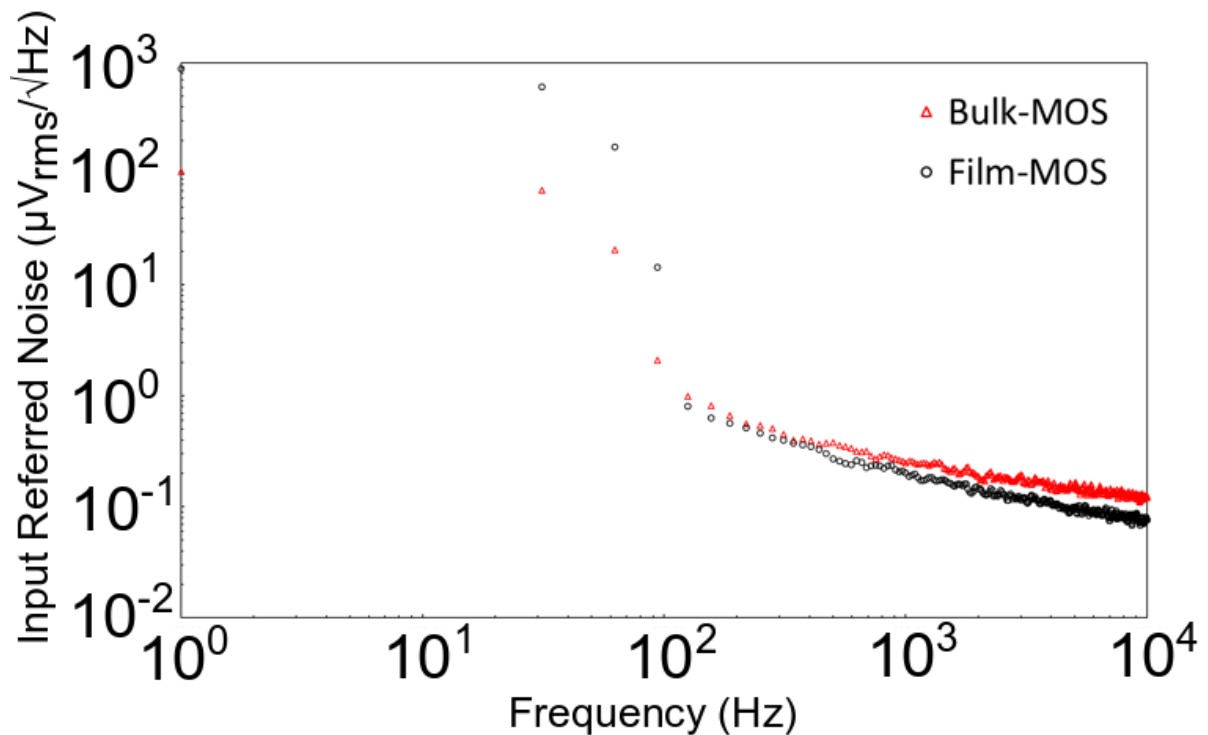


図 4.13 バルクとフレキシブル MOSFET の入力換算ノイズ



## 4.5 フィルム型 Si-NMOS ソースフォロワの生理実験

今回作製したフィルム型 Si-NMOS ソースフォロワは、将来的な生体埋め込みを想定している。ここでは、前節で特性を測定したフィルムデバイスについて、生理実験を行い神経信号が取得できるか測定を行った。まず、マウスの腹腔にクロロプロチキセンとウレタンの混合麻酔を注射し、マウスの頭蓋骨、硬膜を除去、大脳皮質を露出させた後にマイクロマニピュレーターを用いて 1 次体性感覚野バレル領域 (S1B) に第 3 章で作製したコアキシャル神経電極を刺入し測定を行った。測定は、マウスのひげを 1 ms 幅のパルスで物理刺激をし、誘発電位の測定を行った。

図 4.14 に、動物実験中のデバイス刺入位置の概略図を示す。また表 4.1 に動物実験の諸条件、図 4.15 に測定系の概略図をそれぞれ示す。

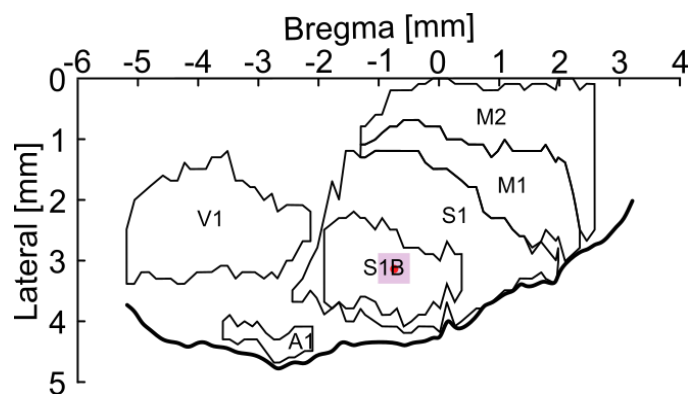


図 4.14 電極のデバイスの刺入位置

表 4.1 動物実験の諸条件

体重	23.7~36.0 g (n=2)
麻酔	クロロプロチキセン/ウレタン
刺入位置	1 次体性感覚野(S1B)
刺激方法	ひげ刺激

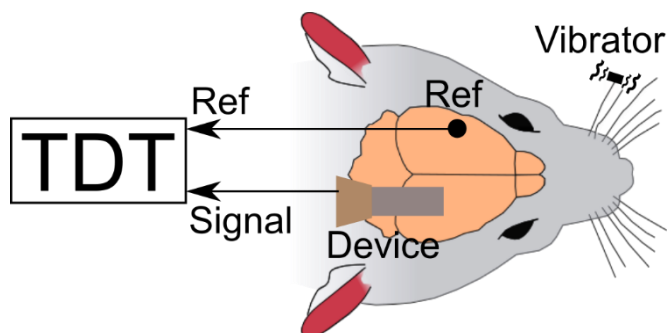


図 4.15 測定系の概略図

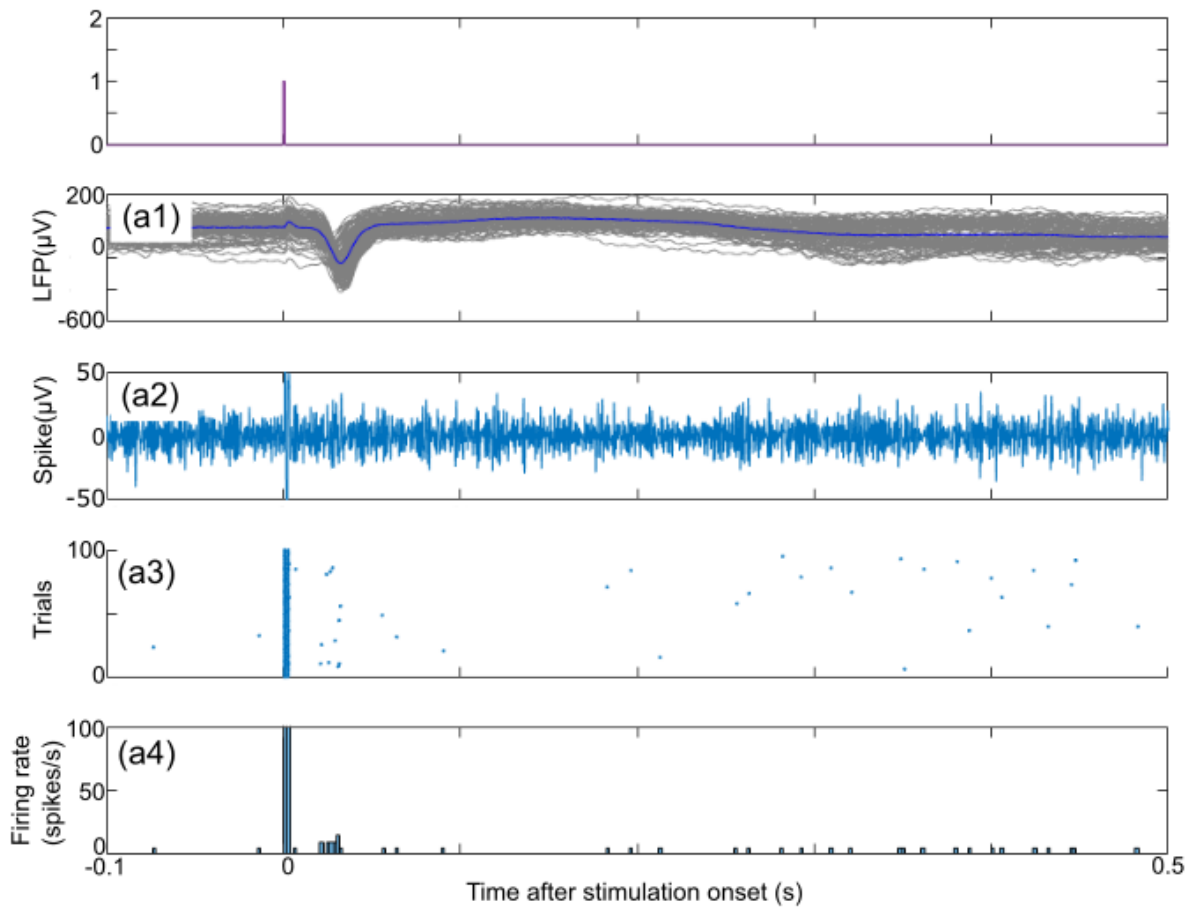


図 4.16 Si ニードル電極のみを用いたマウス急性計測:(a1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(a2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(a3) 電圧閾値 (ノイズレベルの  $4\sigma$ ) を越えて検出された点をプロットしたラスタプロットの図、(a4) ヒストグラム密度推定 (PSTH) の図

図 4.15 の測定系で、インピーダンス  $2.3 \text{ M}\Omega$  の VLS 結晶成長法を用いた神経信号から取得した信号が図 4.16 である。図 4.16 を見ると刺激から約  $20 \text{ ms}$  後に刺激に対する応答(図 4.16a1)が見受けられる。図 4.16a3、図 4.16a4 のラスタプロット、ヒストグラムを見てみるが刺激に対して優位な spike 信号は測定することはできなかった。これは、電極自体のインピーダンスが約  $2 \text{ M}\Omega$  と高く、電圧減衰が起き、spike 信号がノイズと同程度の振幅になってしまったためであると考えられる。

次に、デバイスを刺入した状態のまま、デバイスと測定器の間にフィルム MOS を接続し同様の条件で測定を行った。図 4.17 に測定系の概略図、測定結果を図 4.18 に記載した。

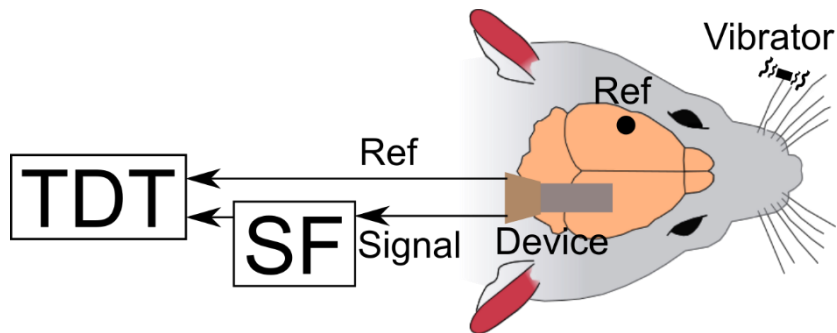


図 4.17 フィルム型 Si-NMOS ソースフォロワを介した神経信号測定 of 概略図

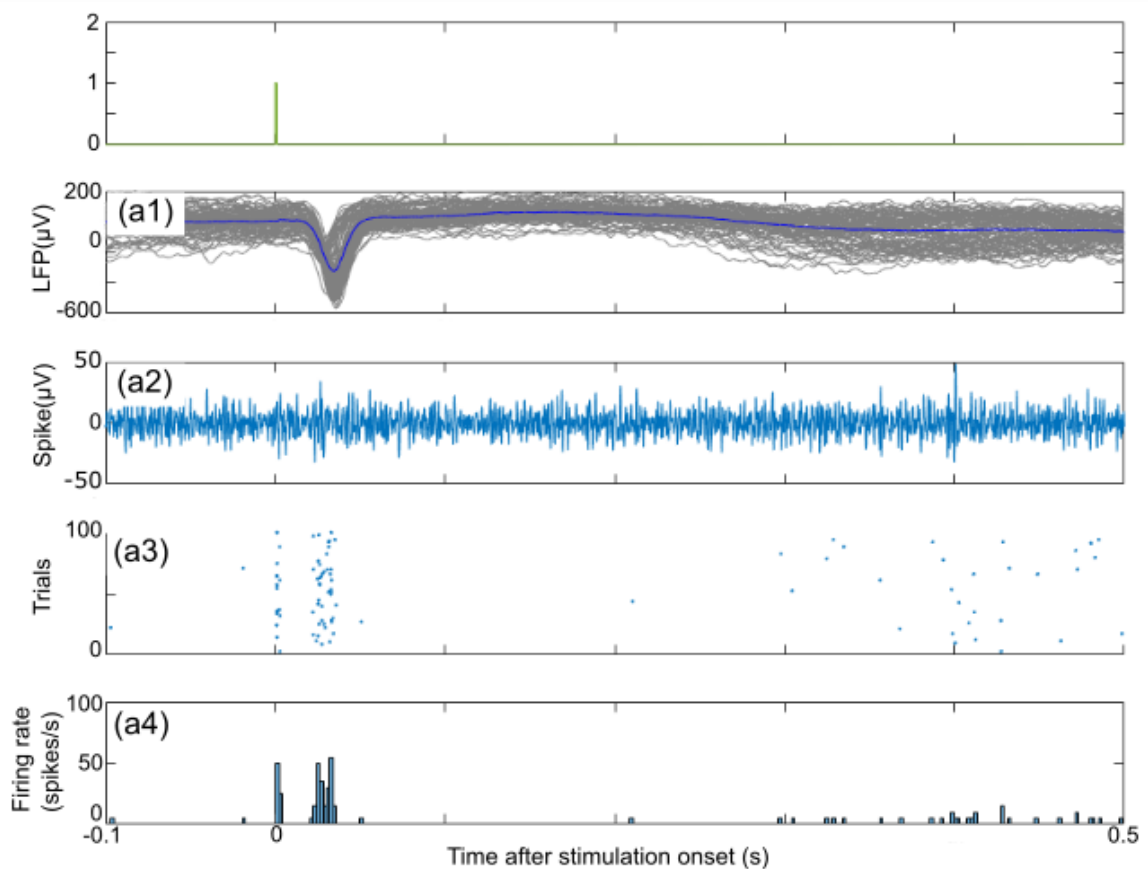


図 4.18 フィルム型 Si-NMOS ソースフォロワ回路を追加した急性実験:(a1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(a2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(a3) 電圧閾値 (ノイズレベルの  $4\sigma$ ) を越えて検出された点をプロットしたラスタープロットの図、(a4) ヒストグラム密度推定 (PSTH) の図

図 4.18 を見ると、図 4.16 と同様に刺激から約 20 ms 後に刺激に対する神経応答波形(図 4.18a1)が見受けられる。また、図 4.18a3、図 4.18a4 をみると、ラスタプロットならびにヒストグラムにも刺激に対する神経応答が確認できる。これは、フィルム MOS なしに比べて、電極インピーダンスがソースフォロワ回路により減少し、電圧減衰が少なくなったため、ノイズよりも spike 信号の振幅が大きくなり、しきい値検出ができるようになったためである。図 4.16a1、図 4.18a1 を見比べると、図 4.16a1 の LFP 振幅に比べ図 4.18a1 の LFP 振幅が大きく、電圧減衰の影響が少なくなっていることがわかる。また、図 4.16、図 4.18 を比べると、図 4.16 では、刺激タイミングで刺激装置によるアーチファクトが確認できるが、図 4.18 では、アーチファクトが減少していることが確認できる。これも電極インピーダンスが減少したことにより電磁波、ケーブルノイズの影響を小さくできたためであると考えられる。

表 4.2 に、100 試行分の LFP の平均振幅の比較を示す。表 4.2 の比較結果を見ても、フィルム MOS 有のほうが LFP 振幅が向上していることがわかる。また、ニューロンの発火頻度である Firing rate もフィルム MOS 有の方が約 4 倍向上していることがわかる。このことから、作製したフィルム MOS によるインピーダンス変換が高インピーダンス電極を用いる際は有効であることが実証できた。

表 4.2 フィルム MOS の有無による LFP 振幅の比較

	LFP [ $\mu\text{V}$ ]	Firing rate [Hz]
Needle-electrode without film-SF	230	15
Needle-electrode with film-SF	350	57

## 4.6 まとめ

本章では、VLS 結晶成長法を用いた Si ニードル電極の問題点である電気的高インピーダンス特性を解決するため、NMOSFET を用いたソースフォロワ回路を設計し、インピーダンス変換することによって、問題を解決した。しかし、Si ウエハ自体は剛性が高く、ブロック状ではマウス等への生体埋め込み時には、大きなダメージを生体に与えてしまう。そこで、MOSFET 自体をフィルム状に加工することで生体への負担も小さくした。

実際に、ソースフォロワの設計（入出力インピーダンス、相互コンダクタンス、LW 比）を行い、本学クリーンルームにて作製を行った。電気的測定の結果、設計とほぼ同程度の性能を得ることができたため、SOI ウエハを用いて、シリコンウエハを薄く加工しフィルム型 NMOS の作製を行った。作製したフィルム型 NMOS は、プロセス上のハンドリング関係で 100  $\mu\text{m}$  の厚みとした。フィルム型 NMOS を実装し電気的特性の測定を行った結果、設計値とは大きく異なった値になった。特にしきい値がマイナス側へ約 1 V シフトしてしまいデプレッション特性（ノーマリー ON）となってしまった。これは、SOI ウエハの構造上 TOP シリコンのアイランドを形成する必要があるため、RIE を用いたドライエッチングを行った際に蓄積してしまったプラズマダメージによるものと考えられる。このプラズマダメージを減らすためにアイランド（トレンチ）を最初期に形成すること、また RIE をリモートプラズマタイプに変更することで回避することができる。

フィルム型 NMOS ソースフォロワの生体信号取得能力を実証するため、マウスを用いた生理実験を行った。ウレタン麻酔下のマウスの 1 次体性感覚野 (S1B) ヘドバイスを刺入し、ひげを刺激し、誘発電位を測定した。測定の結果、Si ニードル電極単体では LFP 信号の測定は行えたが、Spike 信号については、優位な結果を得ることができなかった。次に同じ Si ニードル電極を刺入したままで、配線を変更しフィルム型 NMOS ソースフォロワを接続した状態で測定を行った。その結果、LFP 信号並びに Spike 信号を測定することができた。また、LFP 信号の振幅ならびにニューロンの発火頻度である Firing rate の増加がみられた。これは、フィルム型ソースフォロワによるインピーダンス変換により、Si ニードル電極のインピーダンスが減少し、分圧による電圧減衰が減少したため、またインピーダンス減少により、生体ノイズを低減したこと、これらよりノイズに埋もれていた神経信号が取得できるようになったためである。

これらの結果から、フィルム型 Si-MOS ソースフォロワを用いることで VLS 結晶成長法により形成する Si ニードル電極の欠点である高電極インピーダンスを解決し、高品質なニューロン計測を行えることを実証した。

## 参考文献

- [1] Y. Kubota *et al.*, “Nanoscale-Tipped High-Aspect-Ratio Vertical Microneedle Electrodes for Intracellular Recordings,” *Small*, vol. 12, no. 21, pp. 2846–2853, 2016, doi: 10.1002/sml.201600172.
- [2] H. Nyquist, “Thermal agitation of electric charge in conductors,” *Phys. Rev.*, vol. 32, no. 1, p. 110, 1928.
- [3] J. B. Johnson, “The Schottky effect in low frequency circuits,” *Phys. Rev.*, vol. 26, no. 1, p. 71, 1925.
- [4] 吉田裕道, 三上和正, “電子部品欠陥検査への  $1/f$  ノイズの応用,” 研究報告, no. 3, pp. 29–32, 2000.
- [5] Z. Çelik-Butler, “Low-frequency noise measurements as a characterization and testing tool in microelectronics,” pp. 200–205, 2008, doi: 10.1063/1.44574.
- [6] A. Okugawa, K. Mayumi, A. Ikedo, M. Ishida, and T. Kawano, “Heterogeneously integrated vaporliquid-solid grown silicon probes/(111) and silicon MOSFETs/(100),” *IEEE Electron Device Lett.*, vol. 32, no. 5, pp. 683–685, 2011, doi: 10.1109/LED.2011.2120590.

# 第5章

## ワイヤレス計測システム

### 5.1はじめに

本章では、神経活動をワイヤレスで計測が行えるシステムについて述べる。従来の神経計測では、測定電極と計測器をケーブルで接続するのが一般的である。しかし、神経信号は、特に細胞外電位は数十  $\mu\text{V}$  オーダーと非常に微小な信号であり、外来からのノイズの影響を受けることで神経信号計測が困難になってしまう。特にケーブルが振動した際に発生するノイズは、生体信号よりも大きく ( $\text{mV}$  オーダー) 神経信号の測定が不可能になってしまう。慢性的に電極を埋め込んだ動物個体において測定する際には、このケーブルの振動は避けられない。また、自由行動下の実験においては、測定用ケーブルが動物の動きを妨げてしまう恐れがあるため、ケーブルの振動を最小に抑えるか、測定用ケーブルを用いずに電極と計測器を接続するのが望ましく、振動を最小に抑えるためには、電極と計測器(特に初段の増幅器)までの配線を最短にすることで解決をすることができる。しかし、配線を短くする手法では、急性実験でのみ可能であり慢性実験などの長期計測時や自由行動下での計測時などでは行動範囲を狭めてしまうため現実的ではない。

そこで、測定対象の動物へ電極を埋めた後、その直上へワイヤレス計測システムを装着し、ケーブルを用いずに計測することでノイズを最小限に抑えることができる。しかし、頭部に固定するためには、測定対象動物の頭部と同等または、小さくしなければならない。また、バッテリーを含めた重量も同様に測定対象動物の体重よりも十分に軽くしなければならない。現在、発表・市販されているワイヤレス計測システム[1]-[8]は、複数あり、通信方式は Wi-Fi、Bluetooth (図 5.1)、Radio Frequency などを用いたものが多い。一方でこれらのシステムは、ラットなどの比較的大きい動物向けが多く、重量も数十 g と重く、マウスなどの小動物向けシステムはほぼ皆無である (図 5.2) [3]。特に現在研究されているシステムは、増幅器などは ASIC (Application specific integrated circuit) になっているものがほとんどで、通信規格も独自のものが多く汎用性が低い。表 5.1 に現在発表されている代表的なワイヤレス計測システムについての比較の表を記載した。PennBMBI は、ペンシルバニア大学によって研究されている BMI 応用に向けたワイヤレス計測システムである。アナライザー、スティミュレーター、センサーノードなどを搭載しており、多機能な信号取得が可能である。しかし、サイズが  $56 \times 36 \times 13 \text{ mm}^3$  と大きいためラットを対象としたシステムである。WAND は、カ

リフォルニア大学によって研究されている多チャンネルワイヤレス計測システムで、サイズは  $36 \times 33 \times 15 \text{ mm}^3$ 、重量 17.95 g、チャンネル数 128 ch であるが、サイズが大きいためラットなどの比較的大きな動物種、ヒト応用デバイスとして利用されている。TBSI は、現在市販されているシステムでマウスのような小動物から対応することが可能で、システムサイズも  $22 \times 22 \times 22 \text{ mm}^3$ 、重量も 4.5 g と軽い。増幅回路も含め ASIC で設計されているため汎用性が低い。そこで本章では、小動物であるマウスを対象とした軽量でかつ、ASIC を使わず、統一規格である Bluetooth を用いた軽量、高汎用性を持ったワイヤレス計測システムについて記載する。

表 5.1 代表的なワイヤレス計測システム

	PennBMBI [8]	WAND [7]	TBSI [3]
<b>Total size</b>	56 × 36 × 13 mm <sup>3</sup>	36 × 33 × 15 mm <sup>3</sup>	22 × 22 × 22 mm <sup>3</sup>
<b>Total weight</b>	-	17.95 g	4.5 g
<b>Power consumption</b>	290 mW		
<b>Transmission frequency</b>	2.4 GHz	2.4 GHz (Bluetooth)	3.05 GHz
<b>Transmit range</b>	-	-	-
<b>Number of channels</b>	4 ch	128 ch	15 ch
<b>Sampling rate</b>	21 ksps	1 ksps	-
<b>ADC resolution</b>	12 bits	15 bits	-
<b>Battery life</b>	-	11.3 hrs	6 hrs



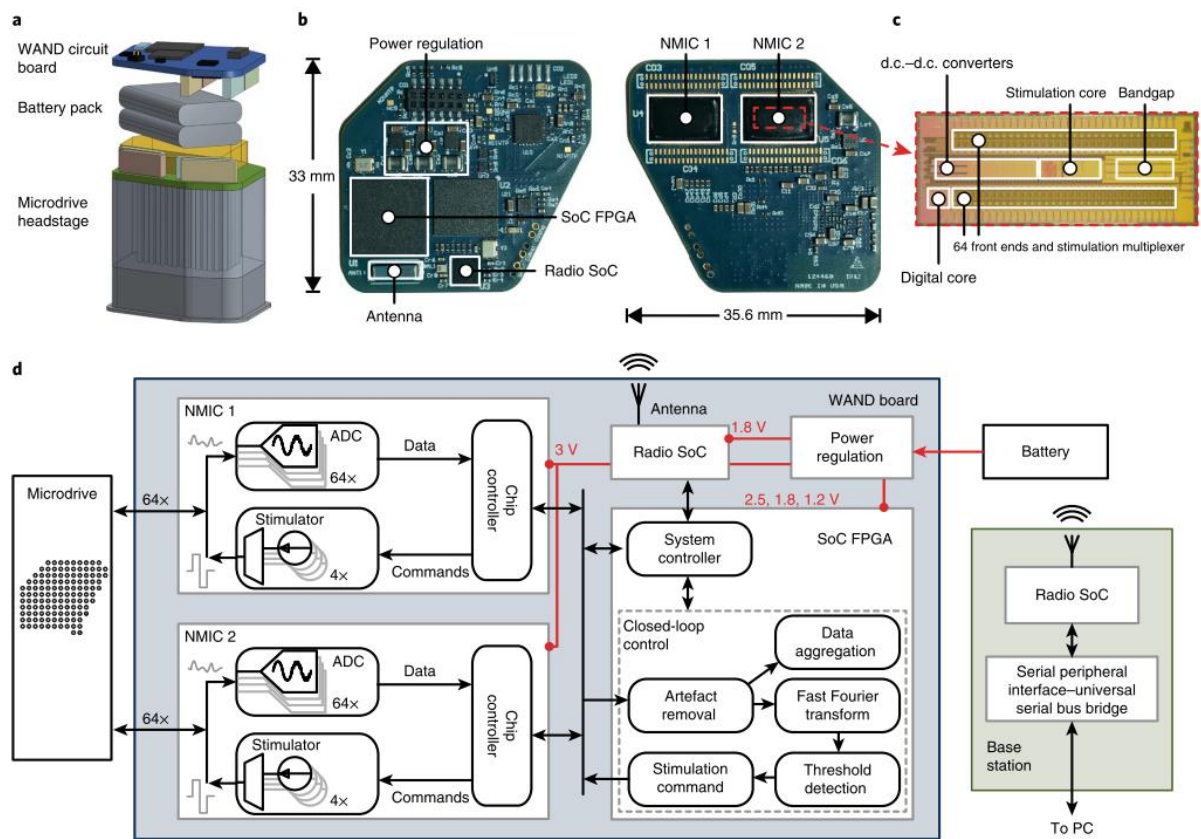


図 5.1 従来型ワイヤレスレコーディングシステム (WAND) : a)測定電極、バッテリー、基板を含んだワイヤレスレコーディングシステムの全体イメージ図、b)実装した基板の両面写真、c)ASIC (NMIC) の顕微鏡写真、d)ワイヤレスレコーディングシステムのブロック図[7]

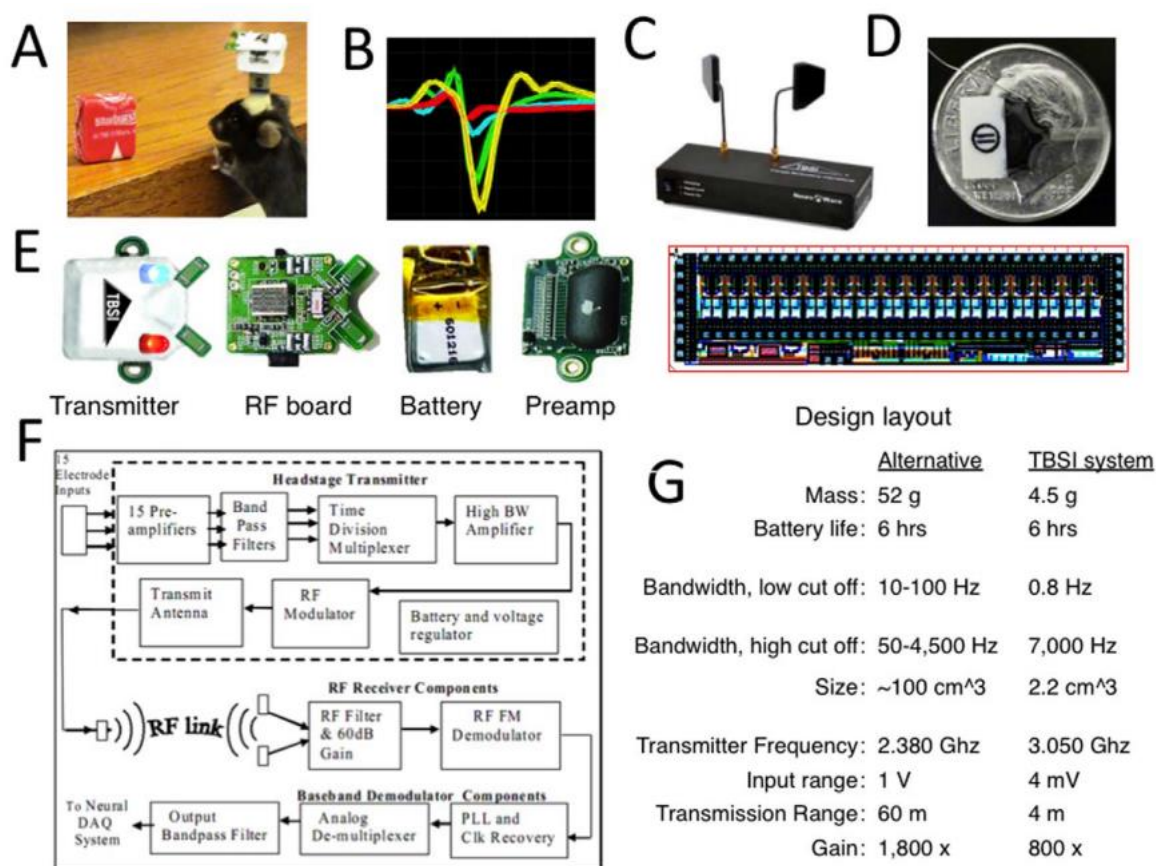


図 5.2 マウスを対象としたワイヤレコーディングシステム (TBSI) : A)マウスへワイヤレスレコーディングシステムを搭載した際の写真、B)実際に転送された神経計測信号、C)ワイヤレスレコーディングシステムの受信機、D)埋め込んだ 16ch 神経電極、E)TBSI を構成する各部品と ASIC のレイアウトデザイン、F)レコーディングシステム全体のブロック図、G)従来のワイヤレスレコーディングシステムと TBSI の比較[3]

## 5.2 ワイヤレス計測システムの設計

本節では、マウス頭部への搭載を目標とした小型・軽量・高汎用なワイヤレス計測システムの設計を行う。神経信号をワイヤレスで測定するために必須なものは、増幅器、コントローラー、A/D変換器、トランスミッター、ステイミュレーター、バッテリーである。増幅器、A/D変換器、トランスミッターは、取得する信号の質に大きく影響するため必要な性能を記載する。

増幅器には、神経電極よりも大きな入力インピーダンス、電極で発生するドリフトの除去、増幅率は  $\mu\text{V}$  オーダーの信号を  $\text{mV}$  増幅するため最低でも  $60\text{dB}$  程度は必要である。また、増幅された信号は A/D 変換器に入力されるが、エイリアシングを防ぐためのアンチエイリアシングフィルターも必要である。A/D 変換器は、増幅器で増幅された信号を十分に検出できる分解能でなくてはならない。ただ、高分解能にしてしまうと転送データが増えてしまいトランスミッターに負担を掛けてしまう。分解能としては電源電圧にもよるが  $10\text{bit}$  以上は必要である。また、A/D 変換器自体の変換速度は、神経信号の spike 信号は約数  $\text{kHz}$  であるので、サンプリング定理を考慮して  $10\text{ ksps}$  (sample per sec) ほど必要である。トランスミッターは、Bluetooth を用いるが、できる限り消費電力の小さいほうがよく、バッテリーの小型化が図れるため Bluetooth-Low-Energy に対応したトランスミッターを用いる。また、古いバージョンの Bluetooth 規格では転送速度が  $650\text{ kbps}$  の速度しか出ないため、 $2\text{ Mbps}$  の速度がでる ver5.0 以上を使用する。また、トランスミッターのサイズは、マウスに搭載するために、マウスの頭と同サイズの  $15\text{ mm} \times 15\text{ mm}$ 、重さはマウスへの行動へ支障が出ない体重の  $10\% \sim 20\%$  程度 [2]、連続測定時間は、1 回の測定が概ね 1 時間程度であるため余裕を持って 2 時間程度を目指して設計を行う。

まず、増幅器の設計である。電極インピーダンス  $1\text{ M}\Omega$  [9] として、電極ドリフトを除去する HPF (High-Pass-Filter) のカットオフ周波数は、電極ドリフトの主成分である DC 成分 ( $1\text{ Hz}$  以下) の信号を除去する。しかし、低周波域の脳信号は、生活リズムに関与している  $\delta$  波が  $1\text{ Hz} \sim 3\text{ Hz}$  付近に存在しているため、できる限り減衰させないようにカットオフ周波数を低く設定する。また、HPF はできる限り面積を小さくするために 1 次 RC 型フィルターとする。カットオフ周波数は、式 (5.1) に記載する。抵抗  $R=10\text{ M}\Omega$ 、コンデンサ  $C=100\text{ nF}$  で計算した結果  $f_c=0.1\text{ Hz}$  となった。これは低周波域の脳信号を減衰させず電極ドリフトを除去するには十分である。

$$f_c = \frac{1}{2\pi RC} \dots (5.1)$$

増幅器は、高インピーダンスな電極で測定した微小な信号を  $\text{mV}$  オーダーまで

増幅するため、初段は高入力インピーダンスの計装アンプにより、できる限り大きく増幅する。また、後段で A/D 変換のレベルまで再度増幅を行う。初段の増幅器のインピーダンスは差動入力インピーダンス 200 G $\Omega$  の AD8422 を用いて、増幅率を 60dB に設定し、1 mV オーダーまで増幅を行う。初段で増幅された信号は、後段の増幅器に入力されるまえに、A/D 変換の折り返しノイズを防ぐためにカットオフ周波数 3 kHz の 2 次 LPF を通して、オフセットを除去するため、1 次 HPF を通過させる。後段の増幅器は、受動フィルターを通過し減衰した信号を A/D 変換器でフルスケール検出できるよう 21.7dB で増幅する。また、A/D 変換器は正入力であるのでレベルシフター回路を通して正負信号から正信号へ変換する。

次に電源回路とバッテリーであるが、正負信号の両方を扱うため、3.7 V-30 mA のリチウムイオン電池を使用し、インダクターレスチャージポンプ回路 (LM27762) を使用して低ノイズな  $\pm 3$  V 電源を供給する。

トランスミッターは、Bluetooth-LE 規格に対応した (Raytac 社 MDBT42V-内部チップは Nordic 社 nrf52832) モジュールを用いる。このチップはコントローラ内に 12bit-SARADC (successive approximation register ADC) を搭載し、またデジタルポート、チップアンテナも搭載しており、小型であるため使用する。また、日本国内での技術基準適合 (工事設計認証) を取得しているため簡単に実験を行うことができる。動物の各種刺激は、デジタルポートを利用し刺激タイミングを出力し、トランジスタを用いて電流増幅を行い、ひげ刺激装置 (エレクトリックバイブレーター)、視覚刺激装置 (LED) を駆動する。

各種設計を終えた回路図を巻末付録 7 図 3 へ記載し、作製したワイヤレスユニットの写真を図 5.3 に記載をした。また、図 5.4 には、各モジュールの写真、図 5.5 に受信機並びにシリアル変換器の写真、図 5.6 にワイヤレスユニット全体のブロック図を記載する。表 5.2 には本研究と現在研究、市販されているワイヤレス計測システムについての比較を掲載する。

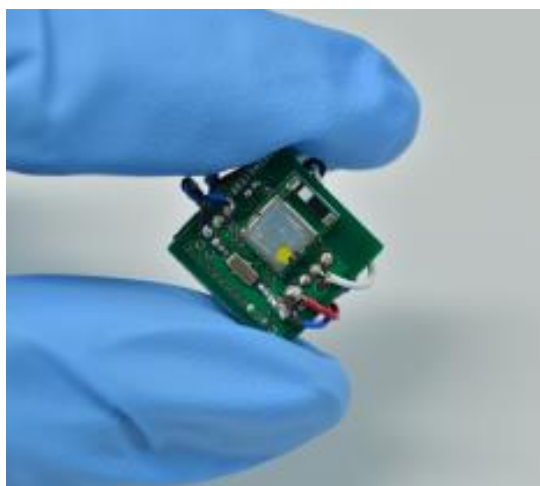


図 5.3 ワイヤレスユニットの全体図

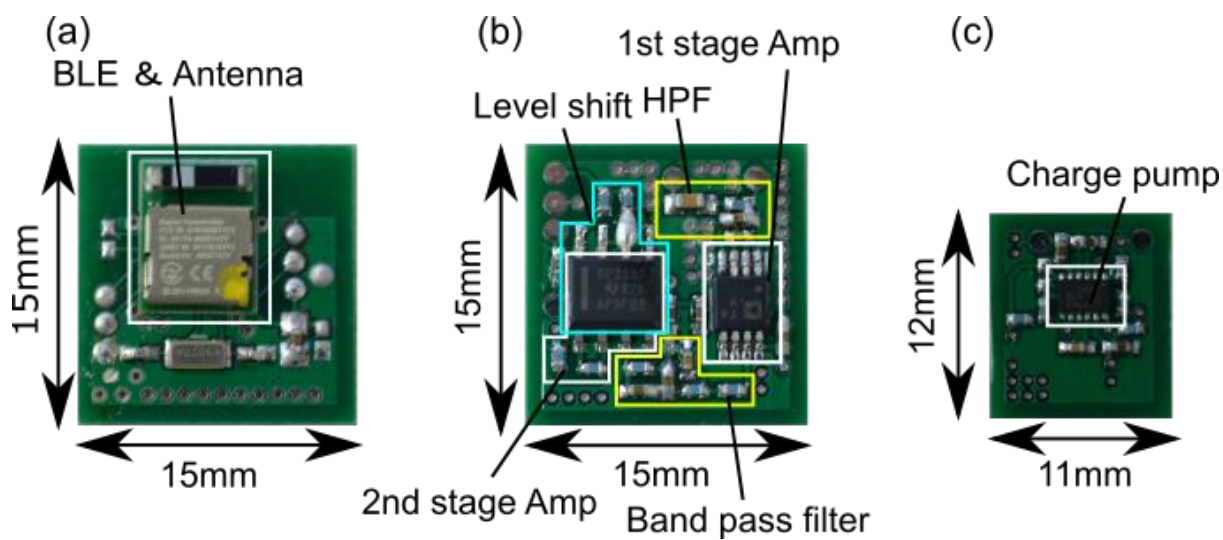
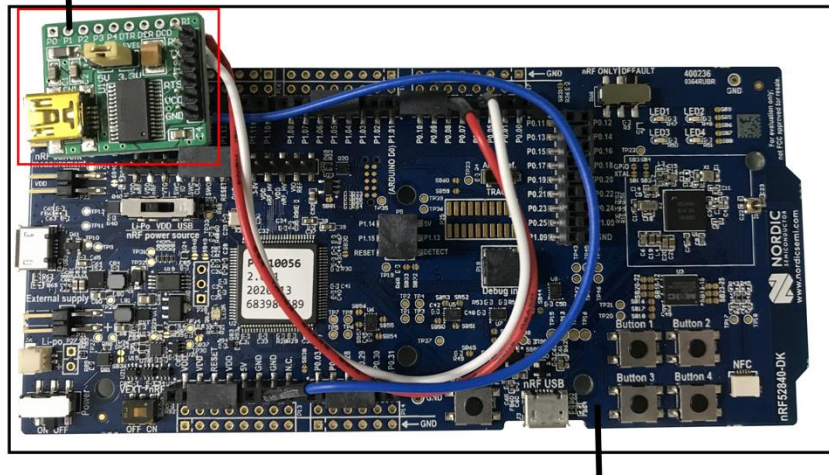


図 5.4 ワイヤレスユニットの各モジュールの写真:(a)Bluetooth-LE モジュール、  
(b)増幅器モジュール、(c)電源モジュール

## Serial to USB changer



## Bluetooth receiver module

図 5.5 受信モジュールとシリアル変換器

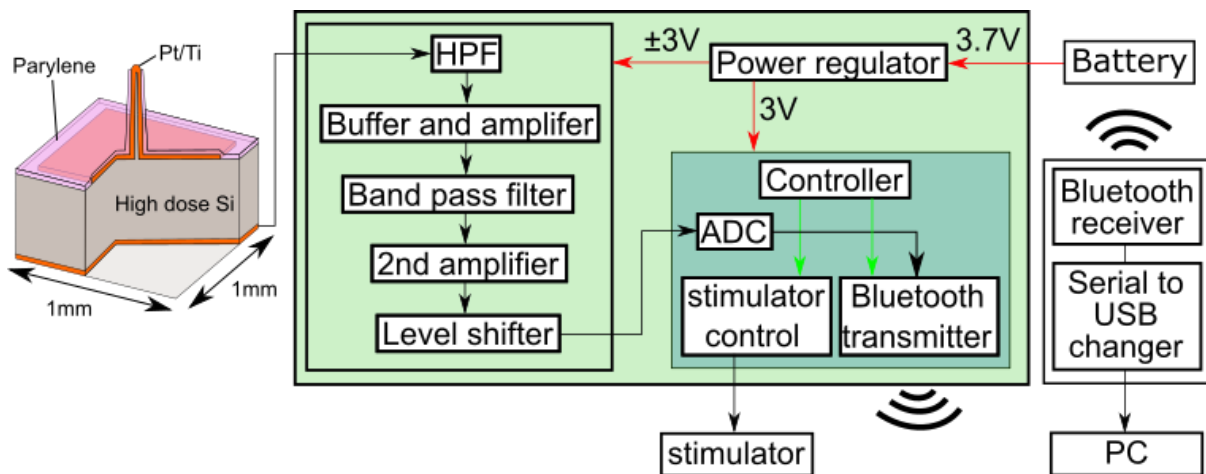


図 5.6 ワイヤレスユニットのブロック図

表 5.2 本研究と現在研究、市販されているワイヤレス測定システムの比較

	BLE-neuronal recording system (This work)	PennBMBI [8]	WAND [7]	TBSI [3]
<b>Total size</b>	15 x15 x12 mm <sup>3</sup>	56 x 36 x 13 mm <sup>3</sup>	36 x 33 x 15 mm <sup>3</sup>	22 x 22 x22 mm <sup>3</sup>
<b>Total weight</b>	3.9 g (with battery)	-	17.95 g	4.5 g
<b>Power consumption</b>	28.6 mW	290 mW		
<b>Transmission frequency</b>	2.4 GHz (Bluetooth)	2.4 GHz	2.4 GHz (Bluetooth)	3.05 GHz
<b>Transmit range</b>	5 m	-	-	-
<b>Number of channels</b>	1 ch	4 ch	128 ch	15 ch
<b>Sampling rate</b>	10 ksps	21 ksps	1 ksps	-
<b>ADC resolution</b>	12 bits	12 bits	15 bits	-
<b>Battery life</b>	2.5 hrs	-	11.3 hrs	6 hrs

### 5.3 ワイヤレス計測システムの評価

マウスを用いた生理実験に使用するマイクロプローブ電極（プローブ長さ 400  $\mu\text{m}$ 、 $1 \times 1 \text{ mm}^2$ 、厚さ 525  $\mu\text{m}$ ）のインピーダンス特性を図 5.7 に記載した。また、前節で設計作製したワイヤレスレコーディングシステムについて増幅器のゲインの周波数特性とノイズの周波数特性を測定した結果を図 5.8 と図 5.9 に記載した。

図 5.7 を見ると神経細胞の活動電位の周波数である 1 kHz において、インピーダンスが  $11.2 \pm 8.0 \text{ M}\Omega$  ( $n=3$ ) であった。この値は神経応答を測定するには高い値であり、実効表面積を広げインピーダンスを減少させるナノポーラス材料 (Platinum black) を電気めっきにより電極先端部へ堆積を行った。再度インピーダンス計測を行った結果  $690 \pm 86 \text{ k}\Omega$  ( $n=3$ ) となり、神経信号を測定するために十分なインピーダンスであることが確認できた。

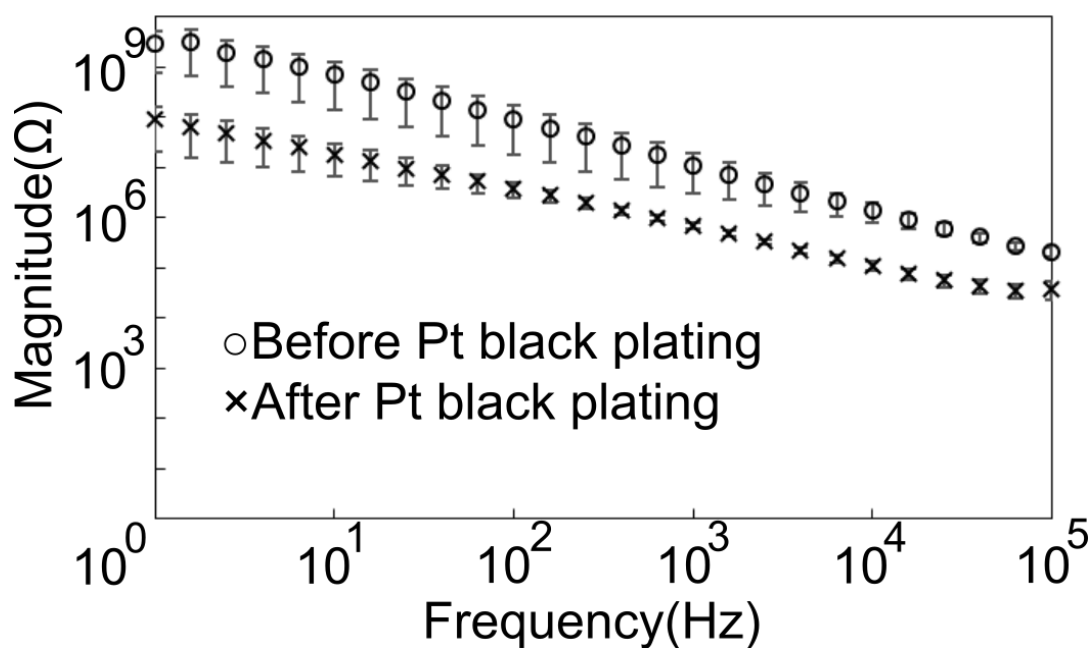


図 5.7 マイクロプローブ電極のインピーダンス特性



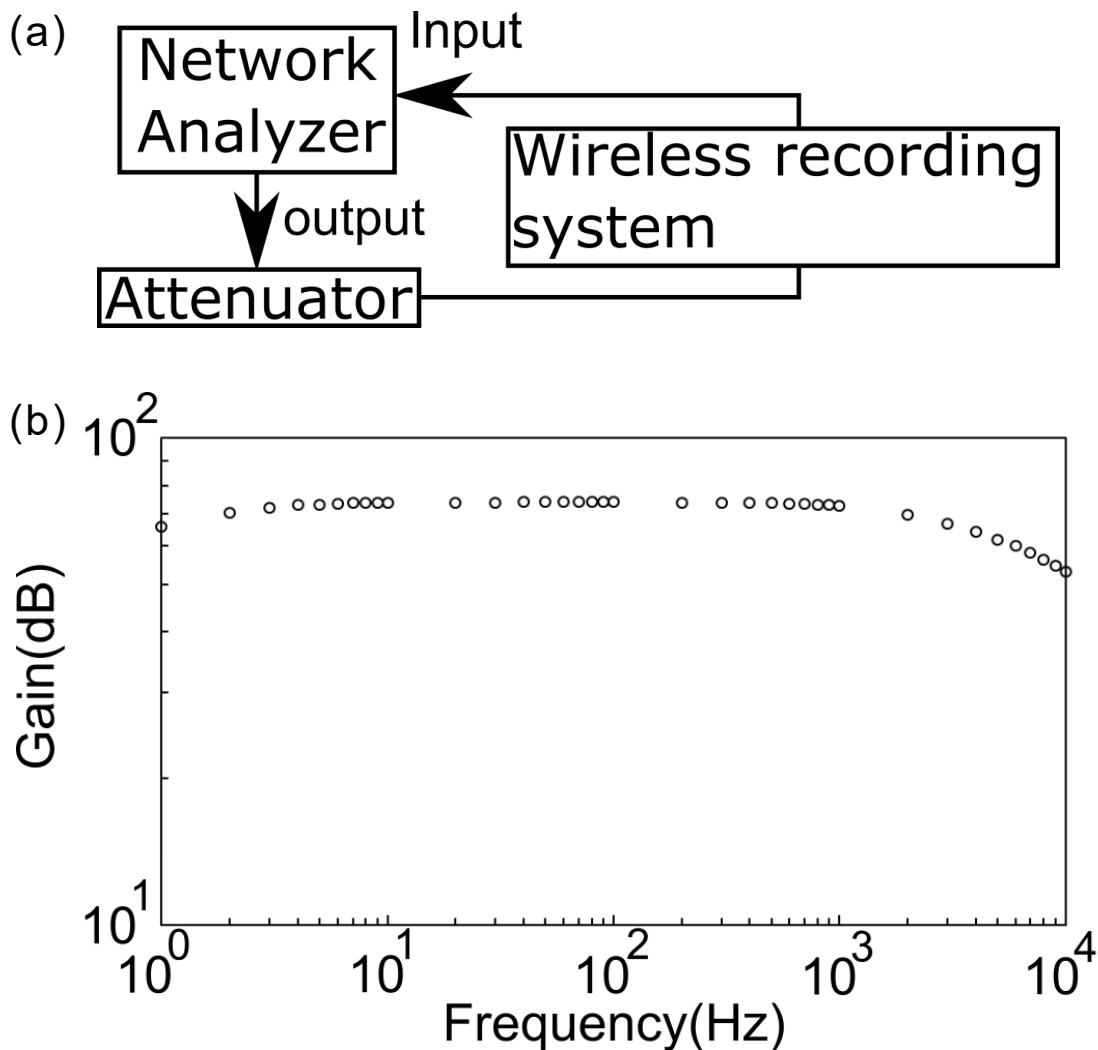


図 5.8 (a) ゲイン周波数特性測定回路の概略図、(b)増幅回路のゲイン周波数特性

図 5.8 を見ると、1 Hz~10 kHz で測定されたゲインは、53.1~73.8 dB（1 kHz で 72.6 dB）であった。カットオフ周波数 > 3 kHz により、LFP の広帯域信号 (<100 Hz) だけでなく、単一ニューロンの狭帯域信号 (>100 Hz) も計測することがきる。また、細胞外電位計測によるニューロンの細胞外活動電位は、約 50  $\mu$ V 程度の小さな振幅であるが、ゲイン測定の結果より、A/D 変換をフルスケール使用できる十分な電圧レベルまで増幅が可能である。

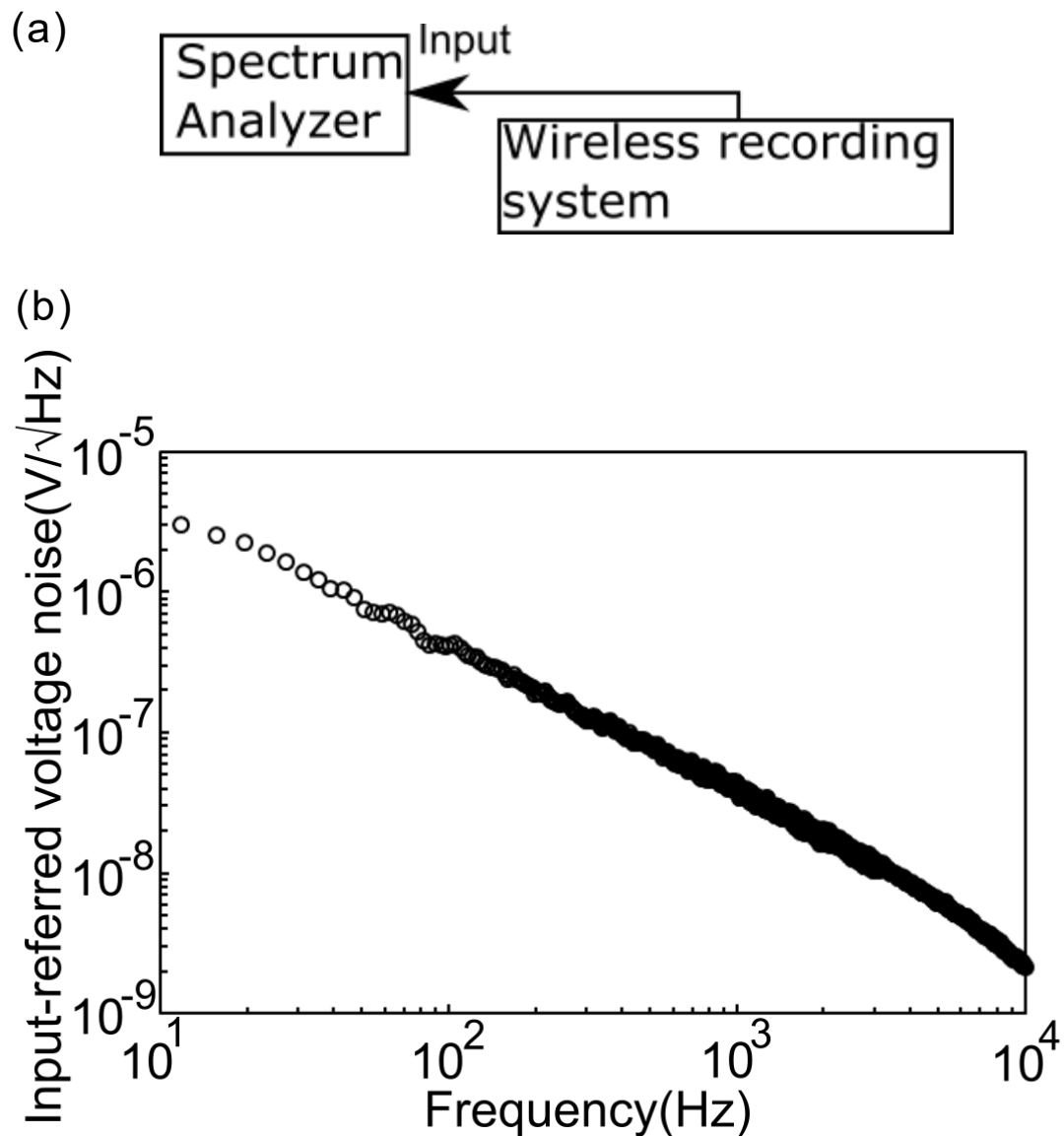


図 5.9 (a) 増幅回路の入力換算ノイズ測定回路の概略図、(b)増幅回路の入力換算ノイズ

図 5.9 に、ワイヤレスレコーディングシステムの入力換算ノイズのスペクトルを示す。50 Hz~10 kHz の周波数範囲で 1  $\mu$ V 未満のノイズレベルは、細胞外計測時のバックグラウンドノイズレベル (>20  $\mu$ V) と比べると十分に小さく、また、ニューロンの細胞外活動電位は、約 50  $\mu$ V であるため、神経信号計測には十分なノイズレベルである。

## 5.4 ワイヤレス計測システムの生理実験

### 5.4.1 マウス急性ワイヤレス計測

前節ではワイヤレスレコーディングシステムの電氣的測定を行った。本節では、実際にマウスを用いた生理実験を行い神経信号の取得ができるか確認を行うため、急性実験を行った。

マウス（体重 31.4~33.2g、n=7）にウレタン溶液（0.5%クロルプロチキセン[0.10 mL/10g]、ウレタン[0.05mL / 10 g]）を腹腔内に注射し麻酔をかけ、マウスを固定装置を用いて固定し、頭蓋骨と硬膜の一部を除去してから、マイクロニードル電極を大脳皮質一次体性感覚野（S1B）に刺入した。参照電極として、左半球の視覚野（V1）の頭蓋骨にステンレス鋼のネジを固定した。信号計測中、電気パルス（1ms）で駆動された電磁バイブレーターを使用して、左体側ひげを物理的に刺激し、S1B でのニューロン活動を測定した。ひげ刺激の制御はワイヤレスレコーディングシステムから行った。

図 5.10(a)–(c)に、マウスの S1B からのワイヤレスレコーディングの急性実験の概略図を示す。図 5.10(d1)は、測定した LFP（3 次のバターワースフィルター [80-200 Hz]）を示している。LFP は、刺激から約 20 ms 後にひげ刺激に応答する波形が確認でき振幅は約 360  $\mu\text{V}$  であった。図 5.10(d2)は、計測した spike 信号（2 次のバターワースフィルター [500-3000 Hz]）を示している。図 5.10(d3)はラスタプロットを示し、図 5.10(d4)は 100 試行のヒストグラム（PSTH）示している。Spike 信号は、刺激開始前の 0.01-0.3 s の平均信号の標準偏差（ $4\sigma$ ）のしきい値のトリガーに基づいて検出した。計測した LFP およびユニット活動の波形は、従来のタングステン電極およびマイクロ/ナノスケール電極デバイスによって記録された信号波形と類似している[10][11]。これらの体性感覚反応は、ひげ刺激後約 20 ms で観測でき時間的变化は見受けられず、ワイヤレスレコーディングシステムを介して測定した神経信号は、ひげ刺激によって誘発された神経生理学的反応であることがわかる。

図 5.11 に第 3 章ならびに第 4 章で使用した有線計測システム（巻末付録 2 参照）を用いて、電極刺入位置を変更せず、配線のみを変更した状態で神経信号測定を行った結果を記載した。図 5.11 の測定結果を見ても、刺激から約 20 ms 後に刺激に対する LFP ならびに Spike 応答が見受けられ、LFP 振幅も約 420  $\mu\text{V}$  とワイヤレスレコーディングとも大差なく、また、PSTH においても同等の Firing rate となった。このことからマウスを用いた急性実験によって、ワイヤレスレコーディングシステムの神経信号測定性能を立証することが出来た。

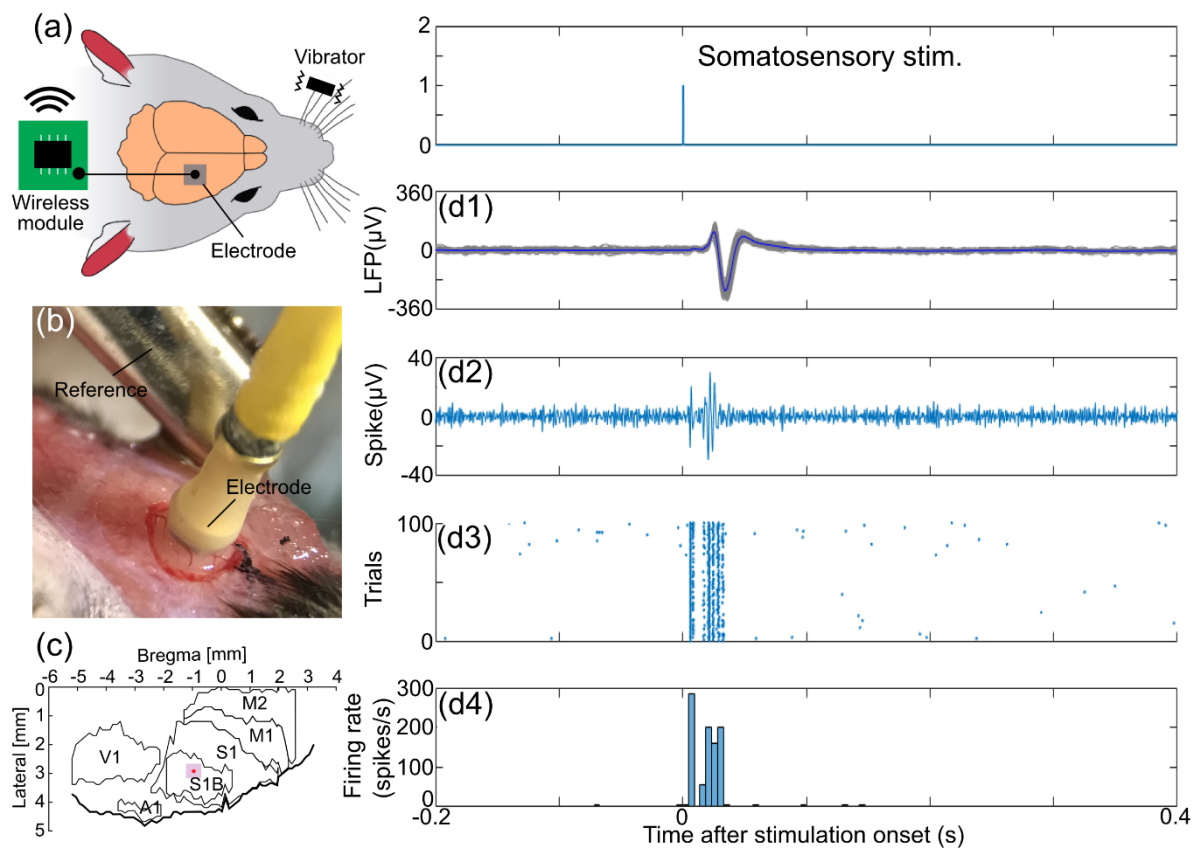


図 5.10 作製したワイヤレス計測システムを用いた急性実験：(a)測定の概略図、(b)電極刺入時の写真、(c)電極の刺入位置、(d1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(d2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(d3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタープロットの図、(d4) ヒストグラム密度推定（PSTH）の図

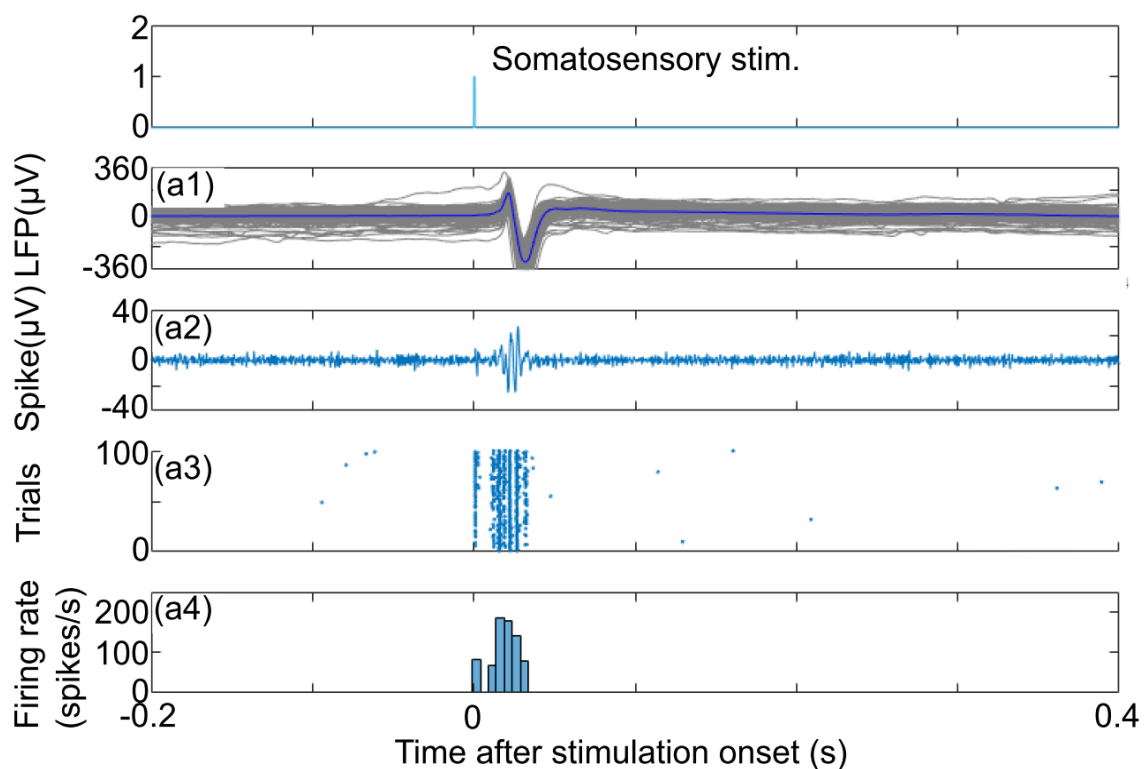


図 5.11 前章で測定に用いた有線計測システムを用いた急性実験：(a1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(a2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(a3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタープロットの図、(a4) ヒストグラム密度推定（PSTH）の図

## 5.4.2 マウス慢性ワイヤレス計測

マウスを用いた急性実験において、ワイヤレスレコーディングシステムを介して神経信号の測定が行え、記録性能が実証されたため、次にマウスを用いた慢性実験を行うことにした。マウス（体重 31.8~33.2 g、n=2）をイソフルランで麻酔を行い、マイクロニードル電極を大脳皮質視覚野（V1）へ刺入した。歯科用レジンをを用いて、マイクロニードル電極と参照電極を頭蓋に固定し、脳表面の感染を防ぐため、ゼラチンスポンジをマイクロニードル電極の周りに配置した。白色 LED を使用してマウスの視覚に 0.5 s 間光刺激をし、視覚応答をワイヤレスレコーディングシステムを使用して記録した。また、有線、ワイヤレスシステムの信号の質を評価するために、両システムで記録された信号のノイズと SNR を比較した。SNR は、刺激開始後 0.005~0.05 s の平均波形のピーク間電圧振幅を、刺激開始前の 0~0.05 s の二乗平均平方根信号で割ったものとして定義した。

図 5.12(a)は、マウスの V1 からのワイヤレス慢性計測の概略図、図 5.12(b)は有線計測システムである TDT を用いて測定した神経信号であり、図 5.12(c)はワイヤレス計測システムを用いて測定した神経信号である。図 5.12(b1)、(c1)は、計測した LFP 信号（3 次のバターワースフィルタ[80-200 Hz]）をそれぞれ示している。LFP 信号は、刺激後約 40 ms に視覚刺激に応答した波形が測定でき、振幅は 100 試行で両計測とも約 220  $\mu$ V であった。図 5.12(b2)、(c2)は、計測した spike 信号（2 次のバターワースフィルタ[500-2000 Hz]）を示している。図 5.12(b3)、(c3)ならびに図 5.12(b4)、(c4)は、それぞれ 100 試行のラスタプロットと PSTH を示している。Spike 信号は、刺激開始前の 0.01~0.3 s 間の平均信号の  $4\sigma$  に対する同じしきい値のトリガーに基づいて検出した。また、LFP と spike 信号の波形は、同一個体でケーブル接続を変更することにより、有線計測システムとワイヤレス計測システムにより測定を行った。

神経計測の結果、ワイヤレス計測システムは、20 Hz 未満の周波数範囲で有線計測と比較して低い PSD (Power Spectrum density) の値が得られた（図 5.12(d)）。この結果は、マイクロニードル電極と増幅器の初段までのケーブルの長さが短い（約 6 cm）ためであると考えられ、図 5.12(b3)ならびに図 5.12(c3)を見比べてもケーブルが振動することで現れる横方向の線がワイヤレス計測システムの方が少ないことからケーブルが短いことによる低ノイズ性が確認できる。図 5.12(e)は、慢性的なワイヤレス計測および有線計測の測定結果から、計算された SNR の比較を示している。ワイヤレス計測の SNR は  $14.3 \pm 2.1$  dB であり、有線計測の  $11.9 \pm 5.9$  dB と比較して高く、有線計測と比較して、短いケーブルによるノイズが減少したためである。また、ワイヤレス計測の SNR の標準偏差が減少することが確認できた。これは、ワイヤレス計測システムの慢性下での神経計測時の信号品質を改善したことを示している。

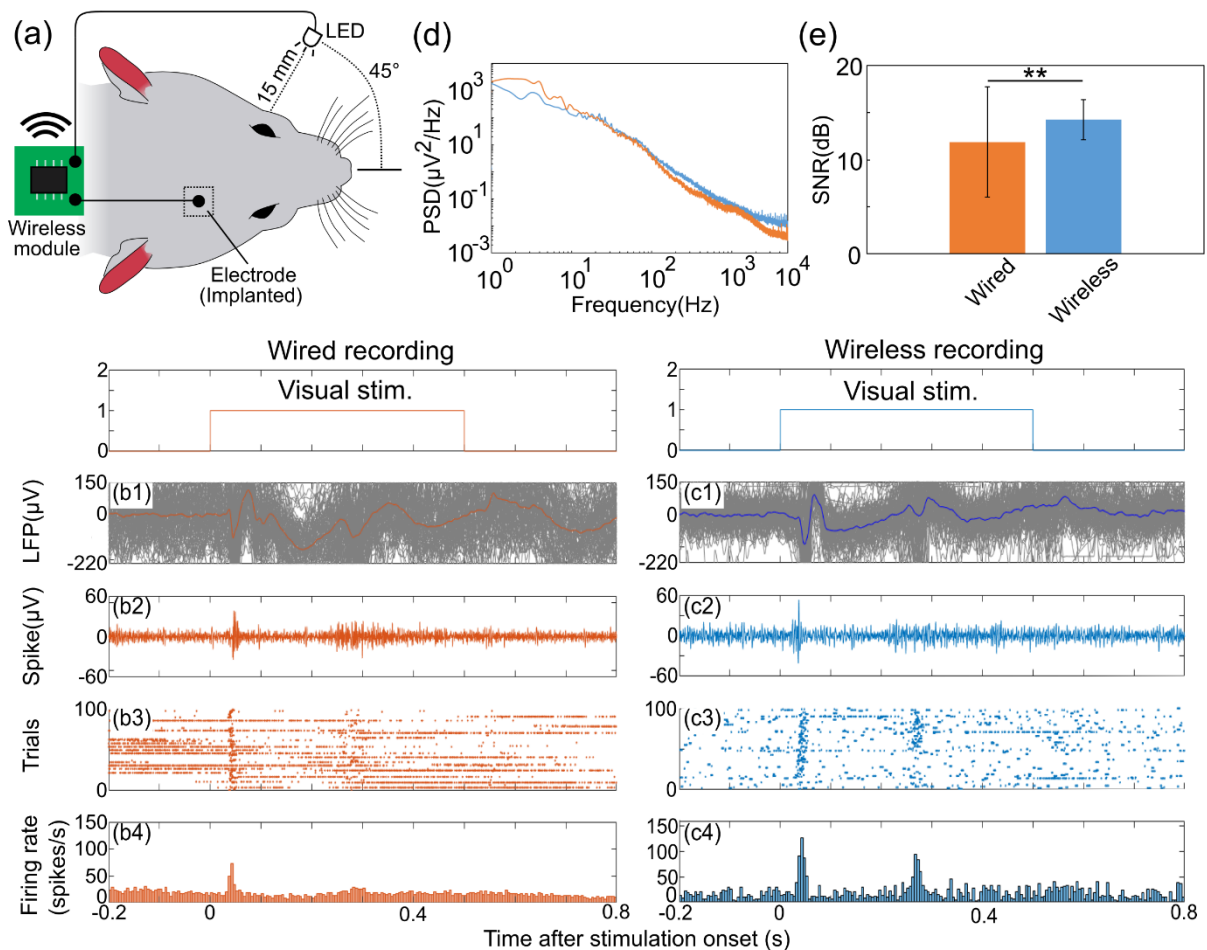


図 5.12 作製したワイヤレス計測システムと有線計測システムを用いた慢性実験：(a)測定の概略図、(b)有線計測システム(TDT)を用いた神経計測：(b1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(b2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(b3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタプロットの図、(b4) ヒストグラム密度推定（PSTH）の図、(c)ワイヤレス計測システムを用いた神経計測：(c1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(c2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(c3) 電圧閾値（ノイズレベルの  $4\sigma$ ）を越えて検出された点をプロットしたラスタプロットの図、(c4) ヒストグラム密度推定（PSTH）の図(d) 有線計測システムとワイヤレス計測システムの入力換算ノイズの比較、(e) 有線計測システムとワイヤレス計測システムの SNR の比較

### 5.4.3 自由行動下マウスワイヤレス計測

急性および慢性神経信号計測をしたワイヤレス計測システムを用いて、自由に動く (Free moving) マウスでの神経信号計測を行った。マウスの大脳皮質視覚野 (V1) に電極を埋め込み、自発的活動を阻害するクロロプロチキセンは使用せず、LED での視覚刺激により、神経信号計測を行った。

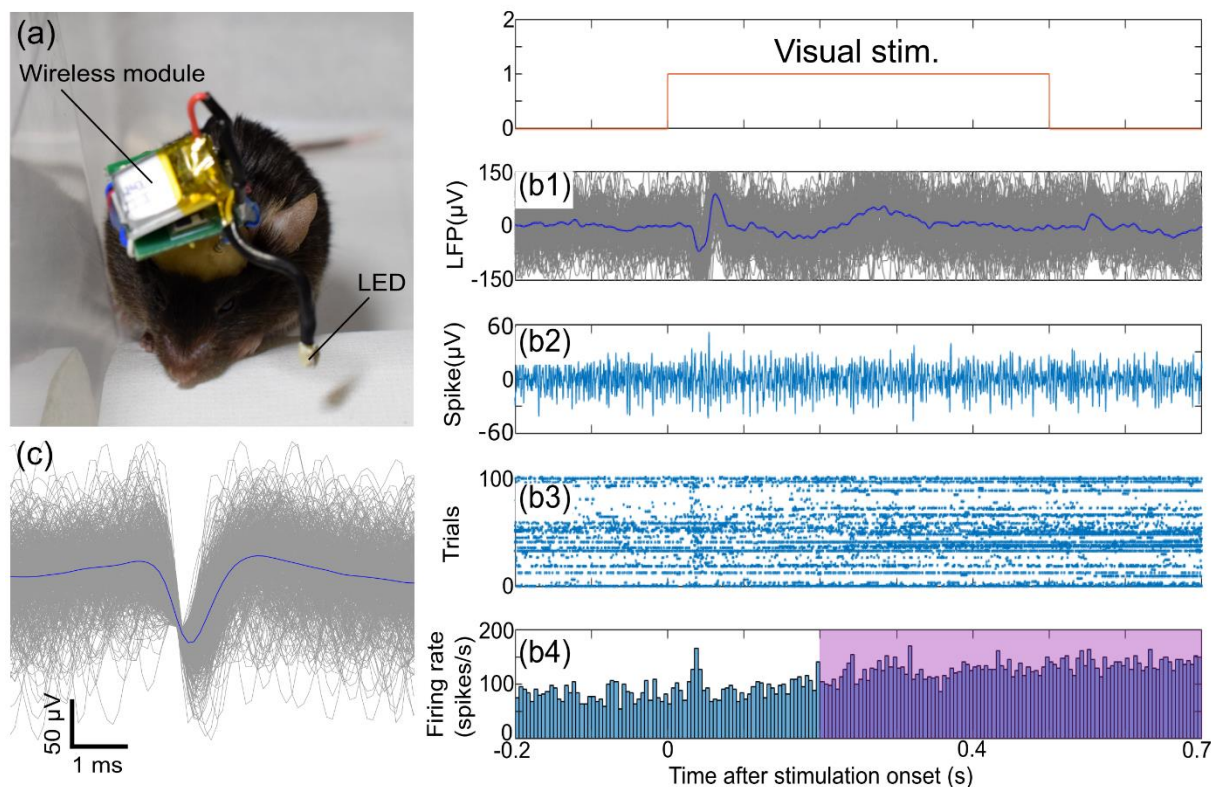


図 5.13 作製したワイヤレス計測システムを用いた Free-moving 実験 : (a)ワイヤレス計測システムを装着したマウスの写真、(b1)測定した信号に対し 80-200 Hz の LPF をかけた LFP 信号、(b2) 測定した信号に対し 500-2000 Hz で BPF をかけた spike 信号、(b3) 電圧閾値 (ノイズレベルの  $4\sigma$ ) を越えて検出された点をプロットしたラスタプロットの図、(b4) ヒストグラム密度推定 (PSTH) の図、(c)検出した spike 信号について ISI (Inter spike interval) 解析を行った結果の図

図 5.13(a)に、ヘッドマウントシステムを備えたマウスでの神経信号計測のマウスの写真を示す。計測中、ワイヤレス計測システムに関連するマウスの行動に支障は見られなかった。図 5.13(b1)は、記録された LFP (3 次のバターワースフィルター [80-200 Hz]) を示している。LFP は、視覚刺激から約 40 ms 後に視覚刺激に応答して波形が観測された。振幅は、100 試行で約 180  $\mu\text{V}$  であった。図



5.13(b2)に、100 試行に対する spike 信号(2次のバターワースフィルター[500-2000 Hz])の波形を示す。図 5.13(b3)と図 5.13(b4)は、それぞれ 100 試行のラスタプロットと刺激開始前の 0.01~0.3 s の間に平均信号の  $3\sigma$  のしきい値のトリガーに基づいて検出された PSTH を示している。spike 信号は、慢性計測時と同様のタイミングで PSTH にピークが見受けられるため、また、図 5.13(c)より刺激に対する神経応答であると考えられる。PSTH を見ると 0.2 s 以降でノイズが増加している。これは、マウスの震え (EMG)、光刺激によって誘発されたすくみ行動などの一連の反応によって引き起こされた信号であると考えられる。これらの信号は、クロロプロチキセンを注射する慢性計測では観測されない (5.4.2 章、図 5.12 参照)。これらの結果より、LED の刺激強度の低下など、誘発信号を除去するために視覚刺激のさらなるシステム調整が必要であることが判明した。この刺激装置の強度を調整することでさらに高品質な神経信号計測を行うことが可能である。この自動調整を行うのがクローズドループである。現在刺激強度を一定で行っているが、クローズドループでは各試行で刺激強度を調整している。これは A/D 変換で取得した信号を解析し、spike 信号が測定できているか確認を行い (スパイクディテクタ)、その結果をもとにして次のトライアルの刺激強度を決定する。スパイクディテクタを用いることで、不要な強い刺激を防ぐことができ、アーチファクトやマウス自体のすくみ行動を抑えることができる。これには高度な論理演算が可能なコントローラチップ (FPGA) が必要である。この FPGA はサイズが大きいため装置の小型化には不適である。そこで、Bluetooth の利点である、汎用的双方向通信を行い測定データを PC へ送信し、PC 上で解析を行い次回の刺激強度を Bluetooth を用いて送信することでデバイス自体の軽量化や高性能化が期待できる。

## 5.5 まとめ

マウスに搭載可能な重さ 3.9 g、 $15 \times 15 \times 12 \text{ mm}^3$  の Bluetooth ベースのワイヤレス神経信号計測システムの設計・作製を行なった。作製したシステムの電気的特性の評価ならびに、マウスを用いた急性、慢性、自由行動化計測実験を行い、*in vivo* での神経信号取得能力の確認を行った。また従来のワイヤードレコーディングシステムと比較を行い、提案するワイヤレスレコーディングシステムを用いることでノイズの低減や高い汎用性を持たせることに成功した。また、システムが軽量で小さいため、動物の行動を妨げることなく、マウスだけでなくラットやサルにも適用できる汎用性の高いシステムで、電気生理学的研究の幅を広げることが可能である。また、現在のシステムアーキテクチャでは、マイクロニードル電極を介したシングルチャンネルの記録しかできない。Bluetooth モジュールの ADC は 6 つのチャンネル（ADC 入力部にマルチプレクサが入っている）があり、各チャンネルは  $>10 \text{ ksps}$ （最大サンプリングレートは各チャンネル  $30 \text{ ksps}$ ）で信号取得ができるため多チャンネル化が可能である。しかし、この手法では増幅回路が測定チャンネル分必要であり回路面積の増大、重量が増えてしまう。そこで、アナログマルチプレクサ（MAX4691）を別基板として電極とアンプの間に挿入し、記録チャンネル数を 8~16ch に拡張することで面積を変えず重量を 0.2g 増やすだけで多チャンネル計測が可能となる。このマルチプレクサは Bluetooth コントローラ（BLE チップ、MDBT42V）で制御できプログラムの微修正で対応が可能である。このようなシステムを用いることで現在研究開発されているワイヤレス計測システムよりも小型、軽量、高機能なシステムを構築することが可能である。

## 参考文献

- [1] R. R. Harrison *et al.*, “Wireless neural recording with single low-power integrated circuit,” *IEEE Trans. Neural Syst. Rehabil. Eng.*, vol. 17, no. 4, pp. 322–329, 2009, doi: 10.1109/TNSRE.2009.2023298.
- [2] T. A. Szuts *et al.*, “A wireless multi-channel neural amplifier for freely moving animals,” *Nat. Neurosci.*, vol. 14, no. 2, pp. 263–270, 2011, doi: 10.1038/nn.2730.
- [3] D. Fan *et al.*, “A wireless multi-channel recording system for freely behaving mice and rats,” *PLoS One*, vol. 6, no. 7, 2011, doi: 10.1371/journal.pone.0022033.
- [4] R. R. Harrison *et al.*, “Wireless neural/EMG telemetry systems for small freely moving animals,” *IEEE Trans. Biomed. Circuits Syst.*, vol. 5, no. 2, pp. 103–111, 2011, doi: 10.1109/TBCAS.2011.2131140.
- [5] K. Abdelhalim, H. M. Jafari, L. Kokarovtseva, J. L. P. Velazquez, and R. Genov, “64-Channel uwb wireless neural vector analyzer soc with a closed-loop phase synchrony-triggered neurostimulator,” *IEEE J. Solid-State Circuits*, vol. 48, no. 10, pp. 2494–2510, 2013, doi: 10.1109/JSSC.2013.2272952.
- [6] M. Yin *et al.*, “Wireless neurosensor for full-spectrum electrophysiology recordings during free behavior,” *Neuron*, vol. 84, no. 6, pp. 1170–1182, 2014, doi: 10.1016/j.neuron.2014.11.010.
- [7] A. Zhou *et al.*, “A wireless and artefact-free 128-channel neuromodulation device for closed-loop stimulation and recording in non-human primates,” *Nat. Biomed. Eng.*, vol. 3, no. 1, pp. 15–26, 2019, doi: 10.1038/s41551-018-0323-x.
- [8] X. Liu, B. Subei, M. Zhang, A. G. Richardson, T. H. Lucas, and J. Van Der Spiegel, “The PennBMBI: A general purpose wireless Brain-Machine-Brain Interface system for unrestrained animals,” *Proc. - IEEE Int. Symp. Circuits Syst.*, no. June, pp. 650–653, 2014, doi: 10.1109/ISCAS.2014.6865219.
- [9] H. Sawahata *et al.*, “Single 5  $\mu\text{m}$  diameter needle electrode block modules for unit recordings in vivo,” *Sci. Rep.*, vol. 6, no. October, pp. 1–12, 2016, doi: 10.1038/srep35806.
- [10] A. Fujishiro, H. Kaneko, T. Kawashima, M. Ishida, and T. Kawano, “In vivo neuronal action potential recordings via three-dimensional microscale needle-electrode arrays,” *Sci. Rep.*, vol. 4, pp. 1–9, 2014, doi: 10.1038/srep04868.
- [11] Y. Kubota *et al.*, “Nanoscale-Tipped High-Aspect-Ratio Vertical Microneedle Electrodes for Intracellular Recordings,” *Small*, vol. 12, no. 21, pp. 2846–2853, 2016, doi: 10.1002/sml.201600172.

# 第 6 章

## 総括

本論文ではマイクロニードル電極を用いた神経計測技術の高品質化を目的とし、半導体 Si 結晶成長の 1 つである VLS (Vapor-Liquid-Solid) 結晶成長法を用いた低侵襲な刺入型電極を用いて、同軸構造を有したコアキシャル神経電極を提案し、従来の VLS 結晶成長法の欠点であった高い電極インピーダンスを解決するために Si-MOSFET を用いたソースフォロワ回路、低侵襲化のための薄膜化技術を提案した。さらに従来の神経信号計測では有線計測が一般的であり、ケーブルによる動物行動の阻害、ケーブルノイズによる信号の劣化が問題であった。これには、ワイヤレス技術を用いることで解決をすることができるが、従来のシステムでは、サイズが大きく、また重量の観点においても、マウスなどの小動物には搭載することができなかつた。そこで本論文ではさらなる神経計測技術の高品質化としてマウスを対象とした小型で軽量の Bluetooth 技術を用いたワイヤレス計測システムの提案も行った。

第 1 章では、各種脳計測手法や各種脳計測用デバイスについて述べ、本研究の目的を記載した。

第 2 章では、低侵襲な刺入型電極を作製するための VLS 結晶成長について、その原理、装置の詳細について記載した。

第 3 章では、コアキシャル神経電極の各種設計 (材料選択、膜厚、絶縁性、クロストーク、レイアウト)、作製プロセスを述べ、実際に作製したデバイスの観察結果から、同軸ケーブル構造であるコアキシャル構造が作製できることを示した。作製した電極のインピーダンス、入出力比をそれぞれ測定し、従来の VLS 結晶成長電極と同程度の性能であることを確認した。また、神経信号の取得能力を確認するため、マウスを用いてコア電極とシェル電極による多チャンネル細胞外電位計測を行った。マウスの 1 次体性感覚野 (S1B) にデバイスを刺入し、局所集合電位である LFP ならびに単一ニューロンに由来する spike 信号の測定を行った結果、刺激に対する応答をそれぞれ測定することができ、極至近距離での多チャンネルニューロン計測を確認した。デバイスを刺入した状態で配線を変更し、シェル電極を参照電極とした局所的差動計測の実験も行った。その結果、多チャンネル計測時に比べ、信号対雑音比 (SNR) で約 1.5 倍、ニューロンの発火頻度である Firing rate は約 2.5 倍向上した。この結果から本研究で提案したコアキシャル神経電極は、質の高い信号計測が行えることを実証した。

第 4 章では、生体内埋め込み用としてフィルム MOS 型 Si-MOS アンプの各種設計 (入出力インピーダンス、膜厚、ノイズ、レイアウト)、作製プロセスを述

べ、実際にフィルム型 MOS デバイスの作製結果、ならびに各種電気的特性を記載した。電気的特性を測定した結果、しきい値のシフトが確認されたため、プラズマダメージを減らすプロセス手法を提案した。また、神経信号の取得能力を確認するため、同様にマウスを用いて細胞外電位計測を行った。その結果刺激に対する応答を測定することができ、フィルム型 MOS による神経信号の取得に成功した。

第 5 章では、神経活動をワイヤレスで測定ができるシステムについて述べた。電源、増幅器、ワイヤレスユニットの各種設計、作製を行った。作製したワイヤレス測定システムの増幅率は十分な値を示し、またノイズも十分に小さい特性を示した。神経信号取得能力を確認するためにマウスを用いた生理実験を行った。急性実験、慢性実験、自由行動化実験ともに神経信号を取得することができ、また従来の有線計測システムと比較し、同程度の特性であることを確認した。またケーブルノイズが減少したことによる SNR の増加も確認した。これより作製したワイヤレスシステムにより高品質な神経信号取得が行うことができた。

本研究論文では、最終的に各システム(コアキシャル神経電極、フィルム型 Si-MOS アンプ、ワイヤレス計測システム)について設計、製作、評価を行ったが各システムを一つにし、生体内へ埋め込む評価まで行うことが出来なかった。この点については今後の課題として研究を行っていきたい。

最後に、今後の研究展望として、各種実験動物だけではなく、本研究で開発した技術により BMI (Brain-Machine-Interface) などのヒト応用へ向けた研究へと発展させたいと考えている。これには、コアキシャル神経電極のさらなる高伸長化や多電極化、フィルム型 Si-MOS アンプの埋め込み評価、ワイヤレス計測システムのさらなる小型化、多チャンネル化を行っていく必要がある、現在の結果よりもさらなる神経計測技術の高品質化が必要であると考えられる。

今回の研究結果が神経計測技術の発展や医療応用実現へと向けた、助けとなることを期待して本論文の総括とする。

# 謝辞

本論文は、筆者が豊橋技術科学大学 集積システム分野 河野研究室 博士後期課程において行った研究をまとめたものである。

本研究の機会を与えていただくとともに、遂行ならびに本博士学位論文の作製にあたって終始適切な御指導と、御助言を賜りました豊橋技術科学大学准教授博士(工学) 河野 剛士 先生に謹んで感謝の意と敬意を表します。

本研究を進めるにあたり、御指導、御助言を賜りました豊橋技術科学大学 名誉教授 工学博士 石田 誠 先生、教授 工学博士 澤田 和明 先生、教授 工学博士 若原 昭浩 先生、教授 工学博士 石川 靖彦 先生、准教授 博士(工学) 高橋 一浩 先生、EIIRIS 准教授 博士(工学) 野田 俊彦 先生、准教授 博士(医学) 沼野 利佳 先生、准教授 博士(工学) 鯉田 孝和 先生、茨城工業高等専門学校 助教 博士(工学) 澤畑 博人 先生にこの場を借りて心からの感謝の意を表します。

本研究のプロセスには数多くの装置の使用を必要としましたが、有益な御指導を頂きました豊橋技術科学大学 EIIRIS 助教 博士(工学) 赤井 大輔 先生、高度専門員 博士(工学) 飛沢 健 氏、技術専門職員 高瀬 博行 氏、技術専門職員 足木光昭 氏、EIIRIS 研究員 修士(工学) 野田佳子 氏にこの場を借りて厚く感謝の意を表します。

実験に関して常時有益な御討論、御助言を賜りました、博士(工学) 山際 翔太 氏、博士(工学) 久保田 吉博 氏、博士(工学) 森川 雄介 氏、修士(工学) 坂下 陽介 氏、修士(工学) 久保 寛 氏、修士(工学) 関 勇介 氏、修士(工学) 四方 潤一郎 氏、修士(工学) 安井 大貴 氏、修士(工学) 北 祐人 氏、修士(工学) 高橋 昇志 氏、修士(工学) Nur Liyana Binti Tajudin 氏、博士後期課程 2 年 山下 幸司 氏、博士前期課程 2 年 三田 理央毅 氏、博士前期課程 2 年 Claire King Teck Sieng 氏、博士前期課程 2 年 清木場 悠氏、TECHNOPRO R&D 鈴木 巧氏、集積回路・センサシステムグループの皆様に感謝の意を表します。

最後に、博士後期課程への進学を快く理解し、日々、精神的・経済的に学生生活を支えてくれた両親をはじめとする家族に深く感謝致します。

2021 年 1 月  
井戸川 慎之介

# 研究業績

## 学術論文

1. Shinnosuke Idogawa, Koji Yamashita, Yoshihiro Kubota, Hirohito Sawahata, Rioki Sanda, Shota Yamagiwa, Rika Numano, Kowa Koida, Takeshi Kawano. “Coaxial microneedle-electrode for multichannel and local-differential recordings of neuronal activity”, Sensors and Actuators B, Vol. 320, Oct(2020), 10.1016/j.snb.2020.128442
2. Shinnosuke Idogawa, Koji Yamashita, Rioki Sanda, Rika Numano, Kowa Koida, Takeshi Kawano, “A Lightweight, Wireless Bluetooth-Low-Energy Neuronal Recording System for Mice”, Sensors and Actuators B, Vol. 331, Mar(2021), 10.1016/j.snb.2020.129423

## 共著

1. Taiki Yasui, Shota Yamagiwa, Hiroshi Kubo, Shinnosuke Idogawa, Yoshihiro Kubota, and Takeshi Kawano, "Two-step Poly-Si Through-silicon via for High-temperature Process of Bioprobe" IEEJ Transactions on Sensors and Micromachines, Vol. 138, No. 12, pp. 533-538, December 2018
2. Taiki Yasui, Shota Yamagiwa, Hirohito Sawahata, Shinnosuke Idogawa, Yoshihiro Kubota, Yuto Kita, Koji Yamashita, Rika Numano, Kowa Koida and Takeshi Kawano, "A Magnetically Assembled High-Aspect-Ratio Needle Electrode for Recording Neuronal Activity" Advanced Healthcare Materials, Vol. 8, No. 5, 1801081, March 2019.

## 国内会議発表

1. 井戸川 慎之介、久保田 吉博、山際 翔太、澤畑 博人、沼野 利佳、鯉田 孝和、河野剛士、"3D Core-shell マイクロニードル神経電極の *in vivo* 応用"、第 35 回「センサ・マイクロマシンと応用システム」シンポジウム、2018 年 10 月
2. 井戸川 慎之介、山下 幸司、沼野 利佳、鯉田 孝和、河野剛士、"Bluetooth-Low-Energy 技術を用いた微小生体信号の計測"、第 80 回「応用物理学会秋季学術講演会」、2019 年 9 月
3. 井戸川 慎之介、山下 幸司、久保田 吉博、澤畑 博人、三田 理央毅、山際 翔太、沼野 利佳、鯉田 孝和、河野剛士、"'コアキシャル'マイクロプローブ電極によるニューロン計測"、第 37 回「センサ・マイクロマシンと応用システム」シンポジウム、2020 年 10 月

## 共著

1. 安井 大貴、山際 翔太、久保 寛、井戸川 慎之介、久保田 吉博、河野 剛士、高温プロセスで形成するバイオプローブのための 2 段階 Poly-Si TSV 構造"、第 79 回「応用物理学会秋季学術講演会」、2018 年 9 月
2. 安井 大貴、山際翔太、澤畑 博人、井戸川 慎之介、久保田 吉博、北 祐人、山下 幸司、沼野 利佳、鯉田 孝和、河野 剛士、" マイクロワイヤのセルフアセンブリ技術による脳計測電極デバイスの開発"、第 35 回「センサ・マイクロマシンと応用システム」シンポジウム、2018 年 10 月
3. 鶴原 秋平、久保田 吉博、久保 寛、澤畑 博人、山際 翔太、井戸川 慎之介、河野 剛士、" バッファアンプを搭載した細胞内計測用ナノプローブアレイデバイス"、第 35 回「センサ・マイクロマシンと応用システム」シンポジウム、2018 年 10 月
4. クレアキン テックセン、安井 大貴、伊藤 嘉崇、井戸川 慎之介、森川 雄介、河野 剛士、" フォトレジストパターン上へのマイクロワイヤの磁気的アセンブリ- 神経プローブ電極への応用"、第 67 回「応用物理学会春季学術講演会」、2020 年 3 月
5. 清木場 悠、北 祐人、鶴原 秋平、久保 寛、澤畑 博人、山際 翔太、山下 幸司、井戸川 慎之介、Leong Xian Long Angela、沼野 利佳、鯉田 孝和、河野 剛士、第 67 回「応用物理学会春季学術講演会」、2020 年 3 月
6. Claire King Teck Sieng、安井 大貴、鈴木 巧、井戸川 慎之介、清木場 悠、三田



理央毅、沼野 利佳、鯉田 孝和、河野 剛士、”フレキシブルフィルム上へのマイクロワイヤの磁気的アセンブリ”、第 37 回「センサ・マイクロマシンと応用システム」シンポジウム、2020 年 10 月

7. 清木場 悠、山下 幸司、井戸川 慎之介、北 祐人、鶴原 秋平、久保 寛、澤畑 博人、山際 翔太、鈴木 巧、沼野 利佳、鯉田 孝和、河野 剛士、”バッファアンプを搭載したシリコンマイクロニードル電極の Maus 急性、慢性計測”、第 37 回「センサ・マイクロマシンと応用システム」シンポジウム、2020 年 10 月

## 国際会議発表

S. Idogawa, Y.Kubota, S. Yamagiwa, H.Sawahata, R. Numano, K. Koida and T. kawano, “THREE DIMENSIONAL CORE-SHELL MICRONEEDLE-ELECTRODE FOR MULTISITE NEURONAL RECODING”, Transducers 2019-EUROSENSORS XXXIII, 19007594, June(2019)

## 共著

Shuhei Tsuruhara, Yoshihiro Kubota, Hiroshi Kubo, Hirohito Sawahata, Shota Yamagiwa, Shinnosuke Idogawa and Takeshi Kawano, “Nanoneedle-Electrode Array Packaged with Amplifiers for Recording Biological-Signals with A High Voltage Gain”, Transducers 2019 - EUROSENSORS XXXIII, 18940174, June(2019)

## 受賞

第 37 回「センサ・マイクロマシンと応用システム」 五十嵐賞 受賞

# 付録1 プロセスチャート

## コアキシャル神経電極

表1 コアキシャル神経電極のプロセスチャート

No	工程	項目	条件	時間	備考
1	酸化前処理	HPM(SC-2) 水洗 SPM 水洗	HCl:H <sub>2</sub> O <sub>2</sub> :DIW=1:1:6 DIW H <sub>2</sub> SO <sub>4</sub> H <sub>2</sub> O <sub>2</sub> =3:1 DIW	10 min 10 min 10 min 10 min	
2	酸化	Wet 酸化	T:1000°C, H <sub>2</sub> :O <sub>2</sub> =1:1=250(1/hr):250(1/hr)	330 min	選択的 VLS 用
3	フォトリソ	塗布前ベーク    プリベーク フォトリソ 現像 水洗 ポストベーク	T:160°C  OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm OFPR8600-52cp 1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 4000 rpm  T:110°C Light integra:20 NMD-3 DIW  T:130°C	5 min  5s / 20s 10s / 40s  90 sec 45 sec 90 sec 90 sec 3 min	
4	親水化	O <sub>2</sub> Ashing	RF:200(W), P:20(Pa) O <sub>2</sub> :100(sccm), mode:Plasma	90 sec	
5	サブコン開口 (酸化膜開口)	BHF 水洗	HF(50(wt%)):NH <sub>4</sub> F(40(wt%))=1:6 DIW	12 min 10 min	
6	サブコン形成	RIE-etching	RF:100(W), P:1.0(Pa) SF <sub>6</sub> :10(sccm)	450 sec	
7	レジスト除去	SPM 水洗	H <sub>2</sub> SO <sub>4</sub> H <sub>2</sub> O <sub>2</sub> =3:1 DIW	10 min 10 min	
8	フォトリソ	塗布前ベーク	T:160°C  OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm OFPR8600-52cp	5 min  5s / 20s 10s / 40s	

		プリベーク フォトリソ 現像 水洗 ポストベーク	1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 4000 rpm T:110°C Light integral:20 NMD-3 DIW T:130°C	90 sec 45 sec 90 sec 90 sec 3 min	
9	親水化	O <sub>2</sub> Ashing	RF:200(W), P:20(Pa) O <sub>2</sub> :100(sccm), mode:Plasma	90 sec	
10	BHF (成長部分開口)	BHF 水洗	HF(50(wt%)):NH <sub>4</sub> F(40(wt%))=1:6 DIW	11 min 10 min	
11	金蒸着		Thickness:200(nm)		
12	リフトオフ		Remover PG	1 day	
13	ダイシング		レーザーダイサー		35 mm 角
14	VLS 成長		Si <sub>2</sub> H <sub>6</sub> :5(sccm), PH <sub>3</sub> :4(sccm), T:760°C	300 min	240 μm
15	Poly-Si 除去	ICP-RIE	APC:0.45(Pa), Trigger:3.0(Pa) PFC:600(Pa), Antenna:50(W) Bias:100(W) SF <sub>6</sub> :18.0(sccm), O <sub>2</sub> =9.0(sccm)	45 min	
16	プローブ絶縁	PE-CVD	P:67(Pa), RF:30(W), T:300(°C) SiH <sub>4</sub> :120(sccm), O <sub>2</sub> =65(sccm)	18m20s	
17	スパッタリング	Ti  Au	RF:0.2(kW), P:0.2(Pa) Ar:40(sccm) RF:0.2(kW), P:0.2(Pa) Ar:40(sccm)	40 min  20 min	密着性向上
18	フォトリソ	塗布前ベーク  プリベーク スプレーコート 露光 現像	T:130°C  OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm AZ5218E 1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 2000 rpm T:110°C AZ5218E:OK73=1:3 T:110°C プロジェクションアライナー Light integra:330mJ/cm <sup>2</sup> NMD-3	10 min  5s / 20s 10s / 45s 90 sec 2 4 sec 3 min	

		水洗	DIW	3 min	
19	エッチング	Aqua regia 水洗 DHF 水洗	HCl:HNO <sub>3</sub> =3:1 DIW HF:DIW=50:1 DIW	90 sec 5 min 5 sec 5 min	
20	パリレンコート		Parylene-C dimer:1.8(g) Funace:690(°C), Vacuum:25(Pa) Vaporizer:175(°C) Chamber Gauge:135(°C)		層間絶縁膜
21	スパッタリング	Ti  Au	RF:0.2(kW), P:0.2(Pa) Ar:40(sccm) RF:0.2(kW), P:0.2(Pa) Ar:40(sccm)	40 min  20 min	密着性向上
22	フォトリソ	塗布前ベーク   プリベーク スプレーコート 露光  現像 水洗	T:130°C  OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm AZ5218E 1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 2000 rpm T:110°C AZ5218E:OK73=1:3 T:110°C プロジェクションアライナー Light integra:330mJ/cm <sup>2</sup> NMD-3 DIW	10 min  5s / 20s 10s / 45s 90 sec 2 4 sec 3 min 3 min	
23	エッチング	Aqua regia 水洗 DHF 水洗	HCl:HNO <sub>3</sub> =3:1 DIW HF:DIW=50:1 DIW	90 sec 5 min 5 sec 5 min	
24	パリレンコート		Parylene-C dimer:1.8(g) Funace:690(°C), Vacuum:25(Pa) Vaporizer:175(°C) Chamber Gauge:135(°C)		
25	フォトリソ	塗布前ベーク	T:130°C  OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm AZ5218E	10 min  5s / 20s 10s / 45s	

		プリベーク スプレーコー ート 露光 現像 水洗	1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 2000 rpm T:110°C AZ5218E:OK73=1:3 T:110°C プロジェクションアライナー Light integra:330mJ/cm <sup>2</sup> NMD-3 DIW	90 sec 2 4 sec 3 min 3 min	
26	Pad 開口	O <sub>2</sub> Ashing	RF:150(W), P:60(Pa) O <sub>2</sub> :40(sccm), mode:RIE	15 min	
27	レジスト除去		AZ Remover		
28	フォトリソ	塗布前ベーク プリベーク スプレーコー ート 露光 現像 水洗	T:130°C OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm AZ5218E 1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 2000 rpm T:110°C AZ5218E:OK73=1:3 T:110°C プロジェクションアライナー Light integra:330mJ/cm <sup>2</sup> NMD-3 DIW	10 min 5s / 20s 10s / 45s 90 sec 2 4 sec 3 min 3 min	
29	先端開口	O <sub>2</sub> Ashing	RF:150(W), P:60(Pa) O <sub>2</sub> :40(sccm), mode:RIE	10 min	
30	レジスト除去		AZ Remover		
31	フォトリソ	塗布前ベーク プリベーク スプレーコー ート 露光 現像	T:130°C OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm AZ5218E 1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 2000 rpm T:110°C AZ5218E:OK73=1:3 T:110°C プロジェクションアライナー Light integra:330mJ/cm <sup>2</sup> NMD-3	10 min 5s / 20s 10s / 45s 90 sec 2 4 sec 3 min	

		水洗	DIW	3 min	
32	先端開口	O <sub>2</sub> Ashing	RF:150(W), P:60(Pa) O <sub>2</sub> :40(sccm), mode:RIE	28 min	
33	エッチング	Aqua regia	HCl:HNO <sub>3</sub> =3:1	90 sec	
		水洗	DIW	5 min	
		DHF	HF:DIW=50:1	5 sec	
		水洗	DIW	5 min	
34	レジスト除去		AZ Remover		
35	フォトリソ	塗布前ベーク	T:130°C	10 min	
			OAP 1 <sup>st</sup> 1000 rpm 2 <sup>nd</sup> 4000 rpm	5s / 20s	
			AZ5218E	10s / 45s	
			1 <sup>st</sup> 500rpm 2 <sup>nd</sup> 2000 rpm		
		プリベーク	T:110°C	90 sec	
		スプレーコート	AZ5218E:OK73=1:3	2	
		露光	T:110°C プロジェクションアライナー Light integra:330mJ/cm <sup>2</sup>	4 sec	
		現像	NMD-3	3 min	
		水洗	DIW	3 min	
36	先端開口	O <sub>2</sub> Ashing	RF:150(W), P:28(Pa) O <sub>2</sub> :40(sccm), mode:RIE	28+ α min	
37	レジスト除去		AZ Remover		
38	ダイシング				チップ化
39	パッケージング				

## 付録 2 神経信号計測システム(TDT)

本論文全体で使用した神経信号測定システムである TDT(Tucker-Davis Technologies)社製有線計測システムについて説明する。TDT の全体構成は、マイクロニードル電極から取得した神経信号をゲイン 1 倍の差動増幅器(ZC64)でリファレンス電極と差動増幅を行い、プリアンプで増幅後デジタル信号へと変換される(PZ2)。デジタル信号へ変換された後デジタル信号処理モジュール(RZ2)へ転送され Windows PC 内の HDD へデータが保存される。このデジタル信号処理モジュール(RZ2)では、データ取得のほかにも視覚、ひげなどの物理刺激装置などを同期して駆動でき、外部インターフェースとの通信も可能である。

## 付録 3 実装用 FPC



図 1 コアキシャル神経電極実装用 FPC

図 1 は、コアキシャル神経電極の実装に用いた FPC 基板である。この FPC 基板は、ベース材料ポリイミド、配線材料は銅で作製されており、配線の長さ 49 mm、配線幅 0.1 mm、配線間隔 0.1 mm で設計されている。

# 付録 4 プロセスチャート

## 4ch MOSFET(ソースフォロワ)

表 2 4ch MOSFET のプロセスチャート

Step	Process	Conditions	Times
1	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
2	Initial Oxidation	OX1 : 1000°C O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	60min 10min
3	Photolithography (First layer)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : Zero (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
4	Alignment mark formation	Si-RIE  Recipe 4 (SF <sub>6</sub> : 10sccm, 1.0Pa, 100W)	8min30sec
5	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
6	Photolithography (P-well)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : PW (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
7	Ion implantation	BF <sub>3</sub> : 60kev, 7.0×10 <sup>12</sup> cm <sup>-2</sup>	



	(P-well)		
8	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
9	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
10	Drive in annealing	OX6 : 1150°C N <sub>2</sub> : 250l/hr	540min
11	Initial oxidation film remove	BHF(Until water repellent check) DIW overflow	90sec 10min
12	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
14	Field oxidation	OX1 : 1000°C H <sub>2</sub> /O <sub>2</sub> : 250/250l/hr O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	240min 10min 10min
15	Photolithography (Active)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : AR (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
16	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
17	Field oxidation film etching	BHF DIW overflow	90sec 10min
18	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min

19	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
20	Gate oxidation	OX3 : 1000°C O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	60min 10min
21	Poly-Si deposition	LPCVD : 605°C, 79Pa, targeting 3500Å	77min
22	Photolithography ( Poly-Si patterning)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : PS (nega) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
23	Poly-Si patterning	Si-RIE Recipe 4 (SF <sub>6</sub> : 10sccm, 1.0Pa, 100W)	7min30sec
24	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
25	Gate oxidation film etching	BHF DIW overflow	10min
26	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
27	Poly-Si oxidation	OX1 : 1000°C O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	60min 10min
29	Ion implantation (nMOS S/D)	PH <sub>3</sub> : 60keV, 4.0×10 <sup>15</sup> cm <sup>-2</sup> , 700μA	
30	Photolithography (Well contact)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8	

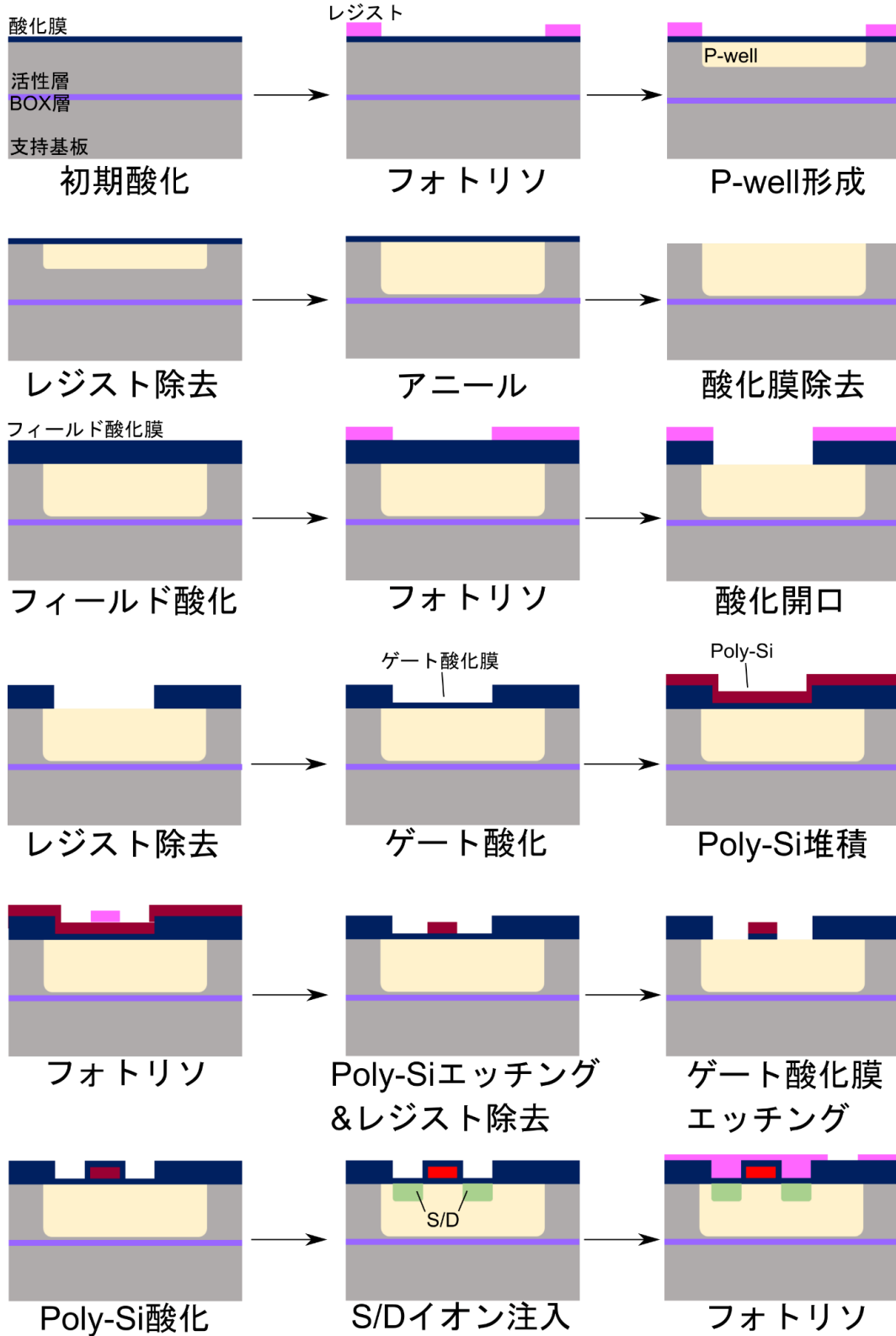
		Expose 4 inch aligner [ light integral 16 ] Mask : WC (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
31	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
32	Oxidation film remove	BHF DIW overflow	13min30sec 10min
33	Water remove	Bake : 120°C	5min
34	Ion implantation (Well contact)	BF <sub>3</sub> : 30keV, 4.0×10 <sup>15</sup> cm <sup>-2</sup>	
35	Resist remove	Si-RIE Recipe 1 (O <sub>2</sub> : 50sccm, 10Pa, 100W) SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	7min+15min 10min 10min 10min
36	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow Spin dry	10min 10min ×2
37	TEOS deposition	LPCVD 706°C, 0.3Torr, targeting 5000Å	70min
38	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow Spin dry	10min 10min ×2
39	TEOS densify annealing	OX4 : 1000°C N <sub>2</sub> : 250l/hr	20min
40	Photolithography (Contact hole 1st)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : CH (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min

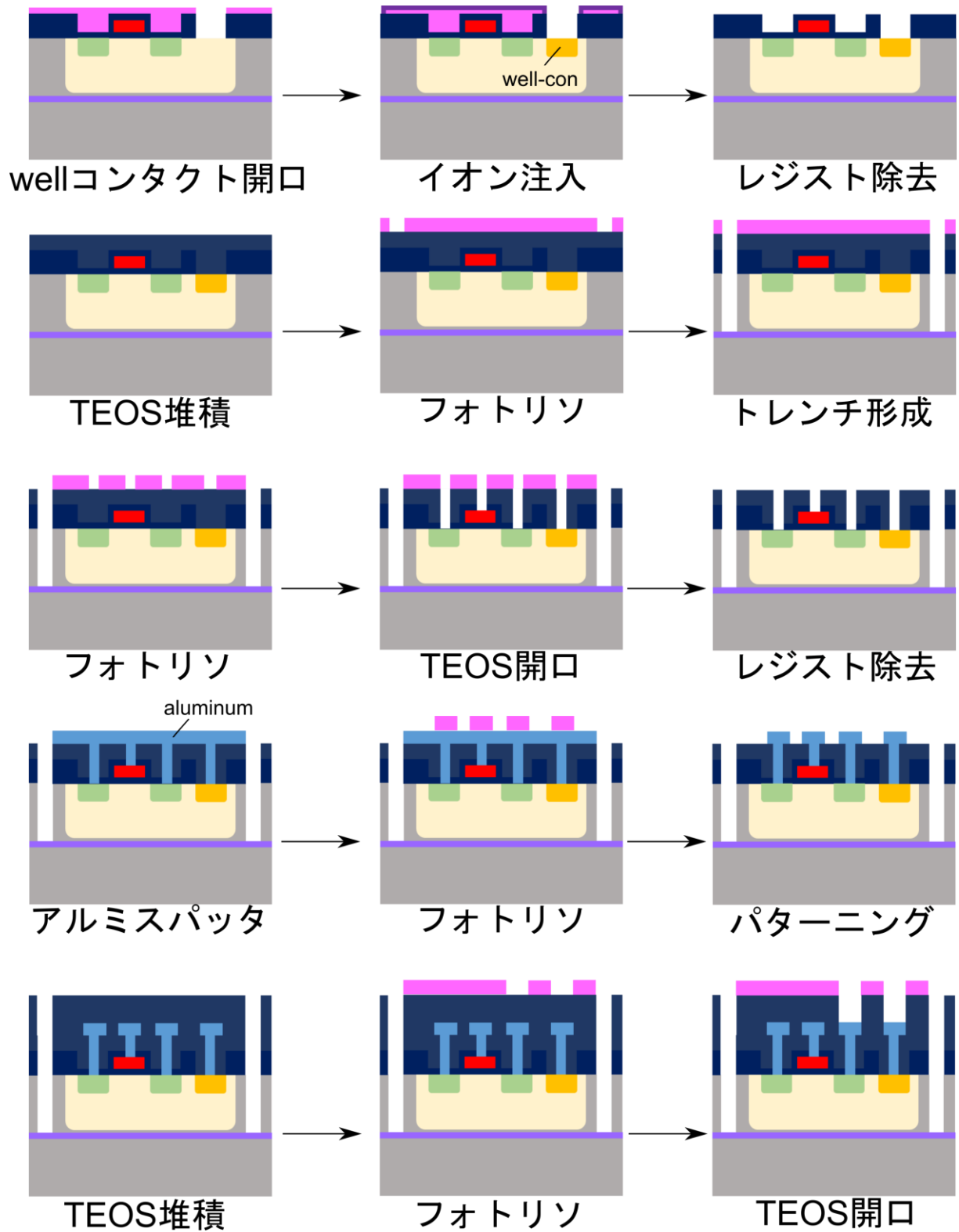
41	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
42	TEOS oxidation film remove	BHF DIW overflow	5min30sec 10min
43	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
44	Nature oxidation film remove	DHF(HF: H <sub>2</sub> O=1:50) DIW overflow	30sec 10min
45	Metal sputtering	Aluminum sputter(1000W,50sccm)	13min
46	Photolithography (Metal Wire)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : MW (nega) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min 10sec 45sec 90sec
47	Surface hydrophilization	O <sub>2</sub> asher Recipe 01 (O <sub>2</sub> : 2.8l/hr , 1.4Torr , 600W)	90sec
48	Metal patterning(1st)	Aluminum etchant H <sub>3</sub> PO <sub>4</sub> :CH <sub>3</sub> COOH:HNO <sub>3</sub> :H <sub>2</sub> O=10:1:1:2) :55°C DIW overflow	1min30sec 10min
49	Resist remove	acetone	
50	B Rank PE-CVD SiO <sub>2</sub> deposition	Recipe:1 T:300°C SiH <sub>4</sub> :75sccm N <sub>2</sub> O:120sccm P:65.5Pa RF:50W	17min
51	Photolithography (Contact hole 2nd)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : CHS (posi) Development & Rinse Resist coater Recipe 37	

		Bake : 120°C	5min
52	Contact hole open(SiO <sub>2</sub> opening)	metal-RIE Recipe 8 (CF <sub>4</sub> : CHF <sub>3</sub> = 12:20sccm,2.0Pa,100W) Cooling time 5minites every 5minites	54min
53	Resist remove	acetone	10min
54	Metal sputtering	Aluminum sputter(recipe:42)	
57	Photolithography ( Metal patterning 2nd)	Bake + OAP & Resist coat + Bake  Resist coater Recipe 8  Expose 4 inch aligner [ light integral 16] Mask : MWS (nega)  Development & Rinse Resist coater Recipe 37  Bake : 120°C	5min   10sec 45sec 90sec
58	2 <sup>nd</sup> metal patterning	metal-RIE Recipe 8 (BCl <sub>3</sub> :Cl <sub>2</sub> :O <sub>2</sub> :CHF <sub>3</sub> =40:8:16sccm,2.0Pa,100W)	11min30sec
59	Resist remove	acetone	
60	Hydrogen annealing	400°C H <sub>2</sub> /N <sub>2</sub> : 0.4/10 l/min	60min
61	Laser dicing		
62	Laser dicing		

# 付録5 プロセスフロー

## フィルム 4ch MOSFET(ソースフォロワ)





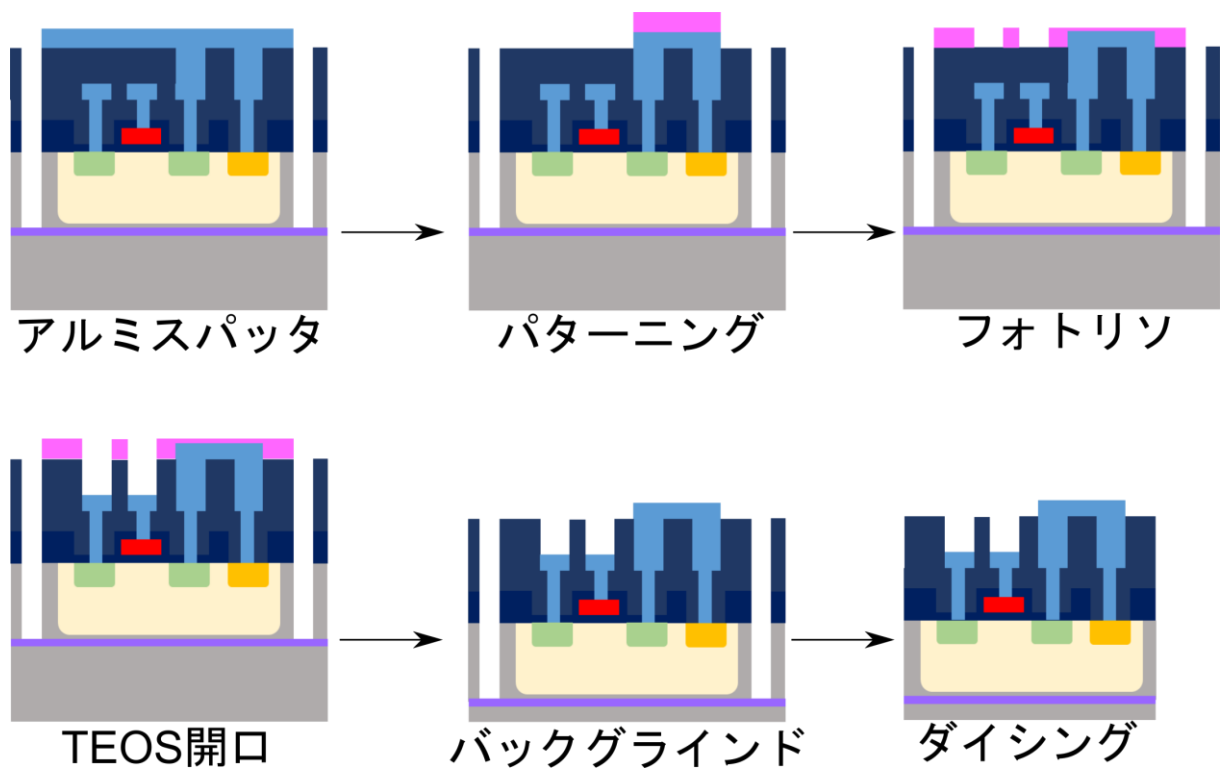


図 2 フィルム MOSFET のプロセスフロー



# 付録 6 プロセスチャート

## フィルム 4ch MOSFET(ソースフォロワ)

表 3 フィルム 4ch MOSFET のプロセスチャート

Step	Process	Conditions	Times
1	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
2	Initial Oxidation	OX1 : 1000°C O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	60min 10min
3	Photolithography (First layer)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : Zero (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
4	Alignment mark formation	Si-RIE  Recipe 4 (SF <sub>6</sub> : 10sccm, 1.0Pa, 100W)	8min30sec
5	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
6	Photolithography (P-well)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : PW (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
7	Ion implantation	BF <sub>3</sub> : 60kev, 7.0×10 <sup>12</sup> cm <sup>-2</sup>	

	(P-well)		
8	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
9	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
10	Drive in annealing	OX6 : 1150°C N <sub>2</sub> : 250l/hr	540min
11	Initial oxidation film remove	BHF(Until water repellent check) DIW overflow	90sec 10min
12	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
14	Field oxidation	OX1 : 1000°C H <sub>2</sub> /O <sub>2</sub> : 250/250l/hr O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	240min 10min 10min
15	Photolithography (Active)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : AR (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
16	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
17	Field oxidation film etching	BHF DIW overflow	90sec 10min
18	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min

19	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
20	Gate oxidation	OX3 : 1000°C O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	60min 10min
21	Poly-Si deposition	LPCVD : 605°C, 79Pa, targeting 3500Å	77min
22	Photolithography ( Poly-Si patterning)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : PS (nega) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
23	Poly-Si patterning	Si-RIE Recipe 4 (SF <sub>6</sub> : 10sccm, 1.0Pa, 100W)	7min30sec
24	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
25	Gate oxidation film etching	BHF DIW overflow	10min
26	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow DHF(HF: H <sub>2</sub> O=1:50) DIW overflow Spin dry	10min 10min 30sec 10min ×2
27	Poly-Si oxidation	OX1 : 1000°C O <sub>2</sub> : 250l/hr N <sub>2</sub> : 250l/hr	60min 10min
29	Ion implantation (nMOS S/D)	PH <sub>3</sub> : 60keV, 4.0×10 <sup>15</sup> cm <sup>-2</sup> , 700μA	
30	Photolithography (Well contact)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8	

		Expose 4 inch aligner [ light integral 16 ] Mask : WC (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
31	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
32	Oxidation film remove	BHF DIW overflow	13min30sec 10min
33	Water remove	Bake : 120°C	5min
34	Ion implantation (Well contact)	BF <sub>3</sub> : 30keV, 4.0×10 <sup>15</sup> cm <sup>-2</sup>	
35	Resist remove	Si-RIE Recipe 1 (O <sub>2</sub> : 50sccm, 10Pa, 100W) SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	7min+15min 10min 10min 10min
36	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow Spin dry	10min 10min ×2
37	TEOS deposition	LPCVD 706°C, 0.3Torr, targeting 5000Å	70min
38	Wafer cleaning	HPM(HCl: H <sub>2</sub> O <sub>2</sub> : H <sub>2</sub> O=1:1:6) : 120°C DIW overflow Spin dry	10min 10min ×2
39	TEOS densify annealing	OX4 : 1000°C N <sub>2</sub> : 250l/hr	20min
40	Photolithography (Trench)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 18 ] Mask : TRENCH (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min

41	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
42	Oxidation film remove	BHF DIW overflow	22min 10min
43	Trench open(SiO <sub>2</sub> opening)	RIE Recipe 4 (SF <sub>6</sub> =10sccm,1.0Pa,100W) Recipe 1 (O <sub>2</sub> = 50sccm,10Pa,100W)	10min 10min
44	cycle	40,43	2times
45	Photolithography (Contact hole 1st)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : CH (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
46	Surface hydrophilization	O <sub>2</sub> asher Recipe 11	
47	TEOS oxidation film remove	BHF DIW overflow	5min30sec 10min
48	Resist remove	SPM (H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> =3:1) : Boil DIW overflow	10min 10min
49	Nature oxidation film remove	DHF(HF: H <sub>2</sub> O=1:50) DIW overflow	30sec 10min
50	Metal sputtering	Aluminum sputter(1000W,50sccm)	13min
51	Photolithography (Metal Wire)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16 ] Mask : MW (nega) Development & Rinse	5min 10sec 45sec 90sec

		Resist coater Recipe 37 Bake : 120°C	
52	Surface hydrophilization	O <sub>2</sub> asher  Recipe 01 (O <sub>2</sub> : 2.8l/hr , 1.4Torr , 600W)	90sec
53	Metal patterning(1st)	Aluminum etchant  H <sub>3</sub> PO <sub>4</sub> :CH <sub>3</sub> COOH:HNO <sub>3</sub> :H <sub>2</sub> O=10:1:1:2) :55°C DIW overflow	1min30sec 10min
54	Resist remove	acetone	
55	B Rank PE-CVD SiO <sub>2</sub> deposition	Recipe:1 T:300°C SiH <sub>4</sub> :75sccm N <sub>2</sub> O:120sccm P:65.5Pa RF:50W	17min
56	Photolithography (Contact hole 2nd)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : CHS (posi) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min
57	Contact hole open(SiO <sub>2</sub> opening)	metal-RIE  Recipe 8 (CF <sub>4</sub> : CHF <sub>3</sub> = 12:20sccm,2.0Pa,100W) Cooling time 5minites every 5minites	54min
58	Resist remove	acetone	10min
59	Metal sputtering	Aluminum sputter(recipe:42)	
60	Photolithography (Metal patterning 2nd)	Bake + OAP & Resist coat + Bake Resist coater Recipe 8 Expose 4 inch aligner [ light integral 16] Mask : MWS (nega) Development & Rinse Resist coater Recipe 37 Bake : 120°C	5min  10sec 45sec 90sec

61	2 <sup>nd</sup> metal patterning	metal-RIE Recipe 8 (BCl <sub>3</sub> :Cl <sub>2</sub> :O <sub>2</sub> :CHF <sub>3</sub> =40:8:16sccm,2.0Pa,100 W)	11min30sec
62	Resist remove	acetone	
63	Hydrogen annealing	400°C H <sub>2</sub> /N <sub>2</sub> : 0.4/10 l/min	60min
64	Laser dicing		
65	Packaging		

# 付録 7 ワイヤレス計測システムの回路図

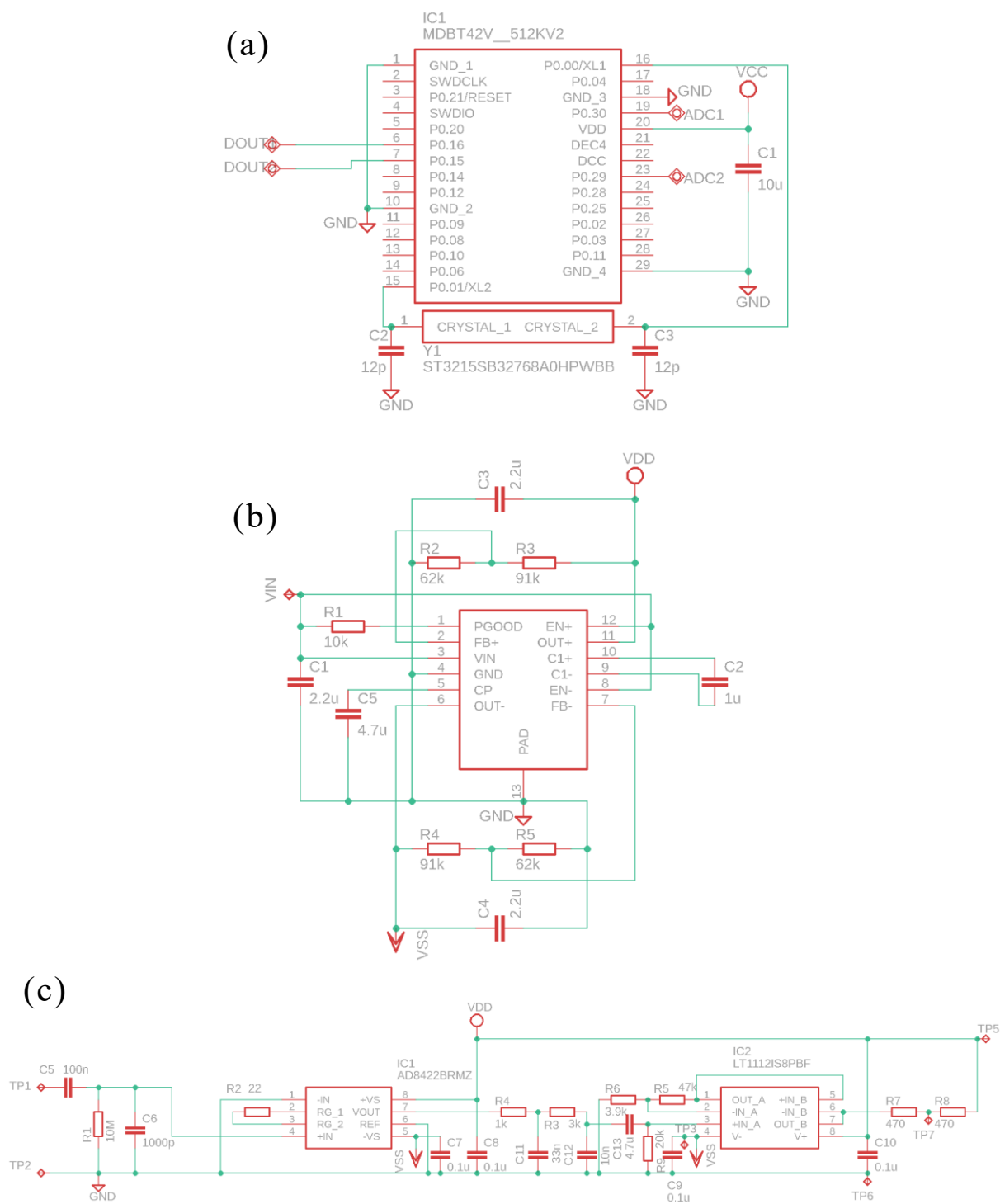


図 3 ワイヤレス計測システムの回路図:(a)Bluetooth モジュール、(b)電源モジュール、(c)増幅器モジュール